

Техника активного демпфирования в DC-DC конвертерах

Дмитрий Макашов

1. Введение

Техника активного демпфирования была предложена Брюсом Кэстеном еще в 1978г., но получила широкое распространение только в 90-х годах. Такое положение вещей обусловлено двумя факторами. Во-первых, возникла необходимость в получении высоких удельных мощностей в связи с развитием микроконтроллеров, повсеместным переходом на SMD-монтаж и, соответственно, резким уменьшением размеров аппаратуры. Во-вторых, появилась возможность относительно дешевых решений для управления силовыми ключами и появлением дешевых и эффективных силовых MOSFET-ов. Техника активного демпфирования оказалась чрезвычайно эффективной для построения источников питания, работающих на относительно высоких частотах - до 500кГц для преобразователей широкого применения, и как раз к 90-м годам появились дешевые ферритовые материалы, имеющие низкие удельные потери на таких частотах. С другой стороны, эта техника позволила чрезвычайно просто решить задачу синхронного управления выпрямительными ключами на вторичной стороне, что оказалось чрезвычайно актуальным для получения низких выходных напряжений.

Техника активного демпфирования применима как для преобразователей, работающих на прямом ходе (forward конверторов), так и для обратноточковых преобразователей (Flyback). По ряду причин, применение этой техники для обратноточковых преобразователей сопряжено со значительными трудностями, и в целом не особенно эффективно, поэтому в данной статье этот случай рассматривать не будем.

На рисунках 1 и 2 представлены схемы двух способов реализации активного демпфера в прямоходовом конвертере.

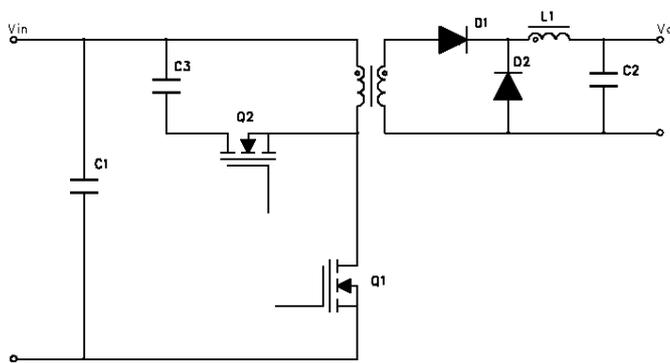


Рис. 1

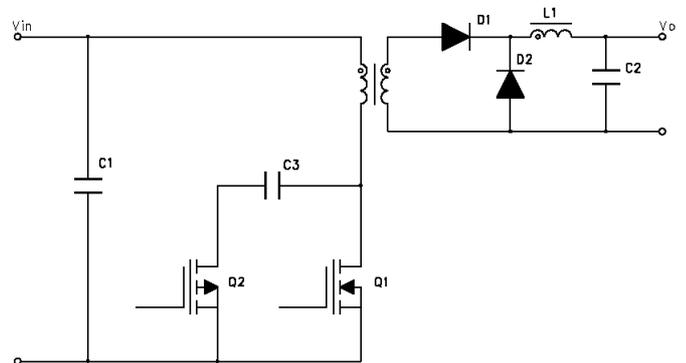


Рис. 2

Эти два способа различаются типом дополнительного ключа и способом его включения. Как увидим далее, каждый из этих вариантов имеет свои плюсы и свои минусы. С точки же зрения процессов оба эти способа идентичны за исключением установившегося напряжения на C3. Поэтому по умолчанию будем рассматривать первый вариант.

Оба ключа Q1 и Q2 управляются противофазно с небольшими задержками между включенными состояниями каждого из ключей. Итак, имеем установившееся значение напряжения на демпфере V_{cl} :

Для первого варианта:

$$V_{cl} = V_{in} \frac{D}{(1-D)} \quad (1a)$$

Для второго варианта:

$$V_{cl} = V_{in} \frac{1}{(1-D)} = \frac{V_{in} * D}{(1-D)} + V_{in} \quad (1b)$$

Где D - величина рабочего цикла t_{on}/T .

С точки зрения напряжения на СЗ вариант 1 более выгодный, но в ряде случаев, например при относительно низком значении V_{in} реализация второго варианта гораздо более простая - нет необходимости передавать управление дополнительным ключом на "высокую" сторону - управление производится отрицательным сигналом относительно общей земли.

Преимущества техники активного демпфирования:

- Перемагничивание трансформатора производится оптимальным напряжением, т.е. нет бесполезных потерь вольт-секундного интервала. Соответственно, имеем минимальные перегрузки компонентов по напряжению при максимально возможном для данной топологии коэффициенте трансформации
- Энергия, запасенная в паразитных элементах - индуктивности рассеяния и емкости сток-исток силового ключа, не только не рассеивается, но и переходит из одного элемента в другой, снижая энергию переключения
- Значительно снижается шум при переключении силового ключа, поскольку энергия его переключения значительно снижена
- Из-за снижения энергии переключения ключа резко снижаются динамические потери
- Рабочий ход ограничен только допустимыми перегрузками элементов по напряжению
- Импульсное напряжение на силовом ключе связано нелинейно с величиной входного напряжения, и может достигать своего минимального значения в середине диапазона.
- На силовом ключе отсутствуют выбросы напряжения, обусловленные индуктивностью рассеяния
- Возможно переключение силового ключа в нуле напряжений
- "Прямоугольные" формы напряжений позволяют легко и зачастую без дополнительных компонентов осуществить управление синхронными ключами на вторичной стороне

Как видим, большая часть свойств присуща некоторым другим реализациям прямоходовых конверторов в той или иной мере, но некоторые особенности присущи исключительно этой технике. Например, непосредственное управление синхронными ключами от обмотки трансформатора очень трудно, если не невозможно, реализовать больше ни в какой топологии.

Следующее уникальное свойство техники активного демпфирования заключается в использовании энергии, запасенной в индуктивности намагничивания/рассеяния для перезаряда паразитной емкости сток-исток силового ключа, и это свойство не только чрезвычайно полезно для уменьшения динамических потерь и шума в стандартных изделиях, но и открывает весьма интересные возможности в построении уникальных устройств. Например, появляется возможность разнесения первичной и вторичной обмоток на разные части магнитопровода для получения очень высокой электрической прочности изоляции (например, для медицинской техники). В этом случае громадная индуктивность рассеяния приводит лишь к увеличению потерь вольтсекундного интервала, но не к необходимости рассеивать всю колоссальную энергию, запасенную в индуктивности рассеяния. А возможность работать с большими рабочими циклами позволит минимизировать вредный эффект от потерь части вольтсекундного интервала.

Теперь о недостатках. Самый существенный минус - это повышенная сложность управления. Мы должны обеспечить противофазный сигнал с определенными задержками, причем один из сигналов должен или быть переброшен на "высокую" сторону, или иметь отрицательную полярность. К счастью, современные производители микросхем предлагают эффективные и весьма дешевые решения для управления ключом высокого уровня. Но это необходимо лишь для сетевых применений. Уже для стандартной телекоммуникационной сети 36-75VDC можно использовать P-channel транзистор, а отрицательная полярность управляющего сигнала легко получается с помощью конденсатора и диода. Правда, все равно нужен отдельный драйвер для разделения сигнала с PWM и обеспечения необходимых задержек. Ниже мы рассмотрим некоторые способы управления ключами и возникающие при этом проблемы.

Следующая проблема, с которой можем столкнуться при разработке SMPS с активным демпфером, это проблема межобмоточной емкости при использовании планарного трансформатора. Особенность планарного трансформатора является его ничтожная индуктивность рассеяния и громадная межобмоточная емкость - и то, и другое в высшей степени неприятно для активного демпфера. В этом случае мы вынуждены пытаться располагать витки обмоток так, что бы витки одной обмотки располагались между витками другой (в проекции). К сожалению, при низком напряжении на выходе имеем всего 1-2-3 витка на выходе, и такой способ помогает весьма и весьма не сильно. Другой способ - разносить входные и выходные обмотки как можно дальше по слоям, и правило чередования обмоток в этом случае становится весьма сомнительным.

Соответственно, и при проектировании обычных трансформаторов желание получить высокое рассеяние и низкую межобмоточную емкость, желательные для получения ZVS, вступает в противоречие с проблемой минимизации потерь от эффекта близости, характерной для высокочастотных трансформаторов. На самом деле это противоречие не приводит к существенным трудностям, но, тем не менее, снижает положительный эффект от данной техники.

С другой стороны, резко облегчается проектирование трансформаторов для сетевых источников питания с их серьезными требованиями к изоляции и расстоянию между обмотками.

Теперь попробуем сравнить различные способы реализации прямоходовых конверторов.

	С дополнительной обмоткой	Однотактный полумост	С резонансным перематгничиванием (RC)	С активным демпфером
Энергия индуктивности рассеяния	Частично рассеивается	Рекуперируется	Рассеивается	Используется для перезаряда паразитной емкости
Потери	Средние	Низкие	Высокие	Очень низкие
Максимальный DC	Обычно 0.5	0.5	>0.5	>0.5
Перегрузки силового ключа по напряжению	Высокие	Очень низкие	Высокие	Средние
Работает с планарным трансформатором	Проблематично	Хорошо	Очень хорошо	Проблематично
Работает на повышенной частоте	Средне	Хорошо	Плохо	Очень хорошо
Насколько просто реализуется	Просто	Очень сложно	Очень просто	Сложно

Как видно из таблицы, наиболее конкурентоспособен технике активного демпфирования однотактный полумост. На самом деле у него единственное серьезное преимущество перед прямоходовым конвертором с активным демпфером - это чрезвычайно низкое максимальное напряжение на силовых ключах, всегда равное V_{in} . Но это достигается использованием двух последовательно включенных силовых ключей. И если при работе от высокого входного напряжения (например, в сетевых блоках) эту особенность можно даже отнести к преимуществам, то в низковольтных применениях удвоенные потери на открытом канале становятся весьма неприятными. С другой стороны, в полумостовой схеме в любом случае мы вынуждены передавать сигнал управления на верхний ключ или с помощью драйвера верхнего уровня, или с помощью трансформатора, в то время как при использовании активного демпфера вполне можем обойтись R-channel транзистором, ассортимент которых для низковольтных (вплоть до -200В) применений весьма велик.

Если говорить о высокоэффективных преобразователях, то для сетевых применений однотактный полумост может составить серьезную конкуренцию схеме с активным демпфированием, но только при достаточно высоком выходном напряжении, когда потери на диодном выпрямителе не сильно портят итоговый КПД. Для DC-DC конверторов с относительно низким входным напряжением и низким выходным напряжением реализация техники активного демпфирования становится особенно эффективной, но в случае применения планарного трансформатора надо быть очень внимательным и принять меры для минимизации межобмоточной емкости.

Принцип работы

Эта глава представлена по материалам семинара TI SEM1100 (1996г.) [Design Considerations for Active Clamp and Reset Technique](#)

На рис. 3 показана первичная сторона прямоходового конвертора с активным демпфером. Для наглядности отдельно вынесены паразитные элементы. Первичная обмотка трансформатора показана с вынесенными индуктивностями намагничивания L_m и рассеяния L_l , причем последняя может включать в себя дополнительный дроссель, включенный последовательно с первичной обмоткой. В дальнейшем наличие дополнительного дросселя специально не оговаривается, и используется только термин "индуктивность рассеяния" L_l . D1 и D2 – это паразитные антипараллельные диоды, встроенные в ключи Q1 и Q2. Паразитные емкости ключей Q1 и Q2, объединенные с межвитковой емкостью трансформатора, представлены в виде одного конденсатора CA, подключенного к узлу A.

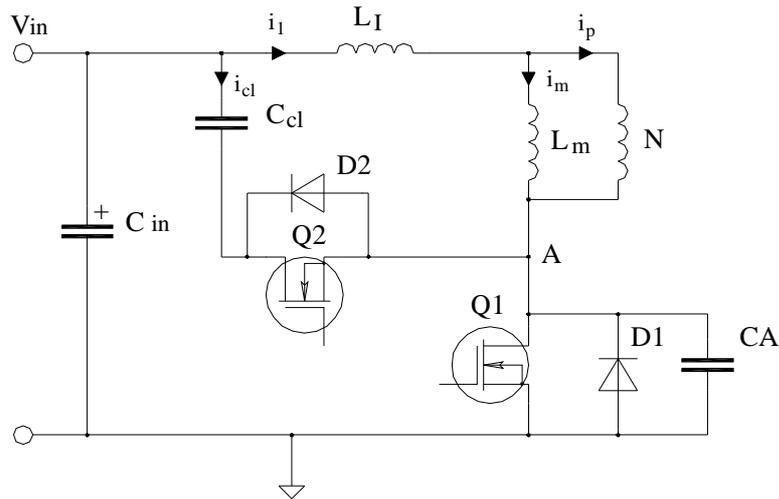


Рис. 3

Для детального описания работы схемы разобьем временной интервал на четыре части. На рис. 4 показаны некоторые диаграммы токов и напряжений с разбивкой на периоды.

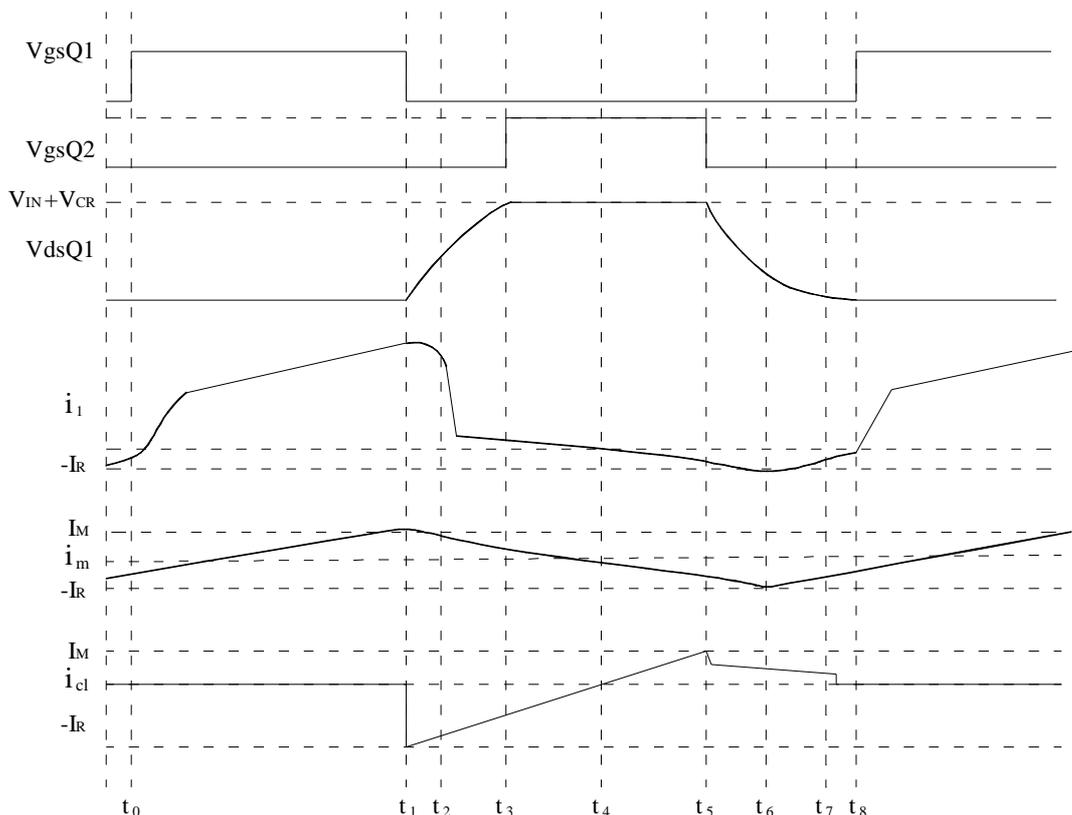


Рис. 4

Интервал 1: основной ключ включен $[t_0-t_1]$

В течении этого режима основной ключ (Q1) конвертора включен. Конденсатор демпфера (заряженный до V_{cl}) отсоединен от остальной схемы благодаря отключенным ключу демпфера и диоду (Q2/D2). Все входное напряжение приложено к первичной обмотке, и ток намагничивания линейно возрастает. Выходной диод открыт, и энергия передается в нагрузку.

Режим 2: процесс выключения основного ключа $[t_1-t_3]$

В момент, когда основной ключ выключается, первичный ток является суммой приведенного тока нагрузки (I_{op}) и положительного импульса тока намагничивания (I_m). Предположим, что выходной дроссель и индуктивность намагничивания достаточно велики, комбинация паразитных конденсаторов CA линейно заряжается, пока напряжение на нем не достигнет V_{in} . Это время описывается формулой:

$$t_{2-1} = \frac{CA * V_{in}}{(I_{op} + I_m)} \quad (2)$$

Это время будет увеличиваться при уменьшении нагрузки и будет также прямо пропорционально входному напряжению. За этой точкой CA продолжает заряжаться, но теперь уже резонансно от запасенной в (L_m+L_i) энергии. Заряд продолжается до уровня $V_{in}+V_{cl}$, после чего открывается D2. Формула для этой фазы:

$$t_{3-2} = \frac{\sin^{-1}\left(\frac{V_{cl}}{I_m Z_c}\right)}{\omega} \quad (3)$$

где

$$Z_c = \sqrt{\frac{(L_m + L_i)}{CA}} \quad (4)$$

$$\omega = \sqrt{\frac{1}{(L_m + L_i) * CA}} \quad (5)$$

Поскольку V_{cl} обратно пропорционально V_{in} (формула 1), это время уменьшается при увеличении входного напряжения и не зависит от нагрузки. Сумма времен t_{2-1} и t_{3-2} дает время $t_{d1}(\min)$, которое является временем задержки между выключением Q1 и включением D2. Как только начинает проводить диод D2, ключ Q2 может быть включен с нулевым напряжением на нем. Таким образом, для включения Q2 в нуле напряжений минимальное время задержки между выключением Q1 и включением Q2 есть максимальное значение $(t_{2-1}+t_{3-2})$ во всех режимах работы. Диод D2 остается открытым только до тех пор, пока ток в демпфере не достигнет нуля и не попытается изменить направление, поэтому Q2 должен быть включен раньше этого момента что бы обеспечить протекание обратного тока и разряда C_{cl} . Соответственно, эта величина устанавливает максимальное время задержки между выключением Q1 и включением Q2. Допустив симметричность тока в цепи демпфирования, можно принять это время как приблизительно равное половине времени выключенного состояния основного ключа, то есть $t_{d1}(\max) = T*(1-D_{max})/2$.

Таким образом, установив задержку между выключением силового ключа и включением дополнительного в диапазоне между $t_{d1}(\min)$ и $t_{d1}(\max)$, получим включение дополнительного ключа при нулевом напряжении во всех режимах работы.

Режим 3: работа схемы демпфера $[t_3-t_5]$

В течении этого периода демпфер (D2/Q2/ C_{cl}) должен обеспечивать низкоимпедансный путь для энергии индуктивности рассеяния, что бы не допустить чрезмерного звона и рассеяния энергии. Во время открытого состояния D2 конденсатор демпфера заряжается отрицательным напряжением, и ток через схему демпфирования резонансно уменьшается. Резонансная частота определяется конденсатором демпфера и последовательно соединенными индуктивностями намагничивания и рассеяния. Как только ток в демпфере достигает нуля, Q2 начинает проводить обратный ток. За время, пока Q2 включен, энергия индуктивности намагничивания и/или рассеяния передается в конденсатор фильтра, и конденсатор демпфера разряжается до своего статического уровня. Как правило, основную роль в этом процессе играет индуктивность намагничивания, поскольку энергия, запасенная в ней, больше.

Для анализа стационарных режимов работы схемы активного демпфирования можно допустить, что емкость C_{cl} достаточно велика, что бы считать напряжение на ней постоянной величиной. Тем не менее, как видно из формулы 1(а), V_{cl} изменяется при изменении входного напряжения, поэтому для случая быстро изменяющегося входного напряжения необходима относительно малая C_{cl} , с тем что бы схема могла оперативно реагировать на внешние воздействия. Например, V_{cl} максимально при минимальном входном напряжении. Если входное напряжение быстро растет, а напряжение V_{cl} не меняется достаточно быстро, общая перегрузка ключа ($V_{in}+V_{cl}$) может превысить безопасный уровень, рассчитанный для статического режима работы. Аналогично, при резком изменении коэффициента заполнения в результате изменения нагрузки, высокое V_{cl} может привести к несимметричному перемагничиванию трансформатора.

Если пренебречь любыми демпфирующими сопротивлениями, то можно приблизить схему к резонансной на элементах L_m и C_{cl} . При данном уровне L_m амплитуда тока размагничивания равна:

$$I_{m(rev)} = \frac{V_{cl}}{Z_{ca} \cos(\theta)} \quad (6)$$

где:

$$Z_{ca} = \sqrt{\frac{L_m}{C_{cl}}} \quad (7)$$

и

$$\theta = \tan^{-1} \left[-\frac{Z_{ca} I_m}{V_{cl}} \right] \quad (8)$$

I_m - это ток намагничивания при нормальных условиях работы и номинальном размахе индукции. Размах пульсаций (от пика до пика) напряжения на конденсаторе демпфера будет:

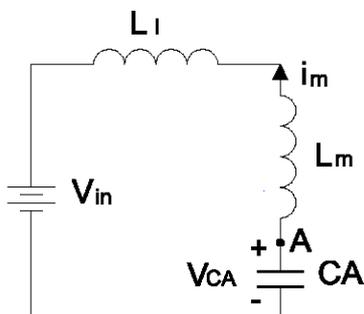
$$V_{rip} = \left| \frac{V_{cl}}{\cos(\theta)} \right| - V_{cl} \quad (9)$$

Большая емкость C_{cl} увеличивает уровень $I_{m(rev)}$, что приводит к уменьшению V_{rip} .

Резюмируя, можно сказать, что приходится выбирать C_{cl} как некий компромисс поддержания пульсаций на нем на разумном уровне, где то в районе 10-15% $V_{in \max}$. Как правило, в качестве этой емкости прекрасно работает керамический конденсатор, его характерная величина для сетевых блоков составляет порядка 10nF при выходной мощности 100-150Вт.

Режим 4: процесс выключения дополнительного ключа [t_5-t_8]

Когда вспомогательный ключ Q2 выключен, ток намагничивания имеет отрицательную величину ($-I_m$) и $V_{CA}=V_{in}+V_{cl}$. При отключении Q2 образуется простая резонансная схема с начальными параметрами, как показано на рис.5.



$$I_m(0) = I_m$$

$$V_{CA}(0) = V_{in} + V_{cl}$$

Рис. 5

Сначала комбинация паразитных емкостей СА резонансно разряжается, пока V_{CA} не достигнет V_{in} . Формулы для этого режима следующие:

$$V_{CA} = V_{in} + V_{cl} \frac{\cos(\phi + \omega t)}{\cos(\phi)} \quad (10)$$

$$i_m = V_{cl} \frac{\sin(\phi + \omega t)}{Z_c \cos(\phi)} \quad (11)$$

где:

$$\phi = \tan^{-1} \left(\frac{Z_c I_m}{V_{cl}} \right) \quad (12)$$

Длительность этого режима находится из решения уравнения V_{CA} от V_{in} относительно t :

$$t_{6-5} = \frac{\pi}{2\omega} - \frac{\phi}{\omega} \quad (13)$$

Ток при этом будет:

$$I_{MA} = \frac{V_{cl}}{Z_c \cos \phi} \quad (14)$$

Когда напряжение в узле А снизится до V_{in} , напряжение на трансформаторе упадет до нуля. Это приводит к открыванию выходного диода и переключению тока намагничивания на выход. В результате разряд конденсатора СА резко замедляется. Если пренебречь индуктивностями рассеяния первичной и вторичной обмоток трансформатора, то I_{MA} мгновенно переключается на выход, и напряжение на СА устанавливается на уровне V_{in} . Для дальнейшего разряда СА вплоть до нулевого значения (что бы достичь переключения силового ключа при нулевом напряжении) мы должны принимать особые меры.

В некоторых разработках ток намагничивания трансформатора настолько велик, что оказывается больше, чем приведенный выходной ток при максимальной нагрузке. В этом случае избытка тока все же хватает, что бы разрядить СА до нуля. Но такое решение приводит к значительному увеличению тока, циркулирующего в первичной стороне. Другой, более интересный путь состоит в разумном подходе к формированию индуктивности рассеяния.

Для разряда СА ниже значения V_{in} мы можем использовать энергию рассеяния первичной обмотки трансформатора, поскольку она никак не связана с процессами на вторичной стороне. Иногда, если хотят получить переключение силового ключа в нуле напряжений, используют дополнительную индуктивность последовательно с первичной обмоткой трансформатора. Так же, есть способ задержать переключение тока на нагрузку с помощью насыщаемого дросселя на вторичной стороне.

Как видно, для достижения включения силового ключа при нулевом напряжении существует несколько способов, но все они ведут к лишним потерям. Поэтому в каждом случае необходимо тщательно проанализировать необходимость получения ZVS, поскольку выгода от него скорее всего не перевесит потерь, возникающих при его реализации. Тем не менее, применение активного демпфирования оказывается оправданным и при отсутствии ZVS, поскольку энергия переключения силового ключа в любом случае оказывается значительно сниженной.

Ниже приводится расчет этого режима для достижения переключения силового ключа в нуле напряжений.

Количество энергии, необходимое для обеспечения ZVS, может быть рассчитано по сосредоточенной модели трансформатора. После момента времени t_6 первичная резонансная цепь состоит из элементов СА и L_1 с начальными параметрами $i_1=I_{MA}$ и $V_{CA}=V_{in}$. Рассматривая резонансный процесс, получим:

$$V_{CA} = V_{in} - I_{MA} Z_{c2} \sin(\omega_2 t) \quad (15)$$

$$i_1 = -I_{MA} \cos(\omega_2 t) \quad (16)$$

$$Z_{c2} = \sqrt{\frac{L_1}{C_A}} \quad (17)$$

$$\omega_2 = \sqrt{\frac{I}{L_1 * C_A}} \quad (18)$$

Для того, что бы V_{CA} смог разрядиться до нуля, $I_{MA} * Z_{c2}$ должен быть больше, чем V_{in} . При высоком уровне V_{in} это может потребовать очень большой индуктивности рассеяния, что сильно уменьшит рабочий цикл. Время, необходимое для достижения нуля, может быть получено из:

$$t_{7-6} = \frac{1}{\omega_2} \sin^{-1} \left(\frac{V_{in}}{I_{MA} Z_{c2}} \right) \quad (19)$$

Анализ, приведенный выше, основывался на допущении, что C_A постоянно. Но, поскольку C_A представляет собой выходную емкость полевого транзистора (плюс некоторые другие паразитные емкости), эта емкость нелинейна, и сильно зависит от приложенного напряжения. Если учесть эту нелинейность, то окажется, что ZVS основного ключа возможно и при малом значении L_1 . К сожалению, невозможно получить линейное уравнение с моделью изменяемого конденсатора. Тем не менее, общая энергия, необходимая для разряда емкости полевого транзистора при напряжении V_{in} , может быть рассчитана по формуле:

$$E_{dis} = \frac{2}{3} C_x \sqrt{V_x V_{in}^{1,5}} \quad (20)$$

где C_x – заданная емкость при напряжении V_x и V_{in} - начальное напряжение. Обычно емкость полевого транзистора приводится при напряжении 25V. С точки зрения энергетического баланса, если энергия, запасенная в индуктивности рассеяния в момент времени t_6 , больше, чем E_{dis} , то возможен разряд конденсатора до нуля. Энергия, запасенная в L_1 , равна:

$$E_{leak} = \frac{1}{2} L_1 I_{MA}^2 \quad (21)$$

Для рассматриваемого здесь конвертора простой расчет по формулам 15-18 показывает, что невозможно достичь ZVS при индуктивности рассеяния меньшей, чем 20% от индуктивности намагничивания при максимальном напряжении. Но используя формулы 20 и 21, видно что ZVS доступно даже при индуктивности рассеяния в 5% от индуктивности намагничивания. Тем не менее, при нелинейном конденсаторе невозможно осуществить расчет времени ZVS. При этом первый шаг аппроксимации может быть произведен при помощи эквивалентного конденсатора по энергетической модели:

$$\frac{1}{2} C_{eq} V_{in}^2 = E_{dis} = \frac{2}{3} C_x \sqrt{V_x V_{in}^{1,5}} \quad (22)$$

и подстановкой C_{eq} вместо C_A в формулы 17-18. С новыми параметрами формула 19 дает время t_{6-7} , необходимое для разряда C_{eq} от V_{in} до нуля.

Некоторые варианты схемных реализаций

Ниже мы рассмотрим некоторые аспекты проектирования прямоходовых конверторов с активным демпфером, характерные именно для этой топологии. В связи с особым интересом использования активного демпфера для реализации синхронного выпрямления на вторичной стороне, будем акцентировать внимание именно на таком случае, хотя все эти аспекты сохраняют свою актуальность и при использовании обычного диодного выпрямителя.

Коэффициент трансформации

Обратившись к формулам 1а и 1б, можно видеть, что напряжение перегрузки силового ключа складывается из напряжения питания и обратно пропорционального ему напряжения демпфирования. Поэтому с точки зрения оптимизации силового ключа по напряжению было бы интересно иметь максимальное напряжение на нем в начале (когда V_{cl} велико) и в конце (когда велико V_{in}) диапазона рабочих напряжений. Этот подход необходим и для упрощения схемы управления синхронным выпрямителем. На рис. 6 показана силовая часть преобразователя с синхронным выпрямителем, управляющимся непосредственно от выходной обмотки.

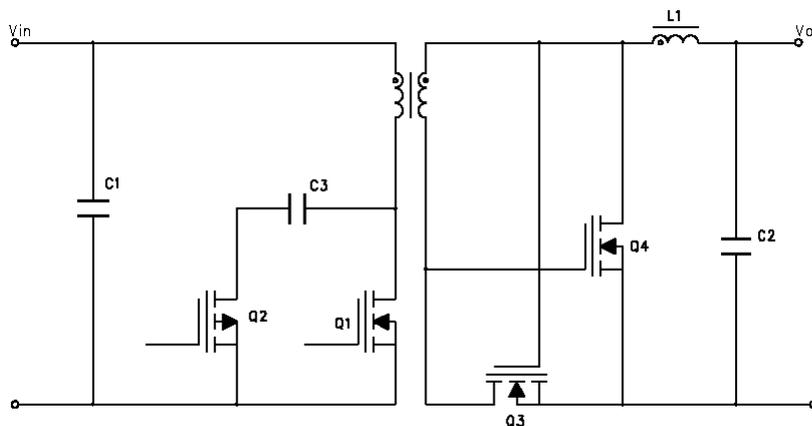


Рис. 6

Как видно из схемы, на прямом ходу (когда открыт Q1) напряжение исток-затвор Q3 равно V_{in}/K . На обратном ходу левый конец дросселя L1 "притянут" к выходному минусу током размагничивания дросселя, и напряжение исток-затвор Q4 равно обратному напряжению на вторичной обмотке трансформатора, т.е. V_{cl}/K . Соответственно, напряжения исток-затвор Q3 изменяется в диапазоне:

$$V_{min} = V_{in(min)}/K \quad (23a)$$

$$V_{max} = V_{in(max)}/K \quad (23b)$$

Напряжение исток - затвор транзистора Q4:

$$V_{min} = \frac{V_{in(max)} \cdot D_{min}}{1 - D_{min}} / K \quad (24a)$$

$$V_{max} = \frac{V_{in(min)} \cdot D_{max}}{1 - D_{max}} / K \quad (24b)$$

Если обозначить диапазон изменения входного напряжения $V_{in(max)}/V_{in(min)}$ как K_v , и приравняв (23а) к (24а) и (23б) к (24б) соответственно, легко найти минимальный и максимальный D, при которых напряжения исток-затвор обоих синхронных ключей будут находиться в одном и том же диапазоне:

$$D_{min} = \frac{1}{1 + K_v} \quad (25a)$$

$$D_{max} = \frac{K_v}{1 + K_v} \quad (25b)$$

Соответственно, можно легко найти максимальное импульсное напряжение на первичном ключе:

$$V_{pri(max)} = V_{in(min)} * (1 + Kv) \quad (26)$$

Здесь необходимо сделать маленькое отступление. Как видно из (24b) и (26), напряжение перегрузки ключей увеличивается при **уменьшении** входного напряжения (точнее, D). Поэтому необходимо внимательно подойти к вопросу ограничения D. Возможно, это будет схема отключения модуля при понижении входного напряжения ниже заданного порога (UVLO). Необходимо так же учесть возможный разброс параметров этой схемы и убедиться, что даже при наихудшем сочетании параметров напряжения перегрузки ключей не выйдут за безопасный порог.

Поэтому необходимо производить расчет исходя из минимально и максимально **возможных** напряжений питающей сети. Как правило, дополнительные требования к источникам питания предусматривают возможность повышения питающего напряжения до некоторого уровня, при котором он не должен выходить из строя. Но, тем не менее, этот случай менее опасен, чем нечеткая работа схемы UVLO, поскольку напряжение Vcl растет **гиперболически**.

Приведем небольшой пример. Есть стандартная сеть 36-75VDC. Если принять $Kv = 2$ (как увидим дальше, это оправданный шаг), то будем иметь напряжение на первичном ключе 108V при 36В и при 72В входного напряжения. Поэтому логично использование 150-вольтового ключа на первичной стороне. При 32В напряжение на нем будет 128В, что еще вполне допустимо, но при 30В - уже 150В. С другой стороны, при повышении входного напряжения, порог в 150В на первичном ключе будет достигнуто только при 120В входного напряжения, что более чем достаточно для большинства применений.

После того, как определен диапазон изменения D, можно рассчитать коэффициент трансформации. В первом приближении можно пренебречь уменьшением вольтсекундного интервала от индуктивности рассеяния (и внешнего дросселя, если он необходим), и рассчитать коэффициент трансформации по формуле:

$$N = \frac{D_{max} * (V_{out} + V_r)}{V_{in(min)}} \quad (27)$$

где V_r - падение выходного напряжения на паразитных сопротивлениях вторичной стороны. Выбирать значения N выше полученного значения однозначно не стоит, поскольку это приведет к росту D_{max} и, соответственно, к катастрофическому росту напряжения перегрузки ключей при низком входном напряжении. То есть при дальнейшем проектировании трансформатора и подгонки полученного коэффициента трансформации под желательное количество витков первичной обмотки (что бы получить целое число витков вторичной обмотки) N может быть только уменьшен.

Как мы видим из (23) и (24), напряжение на затворах синхронных ключей так же изменяются в весьма широких пределах. И если при 5В выходного напряжения и $Kv = 2$ еще можно получить прямое управление синхронными ключами, то уже при чуть большей величине (скажем, при $Kv = 2$ и схеме UVLO) напряжение сток-затвор Q4 выйдет за безопасный предел. Поэтому необходимо введение дополнительных элементов, ограничивающих управляющее напряжение. Пример такой схемы приведен на рис. 7.

Здесь при размахе входного напряжения ниже порога открывания стабилитрона D1 (обычно на 10В), напряжение исток-затвор Q1 равно размаху входного напряжения с учетом делителя R1R2 ($R2 \gg R1$), а при достижения этого порога излишек напряжения переходит в отрицательную область. Таким образом, возможна стабильная и надежная работа синхронного ключа в диапазоне примерно 5...25В размаха входного напряжения.

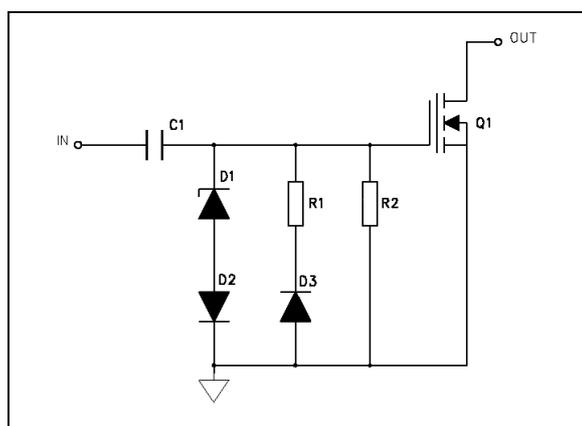


Рис. 7

Могут быть и другие варианты, основной принцип здесь - сохранения высоких токов перезаряда затвора транзистора для сохранения высокой скорости переключений.

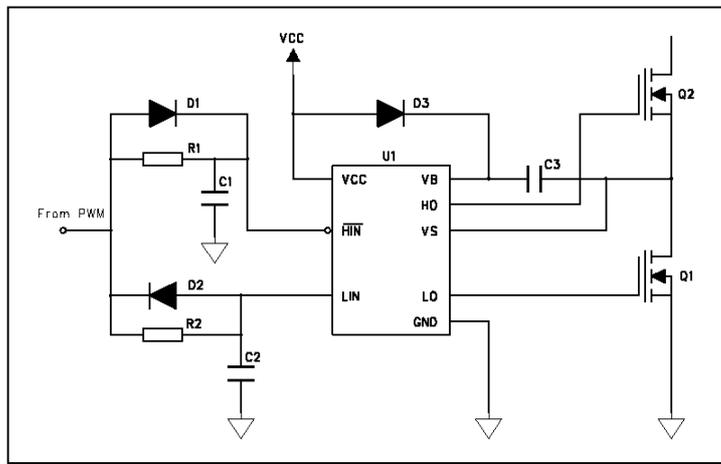


Рис. 9

В данном способе реализации нужно уделить особое внимание величине питания верхнего драйвера, особенно если используется резистивный датчик тока в цепи истока Q1. Во время прямого хода конденсатор C3 заряжается через диод D3 от напряжения питания микросхем (Vcc) через открытый канал Q1 и резистор датчика тока (если используется). Во время перегрузки, и, особенно, короткого замыкания PWM контроллер уменьшает D до очень малых величин, но импульсный ток в первичной цепи очень велик. Этот ток создает приличное падение напряжения на открытом канале Q1 и на резисторе датчика тока, это напряжение вычитается из Vcc и конденсатор C3 оказывается заряженным до значительно меньшей величины. А поскольку во многих драйверах верхнего уровня заложена система отключения при пониженном напряжении питания это уменьшение напряжения на C3 приводит к отключению драйвера. Демпфирующий ключ остается закрытым, и энергия, запасенная в индуктивностях намагничивания и рассеяния, приводит к катастрофическому росту напряжения на стоке Q1. Поэтому необходимо тщательное тестирование схемы в режимах перегрузки и короткого замыкания, и, особенно, при повышенных температурах.

Вообще, использование интегрального драйвера верхнего ключа представляется не слишком оправданным ввиду высокой цены таких драйверов, проблем с согласованием входных сигналов и большей сложностью физических процессов в цепи управления.

Способ 3. Использование P-channel транзистора

Использование топологии схемы, показанной на рис. 2 позволяет отказаться от использования любых драйверов высокого уровня - интегральных или управляющего трансформатора. Но, к сожалению, этот вариант невозможно использовать в сетевых источниках питания, поскольку P-channel MOSFET не выпускаются на напряжение больше, чем 400В. Но для большинства DC-DC конверторов такой вариант оказывается весьма и весьма интересным. Например, специально для использования в качестве активного демпфера для стандартной сети 36-75VDC компанией International Rectifier выпущены 150-вольтовые P-channel ключи в корпусе SO-8 (например, [IRF6216](#)). Ранее упоминавшаяся микросхема UCC3580 так же выпускается в варианте с неинвертирующим дополнительным выходом для управления P-channel демпфирующим ключом.

Схема управления P-channel демпфирующим ключом показана на рис. 10.

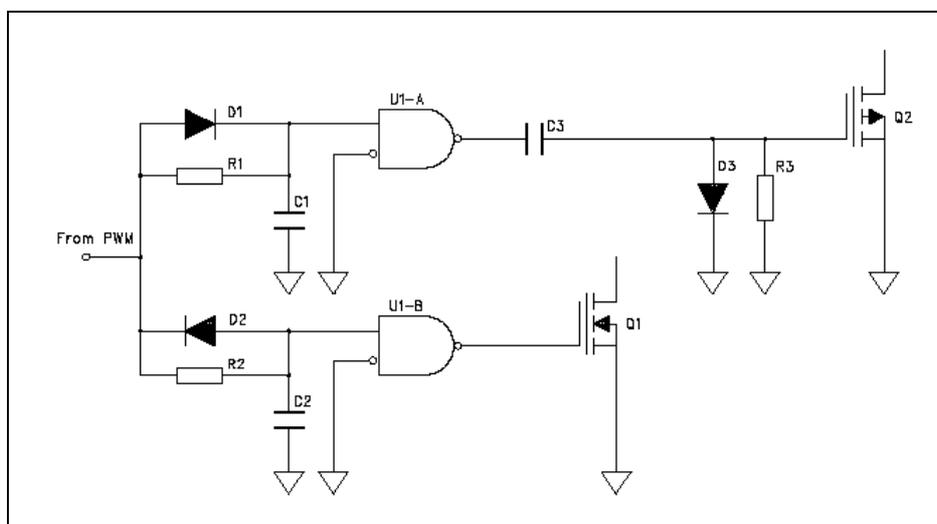


Рис. 10

Как и в предыдущих вариантах, для формирования задержек используются RCD цепочки. Конденсатор C3 и диод D3 необходимы для формирования отрицательного управляющего сигнала.

Трансформатор

В отличие от классических схем прямоходовых конверторов, при использовании схем с активным демпфированием введение зазора в трансформатор является весьма желательным. С одной стороны, мы должны увеличить ток намагничивания для снижения энергии переключения силового ключа, а с другой стороны, уменьшается вероятность насыщения сердечника под влиянием переходных процессов. Но использование зазора ведет к увеличению тока, циркулирующего в первичной цепи и увеличению пульсаций на демпфирующем конденсаторе (что приводит к необходимости увеличения его емкости, что приводит к большей вероятности насыщения сердечника под влиянием переходных процессов - круг замкнулся). Поэтому величину зазора приходится выбирать в каждом конкретном случае из неких компромиссных соображений. Пожалуй, можно ориентироваться на диапазон тока намагничивания в 20-60% от приведенного тока нагрузки.

Другой особенностью трансформаторов для схем с активным демпфированием является "желательность" повышенной индуктивности рассеяния. Но при высоких частотах преобразования (характерных для DC-DC конверторов) на первый план выступает правильная конфигурация обмоток с точки зрения минимизации потерь от эффекта близости, и искусственное повышение индуктивности рассеяния весьма проблематично. Эта проблема не является существенной, поскольку в большинстве случаев не требуется получения режима ZVS, а там, где это все-таки необходимо, возможно добавление внешнего дросселя.

Зато для сетевых преобразователей с их характерными частотами преобразования 100-130КГц и высокими требованиями к электрической прочности изоляции вполне возможны интересные конструкционные решения. Поскольку индуктивность рассеяния при активном демпфировании уже не вредит и даже помогает, возможно разнесение обмоток для формирования зазоров, необходимых по стандартам электробезопасности. Возможно, в некоторых случаях даже удастся разместить первичные и вторичные обмотки на разных секциях каркаса трансформатора, что резко облегчит его изготовление.

Заключение

На сегодня техника активного демпфирования представляется одним из наиболее привлекательных вариантов прямоходовых конверторов. Особенно привлекательно его применение для преобразователей с низким выходным напряжением ввиду легкости реализации синхронного выпрямления. Эта техника обладает относительной сложностью реализации, но наработаны схемотехнические решения как с использованием интегральных схем, так и с использованием дискретных компонентов. В результате стоимость дополнительных компонентов обычно не превышает полутора-двух долларов США, что для ряда случаев является небольшой платой за чрезвычайно низкие потери и низкий уровень шумов.