

Qucs

Руководство пользователя



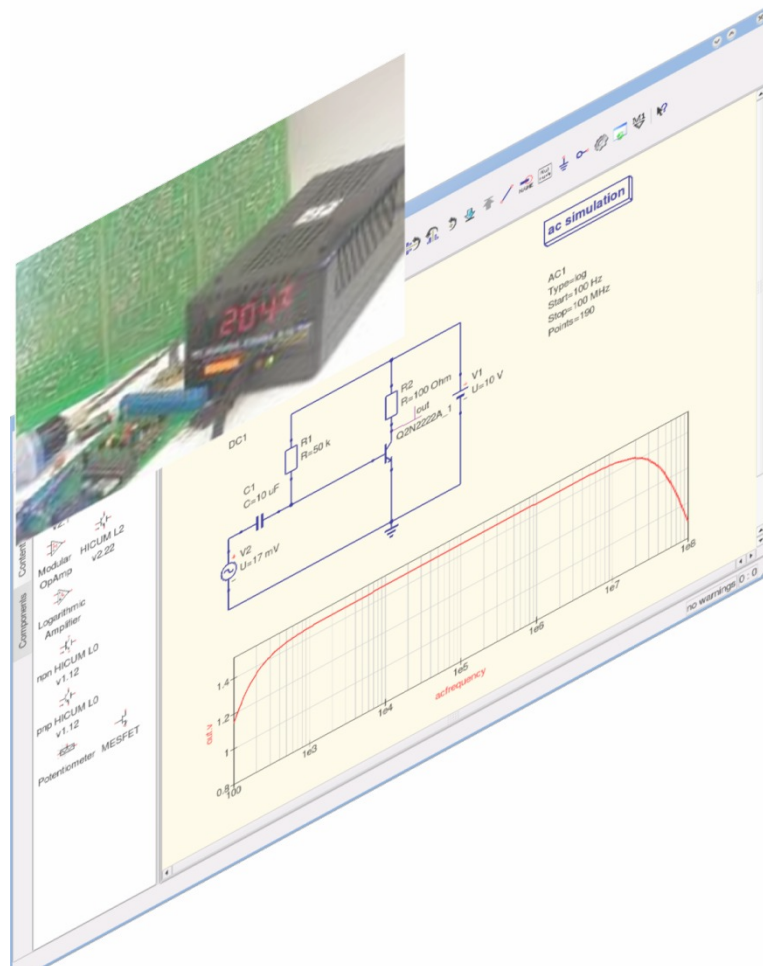
2009

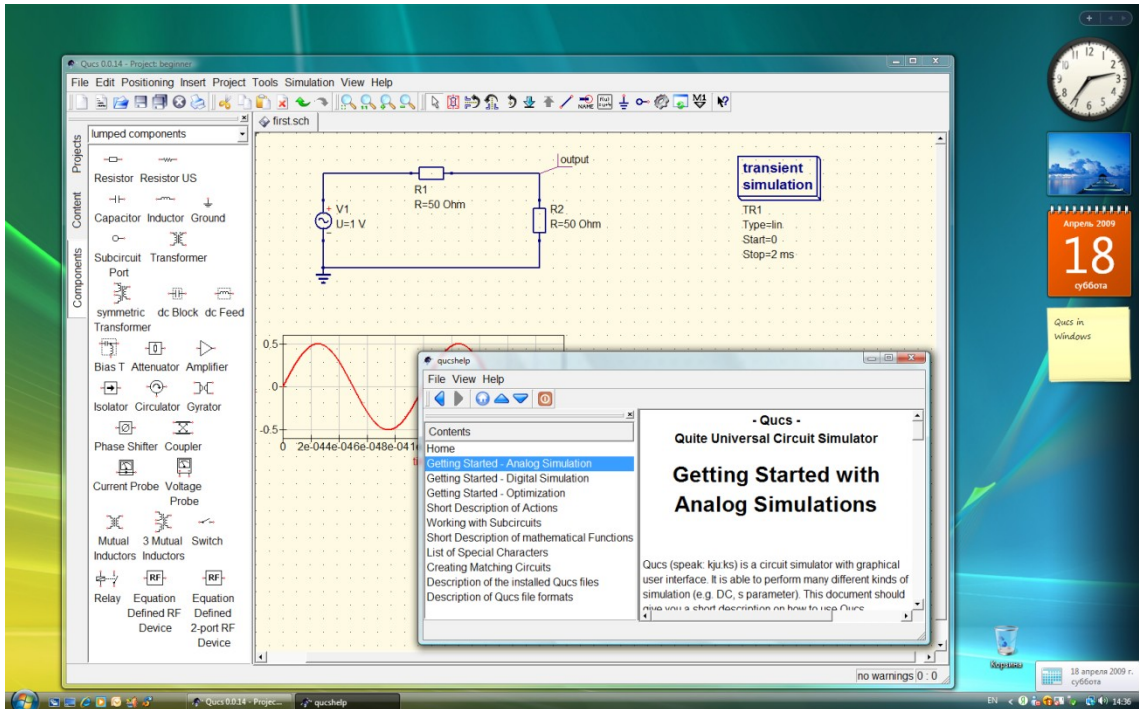
Оглавление

1. Быстрое начало.....	3
2. Интерфейс пользователя.....	5
2.1 Основное окно.....	7
2.2 Основное меню.....	8
2.3 Инструментальные панели.....	24
2.4 Панель навигации.....	27
2.5 Диалоговые окна.....	29
2.6 Числа.....	30
2.7 Имена.....	32
2.8 Формулы.....	34
2.9 Документ.....	36
3. Ввод схемы, основы.....	37
3.1 Выбор компонентов.....	39
3.2 Размещение компонентов.....	42
3.3 Перемещение, повороты/отражение, копирование.....	45
3.4 Соединение компонентов.....	47
4. Симуляция, основы.....	52
4.1 Обзор.....	54
4.2 Моделирование на постоянном токе.....	56
4.3 Моделирование переходного процесса.....	61
4.4 Моделирование на переменном токе.....	63
4.5 Развертка параметра.....	65
4.6 Цифровое моделирование.....	69
4.7 Источники.....	73
4.7 Диаграммы.....	77
5. Инструменты.....	83
5.1 Текстовый редактор.....	85
5.2 Синтез фильтров.....	87
5.3 Расчет линии.....	89
5.4 Библиотека компонентов.....	91
5.5 Согласованная цепь.....	95
5.6 Синтез аттенюатора.....	98
6. Ввод схемы и моделирование – расширенные функции.....	99
6.1 Подсхема.....	101
6.2 Подсхема и VHDL, Verilog.....	106
6.3 Больше симуляций.....	113
7. Добавление компонентов в Qucs.....	124
7.1 Spice модели.....	126
7.2 Моделирование 555 таймера.....	132
7.3 Verilog моделирование.....	139
7.4 Макромоделирование.....	143
7.5 Еще немного о компонентах.....	148

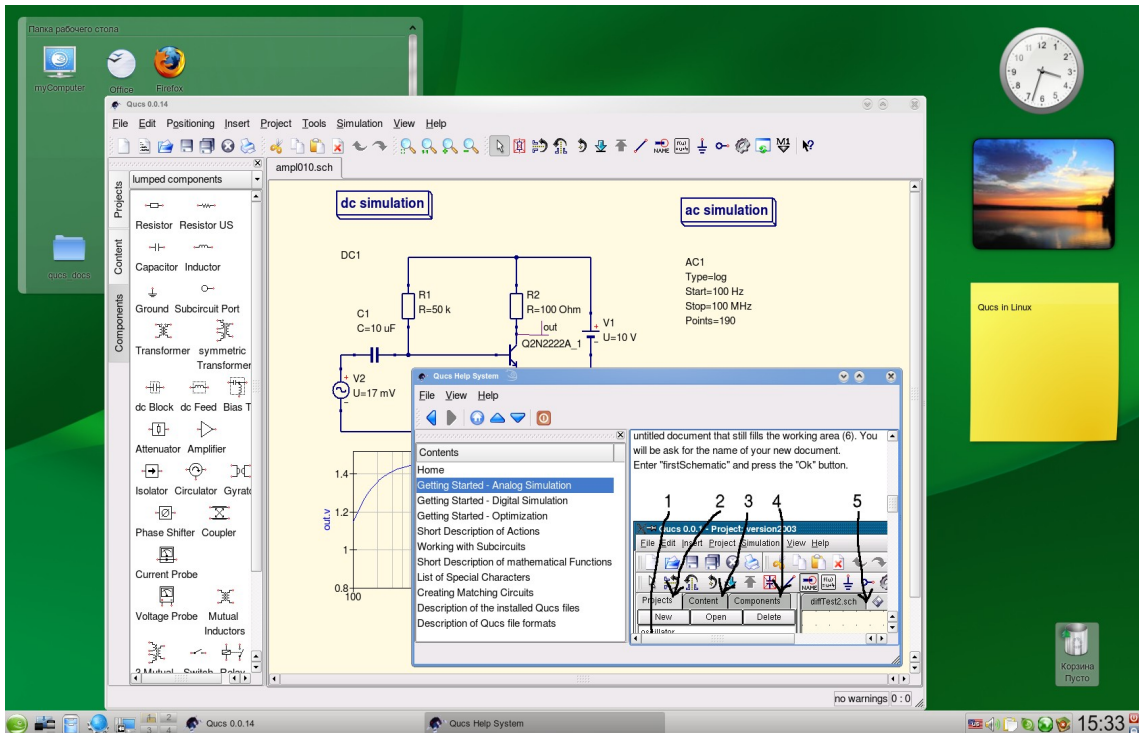


1. Быстрое начало





Таким увидят Qucs пользователи Windows.

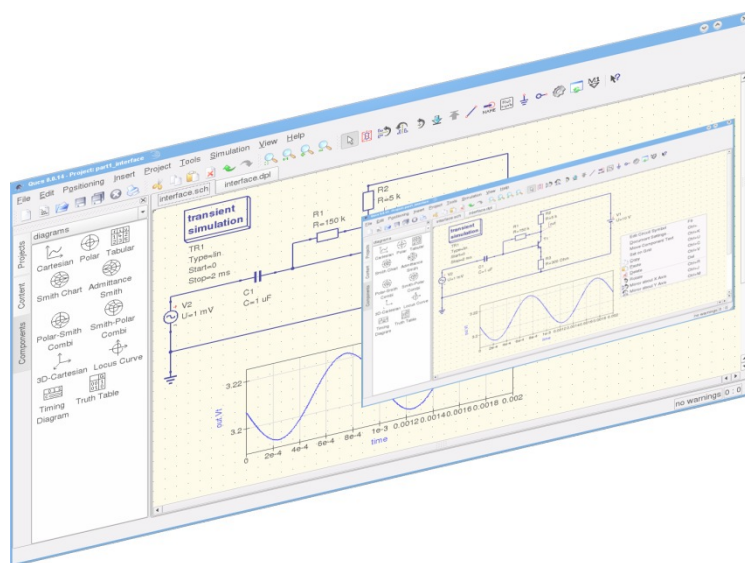


Таким увидят Qucs пользователи Linux.

Щелкните по «Справка -> Быстрый старт...», чтобы увидеть в вашей программе, как быстро начать работать с Qucs...



2. Интерфейс пользователя





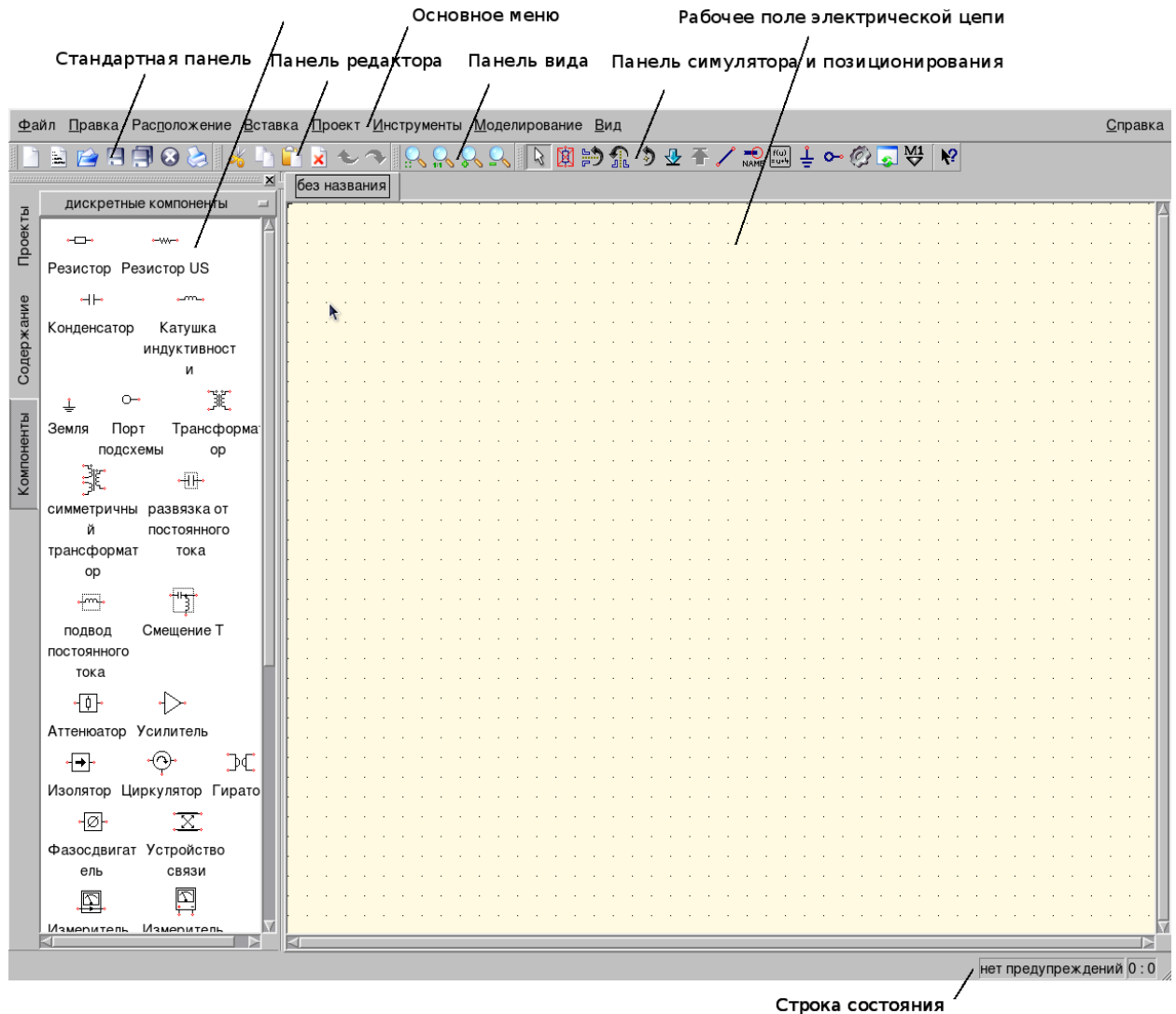
Содержание раздела интерфейс пользователя

2.1	Основное окно.....	7
2.2	Основное меню.....	8
2.3	Инструментальные панели.....	24
2.4	Панель навигации.....	27
2.5	Диалоговые окна.....	29
2.6	Числа.....	30
2.7	Имена.....	32
2.8	Формулы.....	34
2.9	Документ.....	36



2.1 Основное окно

Окно навигатора проекта и компонентов



Основное меню — в нем вы найдете все необходимое для работы с проектом.

Окно навигатора и компонентов — показывает все проекты, поддерживает навигацию по проекту, дает доступ ко всем компонентам, включая диаграммы, симуляцию и т.п.

Рабочее поле — графический редактор для создания электрической схемы.

Стандартная панель — инструментальная панель общих функций, таких как открыть, закрыть, сохранить файл и т.д.

Панель редактора — имеет кнопки для вырезания, копирования, вставки, удаления, отмены и возвращения отмененного действия.

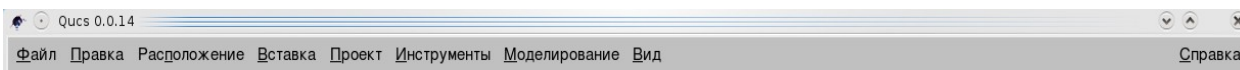
Панель вида — позволяет вам приспособить вид схемы: увеличить, уменьшить и т.д.

Панель симулятора и позиционирования — для запуска симулятора и управления положением компонентов.

Строка состояния — отображает процесс симуляции.










2.2 Основное меню



Следующие пункты, перечисленные ниже, доступны в Qucs:

Файл — все операции с файлами.
Правка — редактирование схемы.
Расположение — вашей схемы в рабочем поле.
Вставка — некоторых наиболее важных частей электрической цепи.
Проект — для операций над проектом.
Инструменты — некоторые очень полезные дополнения для вашей работы.
Моделирование — основная операция программы.
Вид — позволяет вам выбрать наиболее удобный вид вашей схемы.
Справка — имеет много интересного и полезного, включая «Быстрое начало» работы с Qucs.

Раздел Файл

 <u>С</u> оздать	Ctrl+N
 Новый <u>т</u> екст	Ctrl+Shift+V
 <u>О</u> ткрыть...	Ctrl+O
 <u>З</u> акр ^ы ть	Ctrl+W
 <u>С</u> охранить	Ctrl+S
 Сохранить <u>в</u> се	Ctrl++
Сохранить как...	Ctrl+-
 На <u>п</u> ечатать...	Ctrl+P
Печать по размеру страницы...	Ctrl+Shift+P
На <u>с</u> тройки документа...	Ctrl+.
<u>И</u> зменить обозначение схемы	F9
На <u>с</u> тройки программы...	Ctrl+,
<u>В</u> ыйти	Ctrl+Q



Создать новую схему. Она появится вначале как «untitled», пока вы не сохраните ее под тем именем, которое для нее выберете.

Новый текст открывает редактор для VHDL файла, который вы напишете.

Открыть... ваш файл схемы или другой файл проекта.

Закреть любой ненужный вам файл.

Сохранить ваш текущий рабочий файл.

Сохранить все для сохранения схемы и данных.

Сохранить как... позволяет вам сохранять варианты вашей схемы.

Напечатать — открывает диалоговое окно для выбора опций печати.

Печать по размеру страницы... то же, что и выше, но с заполнением всей страницы.

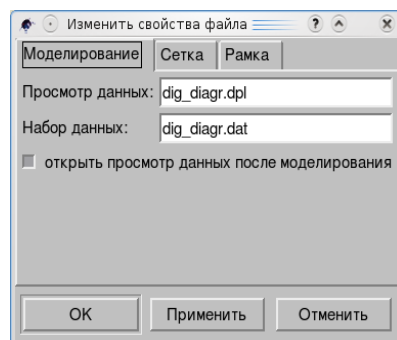
Настройки документа... для текущего документа (см. ниже).

Изменить обозначение схемы — эта команда открывает вид подсхемы.

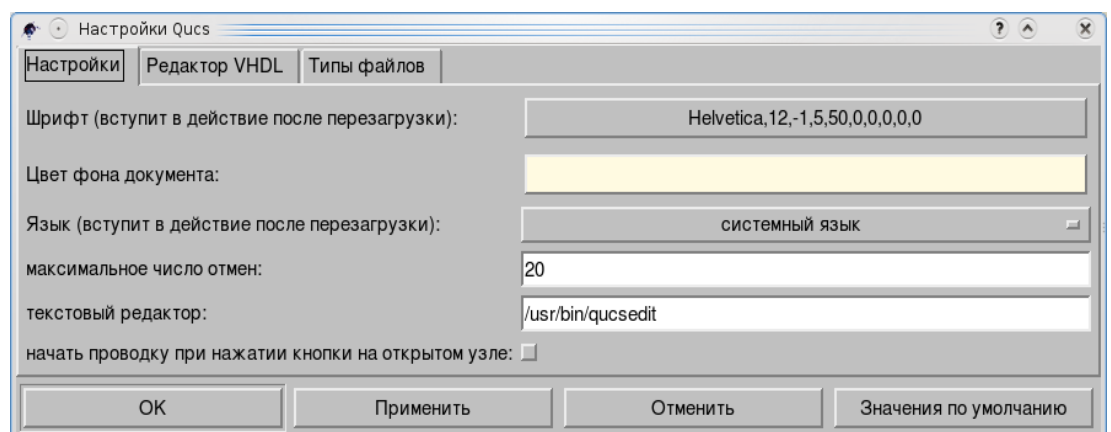
Настройки программы относятся ко всей программе (см. ниже).

Выйти из программы, когда вы закончили работу.

Если такие операции, как **Открыть**, **Закреть**, **Сохранить** и **Напечатать**, те же, что и у других программ вашей операционной системы, следующие три имеют особенности.

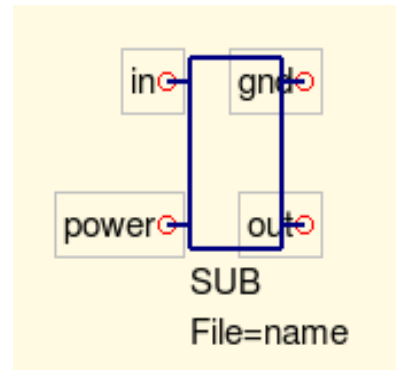
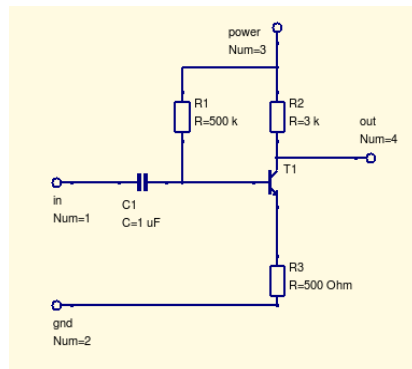


Диалоговое окно **Настройки документа** относится к текущему документу, а **Настройки программы** ко всей программе. Вы можете изменить свойства файла (скрыть сетку, например) или изменить язык программы во втором.





Команда **Изменить обозначение схемы** полезна при редактировании подсхемы. Например:



Это ваша схема (с портами).

Вы нажали **Изменить обозначение схемы**.

После этого название пункта подменю станет **Изменить схему**, щелчок по которому вернет первоначальный вид схемы. Когда вы используете электрическую цепь как подсхему, сохраняйте ее в файле с понятным именем, чтобы применить в дальнейшем для **File=name** опции.

Механизм подсхем позволяет придать схеме удобный вид, это во-первых, а во-вторых, он позволяет вам создавать новые компоненты.

Как использовать подсхемы в вашей работе вы найдете дальше, например, в разделе «Моделирование таймера 555», это фрагмент из «Oucs Workbook».



Раздел Правка

Отменить	Ctrl+Z
Вернуть	Ctrl+Y
Вырезать	Ctrl+X
Скопировать	Ctrl+C
Вставить	Ctrl+V
Удалить	Del
Выделить	Esc
Выделить все	Ctrl+A
Выбрать маркеры	Ctrl+Shift+M
Найти...	Ctrl+F
Найти следующее	F3
Заменить...	F7
Повернуть	Ctrl+R
Отобразить относительно оси X	Ctrl+J
Отобразить относительно оси Y	Ctrl+M
Деактивировать/Активировать	Ctrl+D
Войти в подсхему	Ctrl+I
Выйти	Ctrl+H

Раздел состоит из трех частей:

Отменить – отмена предыдущей операции.

Вернуть – прежде отменное командой Отменить.

Вырезать – вырезать выделенную в рабочем поле часть схемы.

Скопировать – выделенное (или компонент) в буфер обмена.

Вставить – из буфера обмена в рабочее поле чертежа.

Удалить – выделенную часть чертежа.

Все эти операции Qics такие же, что и в вашем текстовом редакторе или текстовом процессоре.

Но, когда после **Вырезания** компонента вы используете операцию **Вставить**, вы можете увидеть «вырезку» на конце курсора мышки, как «тень этой вырезки».



Следующая группа команд принадлежит к операциям выделения, позиционирования и поиска.

Выделить – позволяет вам выделить любой компонент или часть вашего чертежа.

Выделить все – выделяет все в рабочей области.

Выбрать маркеры – это просто... *)

Найти – поможет вам найти любое слово в тексте документа VHDL, например.

Найти следующее – если вы не нашли первым щелчком.

Заменить – свойство... пожалуй, ниже **)

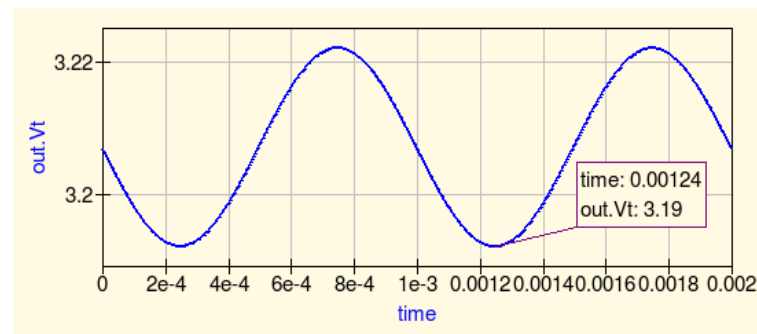
Повернуть – компонент, например, на 90 градусов против часовой стрелки.

Отобразить относительно оси X – компонент или выделение по X.

Отобразить относительно оси Y – то же, но по Y.

Деактивировать/Активировать – для симуляции (иногда полезно).

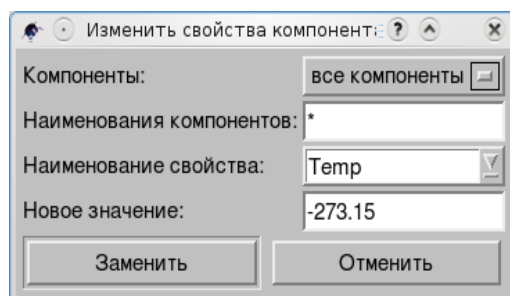
*) Это очень полезный инструмент для работы с осциллограммами. Вы можете увидеть кнопку с буквой **M1** на панели **Симуляции**. Щелкните по ней и перенесите курсор на диаграмму в точку, которую вы хотите отметить, где щелкните еще раз:



Выделите щелчком область маркера, нажмите клавишу влево/вправо на клавиатуре, чтобы переместить его (или нажмите и удержите клавишу, чтобы увидеть это).

Когда маркеров больше одного, и диаграмм возможно тоже, **Выбрать маркеры** поможет вам увидеть их все.

**) Открывает диалоговое окно:



Вы можете выбрать компонент, ввести имя компонента или название свойства и впечатать новое значение.

И не забудьте щелкнуть по кнопке **Заменить!**

Осталась команда **Войти в подсхему** (и Выйти). Если у вас есть подсхема.



Расположение

Переместить текст компонента	Ctrl+K
Выравнивать по сетке	Ctrl+U
Центрировать по горизонтали	
Центрировать по вертикали	
По верху	Ctrl+T
По низу	
По левому краю	
По правому краю	
Распределить по горизонтали	
Распределить по вертикали	

Переместить текст компонента – щелкните, переместите курсор к тексту компонента и перетащите его.

Выровнять по сетке – щелкните, переместите курсор к компоненту и щелкните по нему для выравнивания по сетке.

Центрировать по горизонтали – выделите хотя бы два элемента для центрирования их по горизонтали.

Центрирование по вертикали – выделите хотя бы два элемента для центрирования их по вертикали.

По верху

По низу

По левому краю

По правому краю

} Все команды выравнивания.







Распределить по горизонтали

Распределить по вертикали

} Поместите несколько резисторов, например, и щелкните.... чтобы увидеть результат.



Вставка

	Проводник	Ctrl+E
	Метка проводника	Ctrl+L
	Вставить уравнение	Ctrl+<
	Вставить землю	Ctrl+G
	Вставить вывод	
	Установить маркер на диаграмме	Ctrl+B
	Объект VHDL	Ctrl+Space

Все пункты этого подменю:

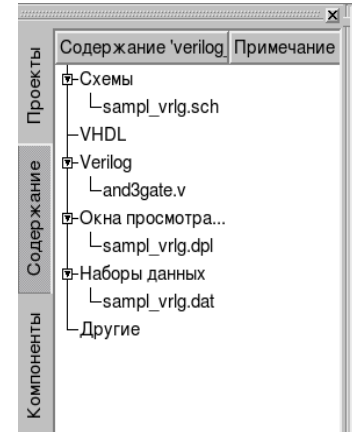
Проводник – для соединения компонентов в электрическую цепь.
Метка проводника – это будет имя точки наблюдения, если вы хотите видеть сигнал на осциллограмме.
Вставить уравнение – позволяет вам управлять данными.
Вставить землю – в первую очередь для симуляции.
Вставить вывод – при разработке подсистемы.
Установить маркер на диаграмме – см. примечание для команды Выбрать маркеры (раздел Правка) выше.

Последнее — это **Объект VHDL**. Если он есть, пункт не будет серым.



Проект

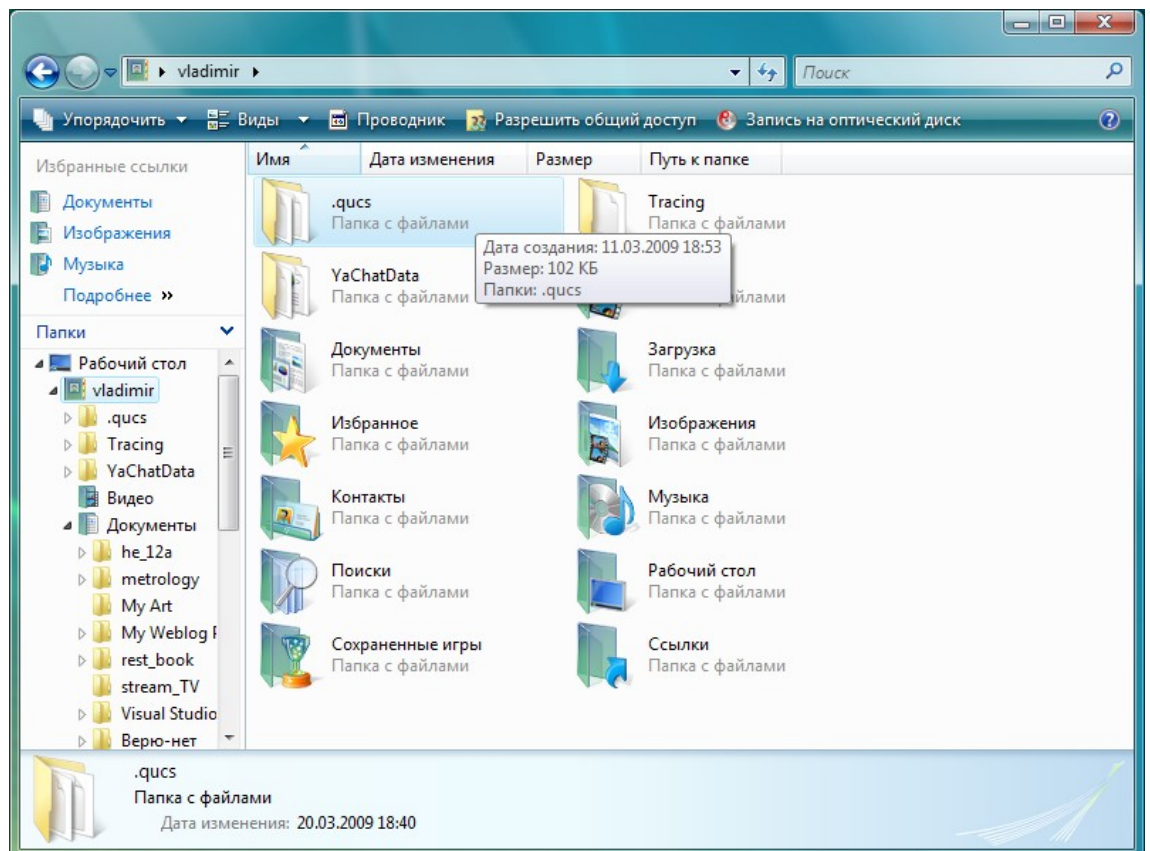
Новый проект...	Ctrl+Shift+N
Открыть проект...	Ctrl+Shift+O
Добавить файлы к проекту...	Ctrl+Shift+A
Закрывать проект	Ctrl+Shift+W
Удалить проект...	Ctrl+Shift+D
Создать библиотеку...	Ctrl+Shift+L
Создать пакет...	Ctrl+Shift+Z
Распаковать пакет...	Ctrl+Shift+X
Импорт/Экспорт данных...	Ctrl+Shift+I
Экспортировать в CSV...	Ctrl+Shift+C



Project tree

У пользователей Linux все файлы Qucs находятся в одной директории: /home/your_name/.qucs — это скрытая папка (имя с точкой означает, что это скрытая папка). Вы можете сохранять любые файлы Qucs «поштучно». Но разумнее создать **Новый проект** для всех ваших файлов: плана работы, примечаний, схемы, подсхем, диаграмм и данных.

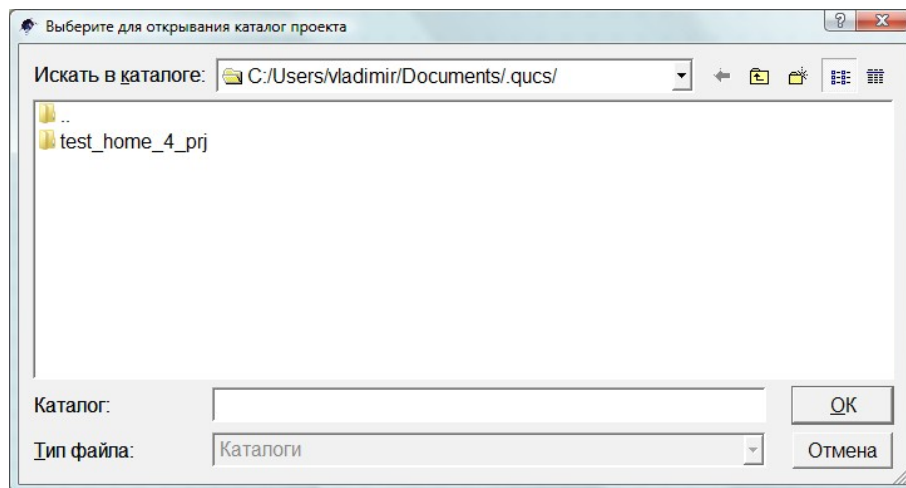
Пользователи Windows имеют папку «.qucs» в домашней директории:



Эта папка создается автоматически при установке Qucs и запуске. Но вы можете создать свою папку особенно для очень больших проектов.



Примечание: Вы можете изменить расположение папки «.qics», используя переменную окружения HOME. Щелкните **Пуск**, затем правой клавишей мышки по пункту меню **Мой компьютер** и выберите «Свойства». В появившемся диалоговом окне щелкните по закладке «Дополнительные параметры». Затем щелкните по кнопке «Переменные среды». Выберите HOME и используйте кнопку **EDIT**, чтобы добавить новый путь, например, «Documents». Когда в следующий раз вы запустите Qics и создадите новый проект, вы найдете его в новом месте, как показано ниже.



Подменю **Проект** состоит из:

Новый проект – открывает диалог создания папки нового проекта.

Открыть проект – открывает диалог поиска ранее созданного проекта.

Добавить файлы к проекту – любой файл, который нужен вам для работы появится в дереве проекта.

Закреть проект – закрывает текущий проект (с диалогом сохранения).

Удалить проект – удаляет проект (но не текущий).

Создать библиотеку

Создать пакет

Распаковать пакет

Импорт/экспорт данных

Экспортировать в CVS

} Эти операции описаны далее.



Инструменты

Текстовый редактор	Ctrl+1
Синтез фильтров	Ctrl+2
Расчет линии	Ctrl+3
Библиотека компонентов	Ctrl+4
Согласованная цепь	Ctrl+5
Синтез аттенюатора	Ctrl+6

Это выпадающее меню содержит разделы, которые подробнее описаны в части «Инструменты» этого руководства.

Если вы интересуетесь инструментами, перейдите к главе «Инструменты».

Текстовый редактор – это qucseditor или тот, что вы задали в диалоге **Настройки программы** подменю **Файл** в качестве текстового редактора..

Синтез фильтров – очень полезная часть Qucs:

Файл Справка

Тип фильтра: Bessel

Класс фильтра: Низкочастотный

Порядок: 3

Частота среза: 1 kHz

Конечная частота: 2 GHz

Частота режекторного фильтра: 3 GHz

Неравномерность в полосе пропускания: 1 dB

Подавление режекторного фильтра: 20 dB

Полное сопротивление: 50 Ohm

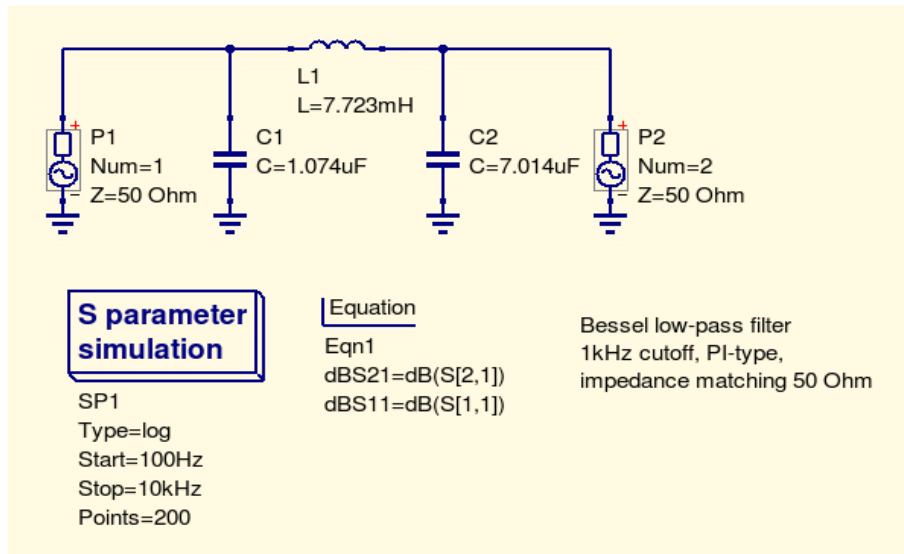
Рассчитать и скопировать в буфер обмена

Итог: --

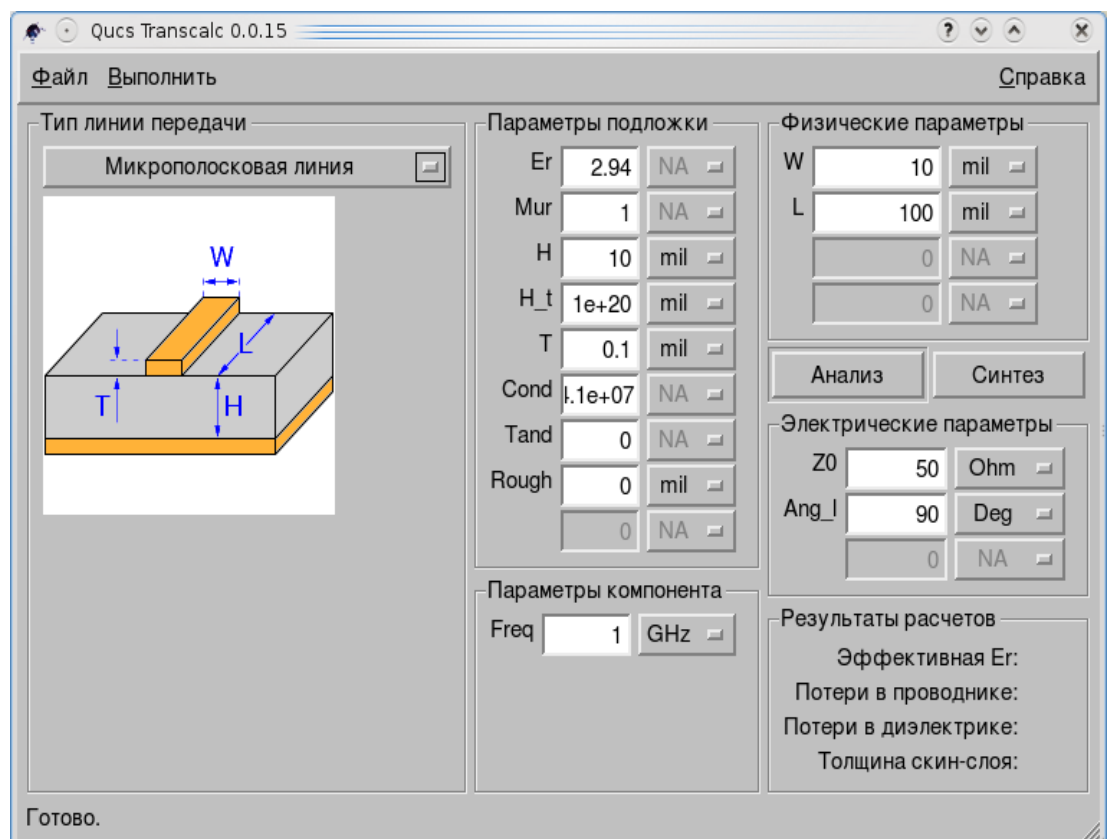
Введите нужные данные, щелкните по «**Рассчитать и скопировать в буфер обмена**» и вставьте результат в рабочее поле чертежа.



Результат синтеза фильтра.

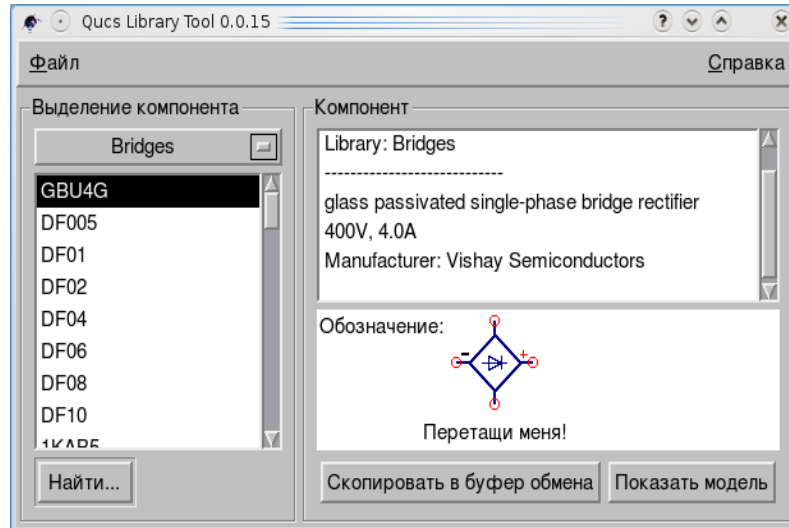


Расчет линии – еще одно приложение Qucs.



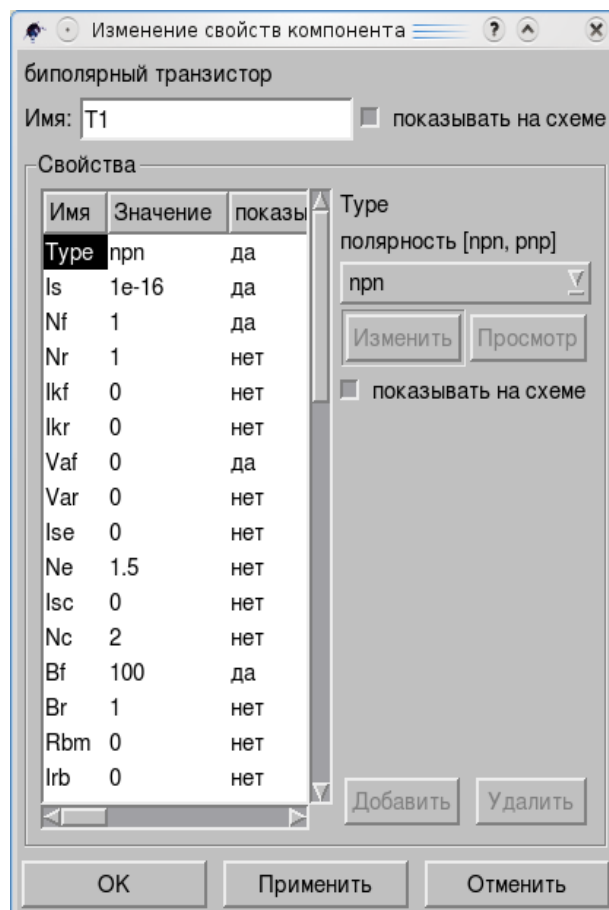


Библиотека компонентов – следующая очень полезная часть инструментария, наполненная компонентами со свойствами реальных элементов схемы.



Щелкните по кнопке справа от класса компонентов и вы увидите доступные модели.

Реальные электронные компоненты, например транзисторы, имеют множество параметров.



Если вы знаете все параметры реальной модели, вы можете заменить их в диалоговом окне общего описания транзистора.

И неплохо бы эту модель сохранить в библиотеке.

Подобные библиотеки — часть программы Qucs.

Подробнее об этом в главе «Добавление компонентов в Qucs».

**Согласованная цепь и Синтез аттенюатора:**

Создание согласованной цепи

расчет согласованного четырехполюсника

Опорное полное сопротивление

Порт 1 Ом Порт 2 Ом

S-параметр

Формат ввода

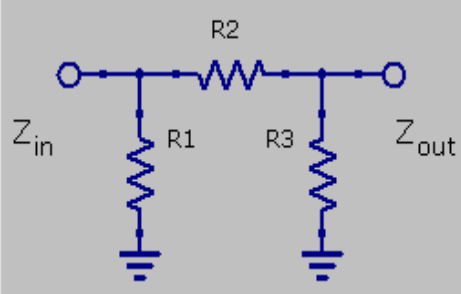
S11	<input type="text" value="0.5"/>	<input type="text" value="+j 0"/>	S12	<input type="text" value="0"/>	<input type="text" value="+j 0"/>
S21	<input type="text" value="0.5"/>	<input type="text" value="+j 0"/>	S22	<input type="text" value="0.5"/>	<input type="text" value="+j 0"/>

Частота: GHz

Qucs Attenuator 0.0.15

Файл Справка

Топология



Вход

Ослабление: дБ

Zin: Ом

Zout: Ом

Выход

R1: Ом

R2: Ом



R3: Ом

Итог:

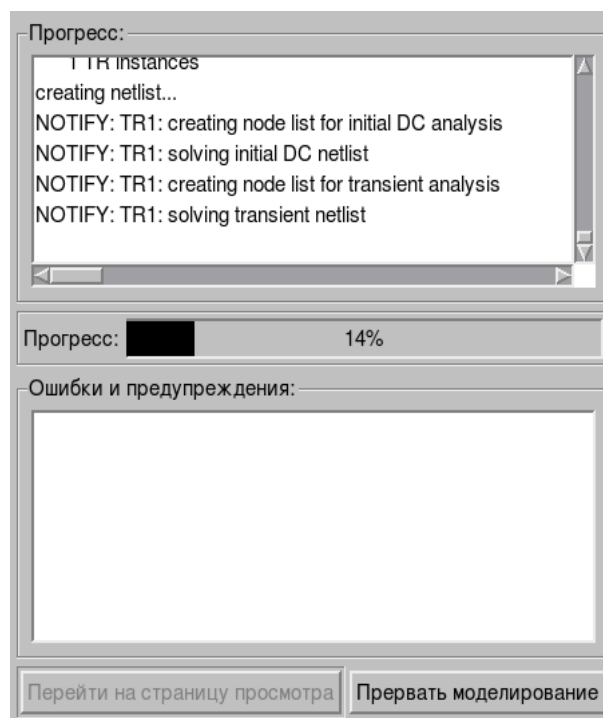
Подробнее об этих приложениях Qucs можно прочитать далее в главе «Инструменты» этого руководства.



Моделирование

 Моделировать	F2
 Просмотр данных/схемы	F4
Расчет рабочей точки по постоянному току	F8
Показать последние сообщения	F5
Показать последнюю схему	F6

Моделировать – начинает симуляцию. Это может занять некоторое время для сложных цепей.

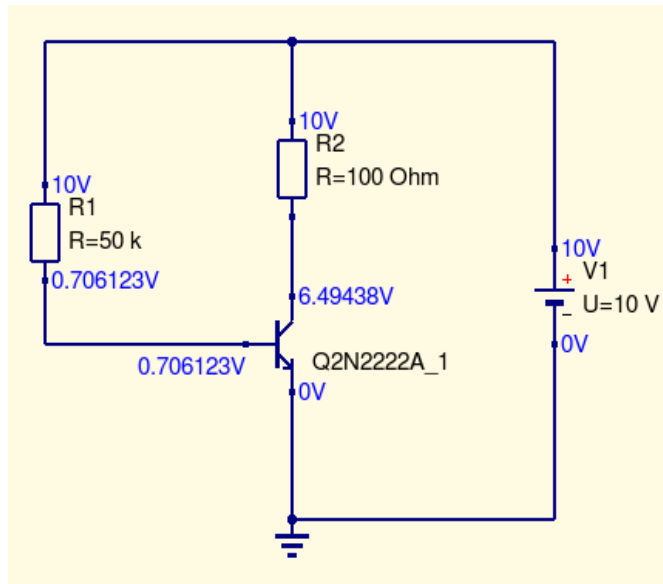


Верхнее окно описывает процесс симуляции. Нижнее показывает ошибки и предупреждения, если таковые имеют быть.

Иногда, когда вы пытаетесь запустить симуляцию при открытом окне вывода графиков, вы непременно увидите сообщение об ошибке.

Просмотр данных/схемы – переключает активное окно между графиками и схемой.

Расчет рабочей точки по постоянному току – показывает постоянное напряжение на вашей схеме (картинка ниже).



Показать последние сообщения – вот они:

```
Qucs Editor 0.0.15 - Файл: /home/vla
-----
Выход:
-----
Начало нового моделирования в Птн 08. Май 2009

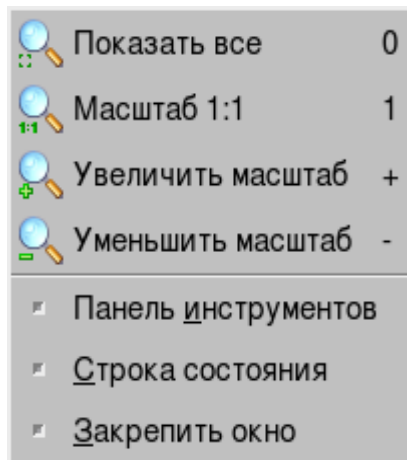
создание схемы... готово.
parsing netlist...
checking netlist...
subcircuit root
  TR:TR1 Type="lin" Start="0" Stop="0.001s" Poi
  R:R6 input _net0 R="1500" Temp="26.85" Tc1="0
  R:R7 gnd output R="1000" Temp="26.85" Tc1="0"
  R:R5 gnd _net0 R="1800" Temp="26.85" Tc1="0"
  Relais:S1 _net1 _net1 output _net2 Vt="0.5V"
  Vdc:V1 _net1 gnd U="1V"
  Diode:D1 gnd _net3 Is="1e-15A" N="1" Cj0="1e-
  BJT:T1 _net0 _net2 _net3 _net2 Type="npn" Is=
  Vpulse:V2 input gnd U1="0V" U2="3V" T1="0" T2
netlist content
  1 Diode instances
  1 BJT instances
  0 Relais instances
```

Показать последнюю схему – открывает окно с netlist вашей схемы.

Netlist это очень важная часть процесса симуляции, но... об этом позже.



Вид

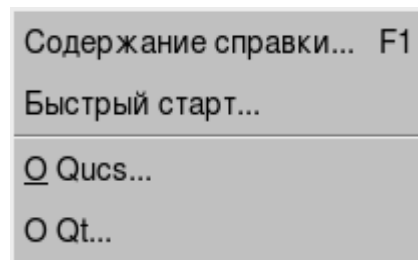


Верхняя часть этого подменю, как мне кажется, понятна всем.

Нижняя часть позволяет вам показать/скрыть три панели основного интерфейса.

Последнее относится к панели навигации.

Справка



Быстрый старт — это то самое, что показано в первой главе этого руководства.

Содержание справки... - содержание.

Q Qucs — об этой программе.

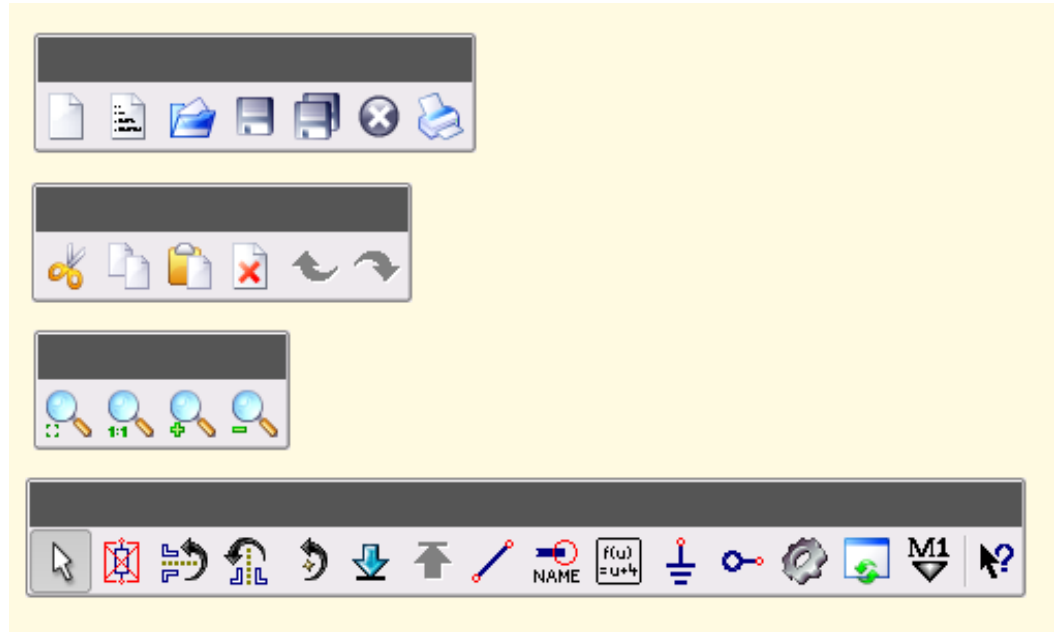
Q Qt — показывает версию набора инструментов Qt.










2.3 Инструментальные панели

В Qucs четыре инструментальные панели, которые можно оставить наверху, а можно перемещать в основном окне. Есть ли что-то новое на них?

Как правило, инструментальные панели дают быстрый доступ к наиболее часто используемым командам.









Стандартная панель





	Создать – открывает рабочее поле новой схемы. Она будет «untitled», пока вы не сохраните ее, дав имя.	Ctrl+N
	Новый текст – открывает текстовый редактор для вашего VHDL файла.	Ctrl+Shift+V
	Открыть вашу схему или другой файл проекта.	Ctrl+O
	Сохранить вашу текущую работу.	Ctrl+S
	Сохранить все для сохранения и схемы, и данных.	Ctrl++
	Заккрыть любой файл, который вам больше не нужен.	Ctrl+W
	Напечатать – открывает диалоговое окно, где вы можете задать все опции печати.	Ctrl+P



Панель редактирования

	Вырезать – вырезать выделенный фрагмент.	Ctrl+X
	Скопировать – скопировать выделенный фрагмент (или компонент) в буфер обмена.	Ctrl+C
	Вставить – содержимое буфера обмена в рабочую область чертежа.	Ctrl+V
	Удалить – выделенный фрагмент.	Del
	Отменить – предыдущую операцию.	Ctrl+Z
	Вернуть – предыдущую отменную операцию.	Ctrl+Y

Панель вида

	Показать все – адаптирует чертеж так, чтобы все было видно на одной странице.	0
	Масштаб 1:1 – позволяет вам увидеть чертеж как есть.	1
	Увеличить масштаб	+
	Уменьшить масштаб	-



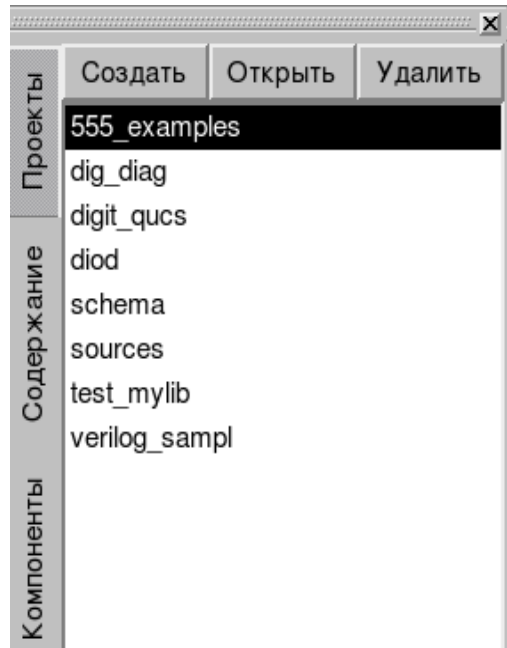
Панель симулятора и позиционирования

	Выделить – режим выделения курсором компонента или фрагмента чертежа.	Esc
	Деактивировать/Активировать – позволяет вам деактивировать/активировать симуляцию.	Ctrl+D
	Отразить относительно оси X – отражает выделенное по X.	Ctrl+J
	Отразить относительно оси Y – отражает выделенное по Y.	Ctrl+M
	Повернуть – поворачивает выделенное на 90 градусов против часовой стрелки.	Ctrl+R
	Войти в подсхему – если она есть, вы будете там.	Ctrl+I
	Выйти – вернуться на уровень выше.	Ctrl+H
	Проводник – основная операция для создания цепи.	Ctrl+E
	Метка проводника – позволяет именовать сеть и может быть точкой наблюдения сигнала.	Ctrl+L
	Вставить уравнение – расширяет ваши возможности при разработке схемы.	Ctrl+<
	Вставить землю – без земли вы не запустите симуляцию аналоговой электрической цепи.	Ctrl+G
	Вставить вывод – для подсхемы, например.	
	Моделировать – основная функция Qucs, запускает симуляцию.	F2
	Просмотр данных/схемы – переключает ваши страницы диаграмм и схемы.	F4
	Установить маркер на диаграмме – очень полезно для получения значения на диаграмме.	Ctrl+B
	Что это? - подсказка по всем меню и элементам инструментальных панелей. Щелкните и еще раз по любой кнопке панели — вы увидите, что она делает.	



2.4 Панель навигации

Левая часть **Основного окна** — это **Панель навигации**. Она имеет три закладки: **Проекты**, **Содержание** и **Компоненты**. Если у вас есть хотя бы один проект в папке Qucs, вы увидите что-то похожее, когда щелкните по закладке **Проекты**.



Все проекты из вашей папки **.qucs** доступны в этом месте.

Вам достаточно только дважды щелкнуть по любому из них.

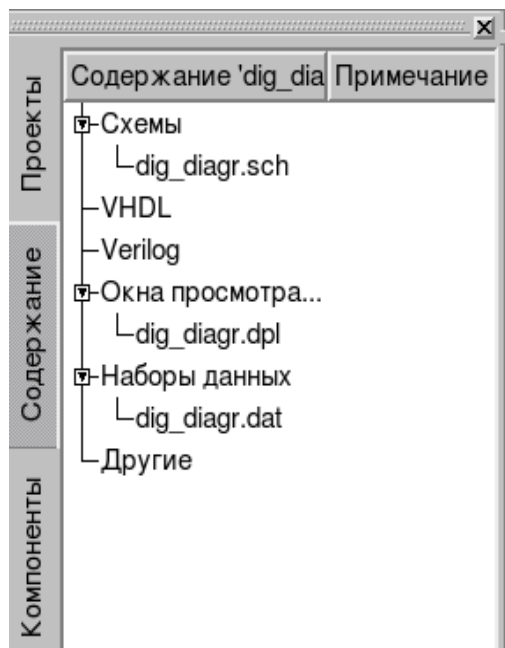
Вы можете создать новый проект, используя кнопку **Создать...**

...или **Открыть** существующий, щелкнув по этой кнопке после выбора проекта.

Вы можете удалить проект, используя кнопку **Удалить**.

Если вы щелкните по открытой закладке **Проекты**, **Содержание** или **Компоненты**, **Панель навигации** скроется, но не закладки. Повторный щелчок по ним вернет **Панель навигации**.

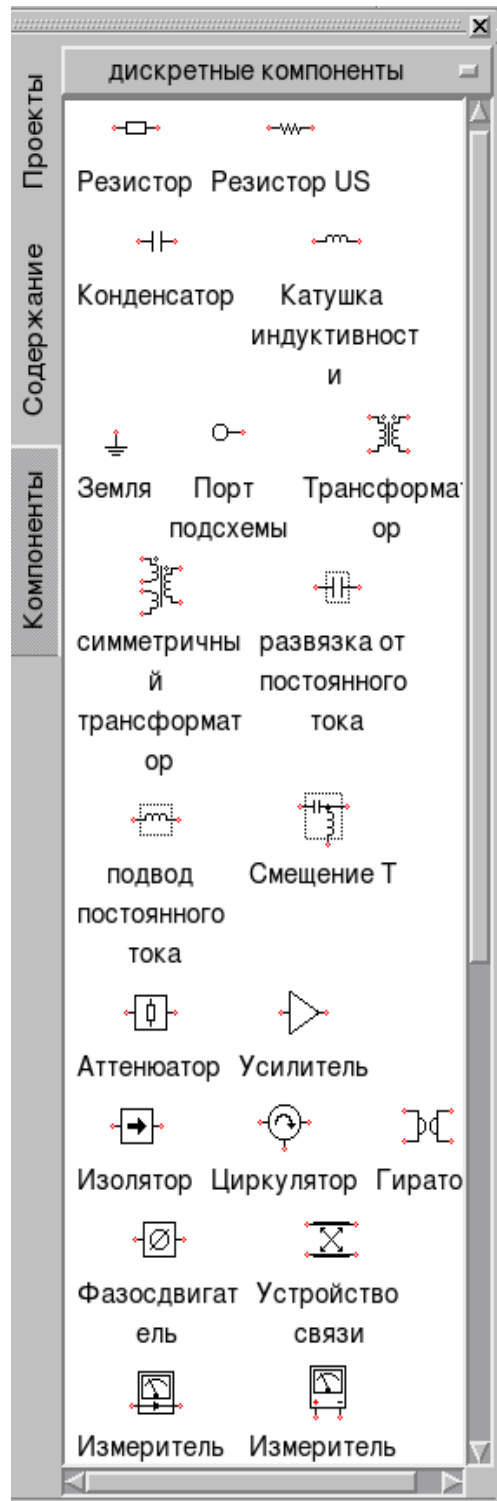
Когда вы выбираете проект, закладка **Содержание** активизируется, и вы можете видеть содержание выбранного проекта.



Каждая основная строка, как **Схемы** или **VHDL** имеют слева кружок. Это означает, что есть что-то в этом разделе. Щелкните по кружку, чтобы увидеть содержимое.



Самая интересная закладка — **Компоненты**.



Справа от надписи «**дискретные компоненты**» есть кнопка. Щелкните по ней...

дискретные компоненты
источники
измерители
линии передачи данных
нелинейные компоненты
устройства verilog-a
цифровые компоненты
файловые компоненты
виды моделирования
диаграммы
рисунки

...чтобы увидеть список всех групп.

Когда вы начинаете свой проект, вы должны использовать группы, скажем, «**дискретные компоненты**», «**источники**» или «**нелинейные компоненты**».

Если ваша схема цифровая, вам нужна группа «**цифровые компоненты**».

Прежде, чем вы начнете симуляцию, вам понадобится раздел «**виды моделирования**».

После выполнения симуляции автоматически появится группа «**диаграммы**».

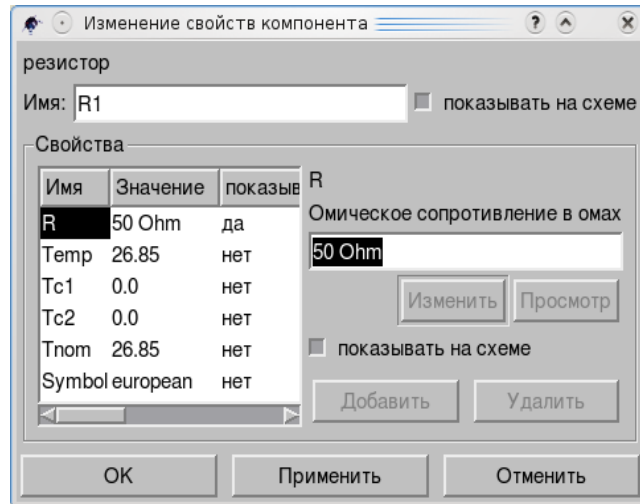
Группа, не представленная выше, «**рисунки**», позволяет вам чертить штампы, делать пометки на чертеже, заголовки и т.д. Или нарисовать новый символ, если вы захотите включить новый компонент.

Больше о компонентах можно найти в главе «Ввод схемы, основы».



2.5 Диалоговые окна

Многие окна диалогов системные, такие как **Открыть**», **Сохранить как...**, **Напечатать** и т.д. Но каждый компонент связан с собственным диалоговым окном свойств. Достаточно дважды щелкнуть по компоненту.



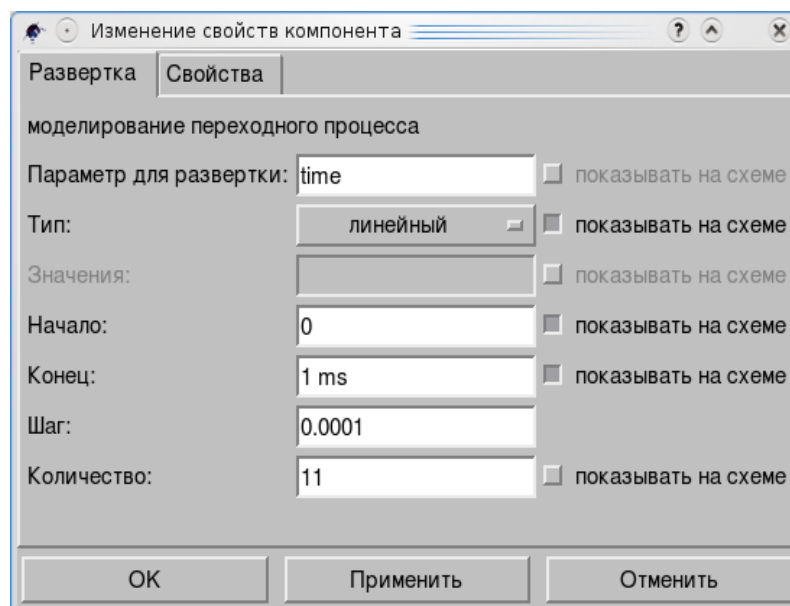
Это диалоговое окно свойств резистора. Вы можете ввести нужное значение в поле «**Омическое сопротивление в омах**». Вы можете скрыть все параметры или показать их, устанавливая флажок «**показывать на схеме**».

По умолчанию нумерация всех элементов схемы автоматически растет. Но вы можете изменить номер элемента, например, заменив имя на R2, если такого резистора в схеме нет.

Примечание: Если вы установили опцию «**показывать на схеме**», вы можете редактировать свойства непосредственно в рабочем поле чертежа. Просто выделите нужное, как обычный текст, введите новое значение и нажмите клавишу **Enter**.

Обратитесь к разделу «Ввод схемы, основное», где можно найти больше о свойствах компонентов и их диалоговых окнах.

Как любой компонент, «**моделирование**» имеет собственное диалоговое окно.



Вы можете выбрать все параметры симуляции, ввести времена «**Начало:**» и «**Конец:**», «**Количество:**» точек на графике «**моделирования переходного процесса**», диалоговое окно которого видите.

Глава «Симуляция, основное» подробнее рассказывает об этом.



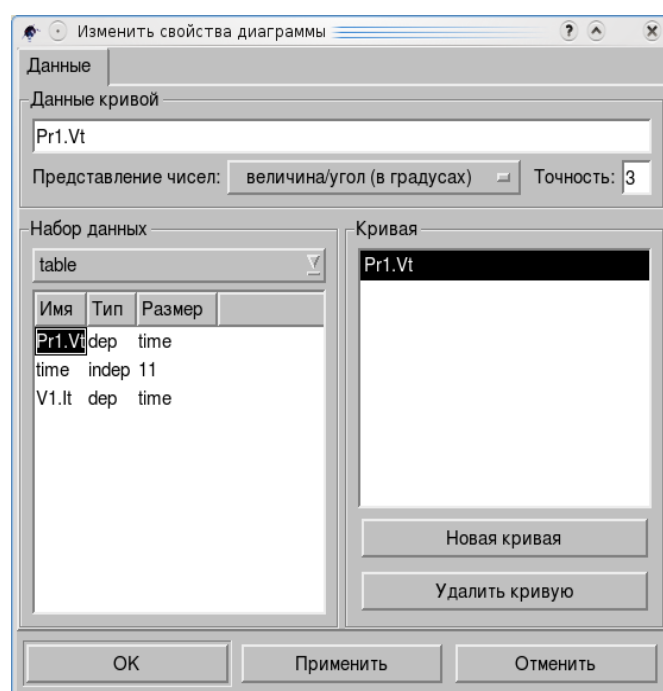
2.6 Числа

Каждый компонент имеет свои значения. Вы можете заменять данные по умолчанию, вводя нужные значения в диалоговом окне (или на рабочем поле). Основные числа имеют вид 10 или 200, но вы можете ввести и 0.1 или 0.34.

Вам нужно использовать «к» для килоом и килоампер, «М» для мегаом и «м» для миллиампер. Все в порядке, добавляете вы или нет пробел: «5к» и «5 к» одно и то же.

Для конденсатора «ц» означает микрофарады. Это же используется для всех микро: ампер, ом и т.д.

Если вы используете пробник, например, **Измеритель напряжения**, и хотите увидеть результат в виде таблицы, вы можете выбрать нужную точность в диалоговом окне данных:



Сейчас в поле «Точность» задано 3, так что вы увидите в таблице число с тремя значащими цифрами.

Эта таблица получена с помощью **Измерителя напряжения** в цепи с источником переменного напряжения.

	time	Pr1.Vt
▲	0.000421	9.52
■	0.000474	3.29
■	0.000526	-3.29
▼	0.000579	-9.52

**Допустимые суффиксы в инженерной нотации:**

- dBm – $10 \cdot \log (x/0.001)$
- dB – $10 \cdot \log (x)$
- T – 10^{12}
- G – 10^9
- M – 10^6
- k – 10^3
- m – 10^{-3}
- u – 10^{-6}
- n – 10^{-9}
- p – 10^{-12}
- f – 10^{-15}
- a – 10^{-18}

Допустимы значения в свойствах компонент: в стандартной (1000), научной (1e-3) или инженерной (1k) нотации по выбору. Допустимы также единицы:

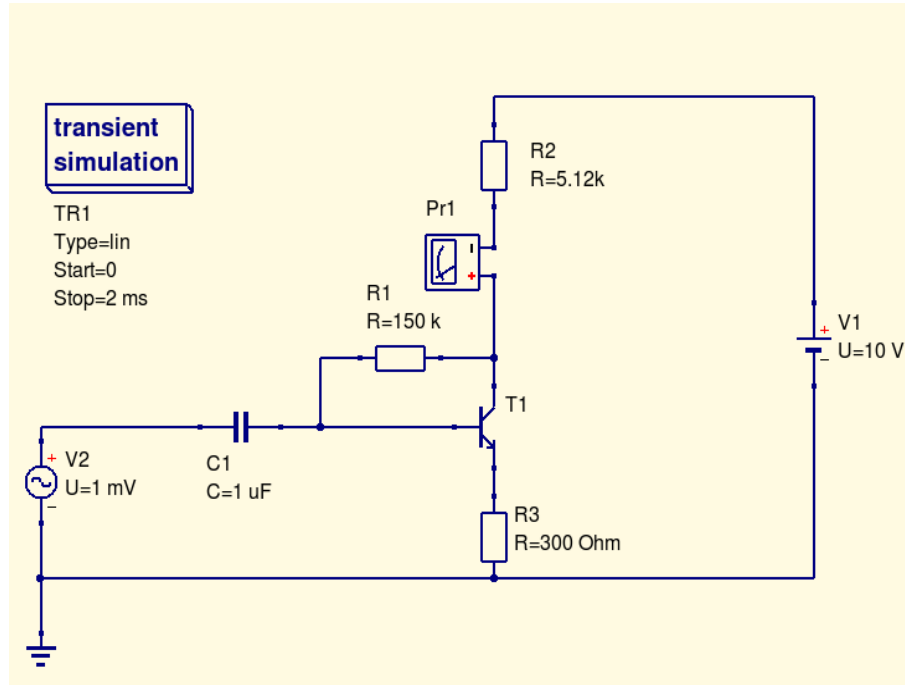
- Ohm – resistance / Ω
- s – time / Seconds
- S – conductance / Siemens
- K – temperature / Kelvin
- H – inductance / Henry
- F – capacitance / Farad
- Hz – frequency / Hertz
- V – voltage / Volt
- A – current / Ampere
- W – power / Watt
- m – length / Meter (не используются отдельно)



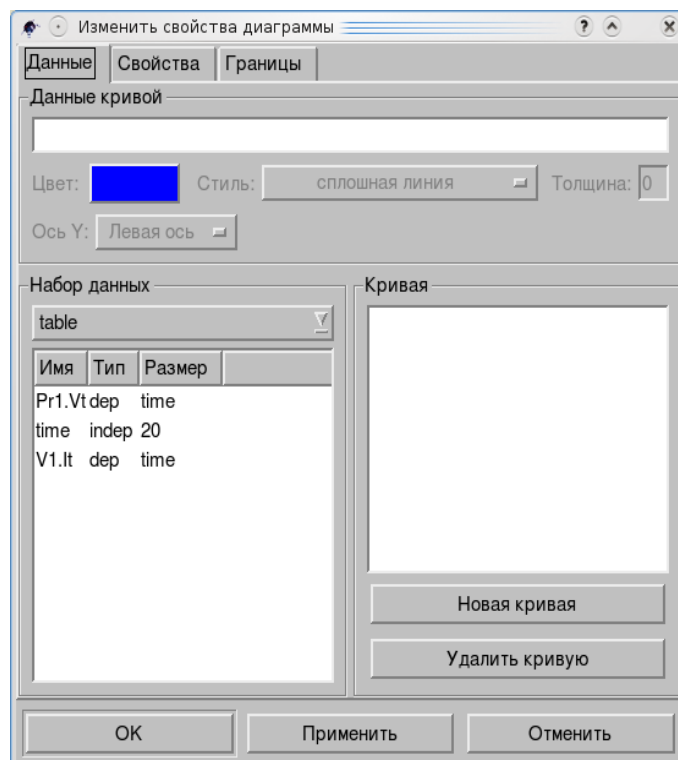
2.7 Имена

Несколько слов о **Метке проводника**.

Когда вы хотите увидеть выходную осциллограмму, вы можете вставить Измеритель напряжения в цепь. Это будет так:



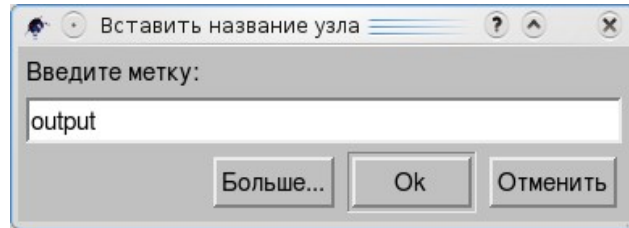
Затем вы можете выбрать, после завершения симуляции, Декартовскую диаграмму для отображения результата, что откроет диалоговое окно:



Двойной щелчок по Pr1.Vt даст желаемое.

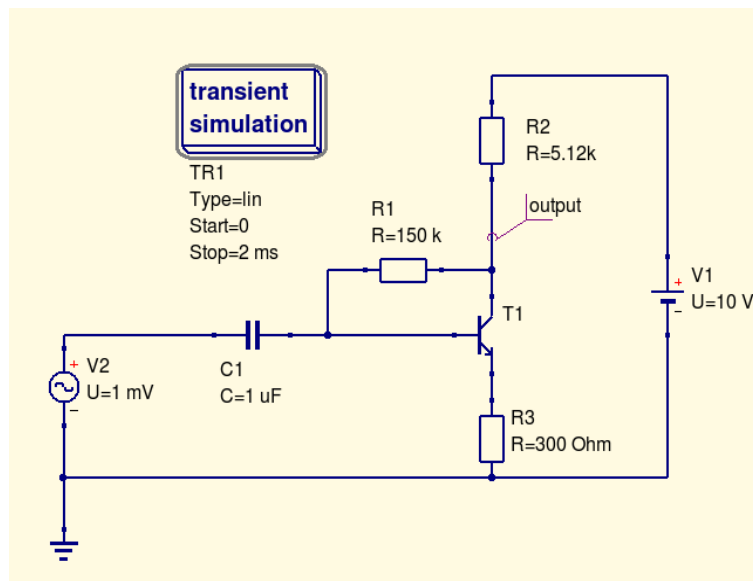


Но вы можете добавить **Метку проводника** (**Основное меню** или кнопка **Панели симуляции**):

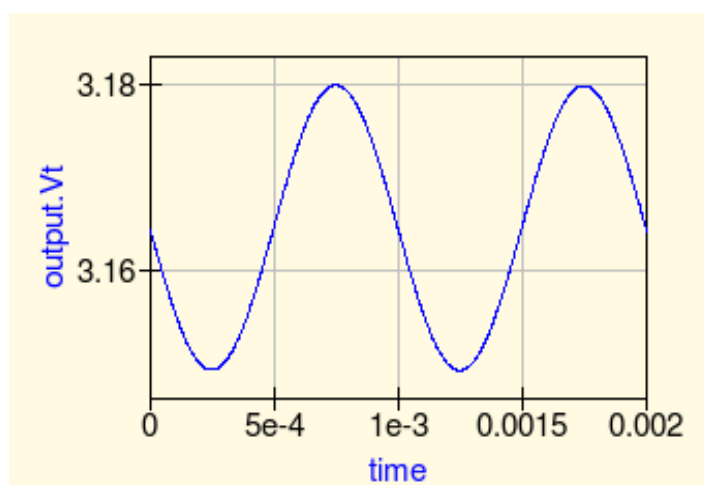


Все имена следует писать латиницей.

В схеме это выглядит так:



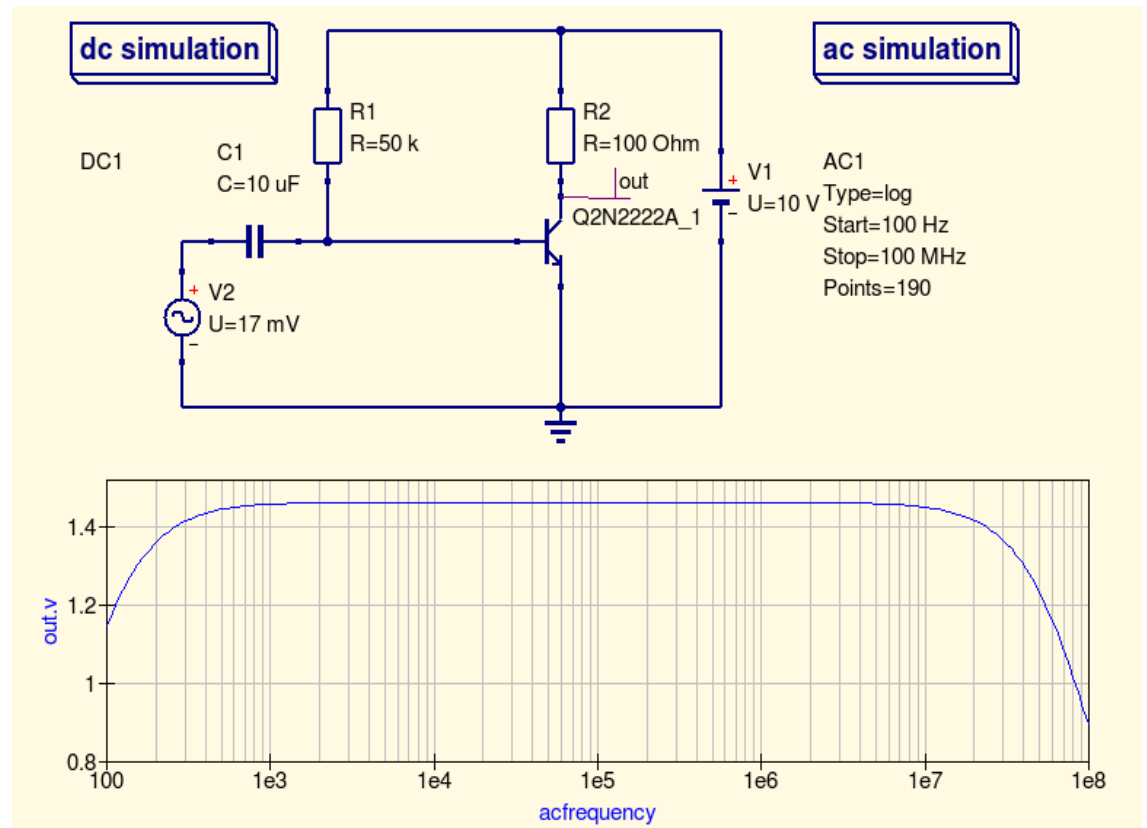
Метка **output** появится в диалоговом окне (как выше) в виде **output.Vt**. Двойной щелчок по ней даст тот же результат.



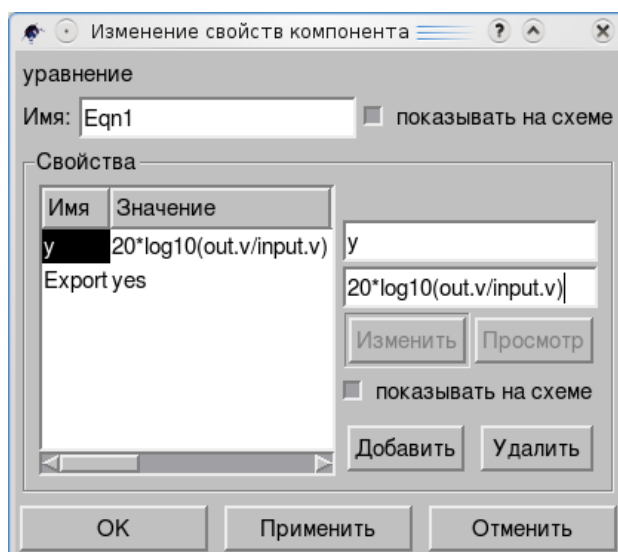


2.8 Формулы

Вы можете использовать Qucs по разным причинам. В простых случаях вас может интересовать полоса пропускания усилителя.



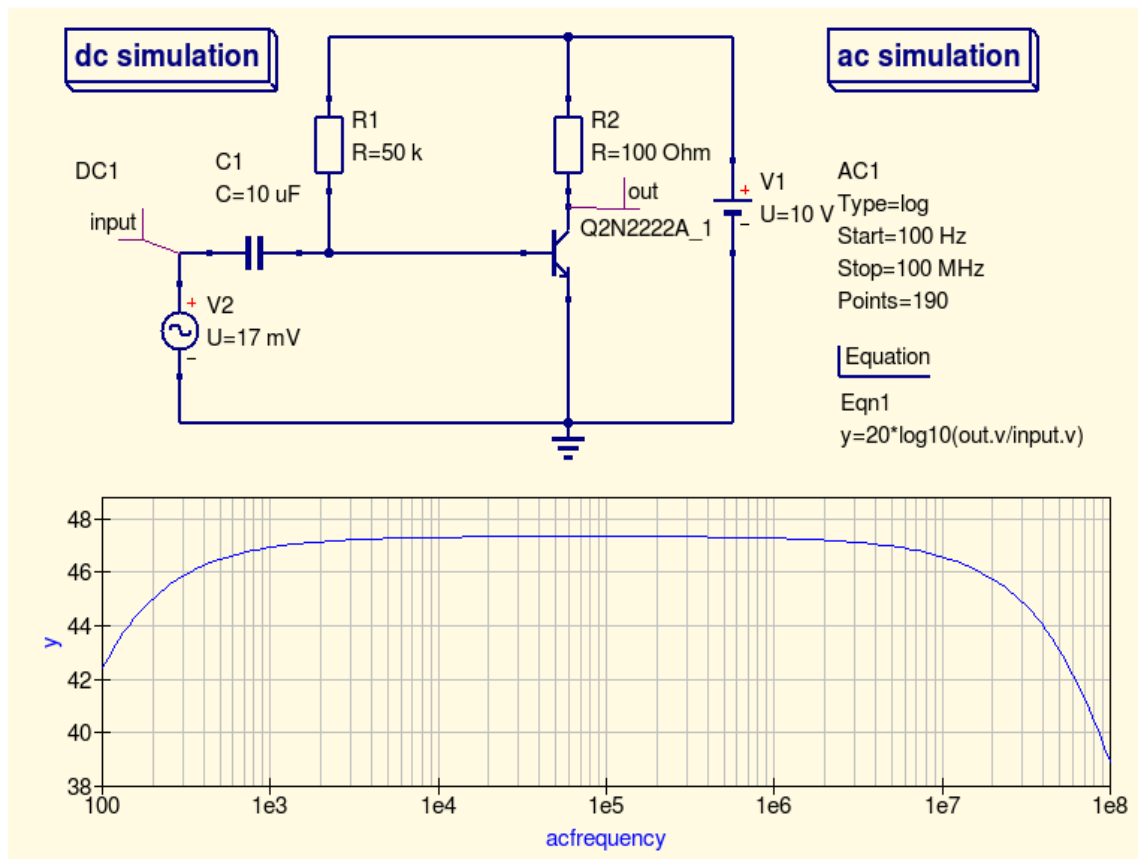
Но АЧХ чаще выглядит более удобно в децибелах. Так что вы можете вставить формулу, щелкнув по кнопке **Вставить уравнение** на инструментальной панели и указав место для формулы на рабочем поле. Двойной щелчок по новому компоненту откроет диалоговое окно:



После ввода формулы щелкните по **Применить** и **ОК**.



Теперь вы получите то, что вам нужно:

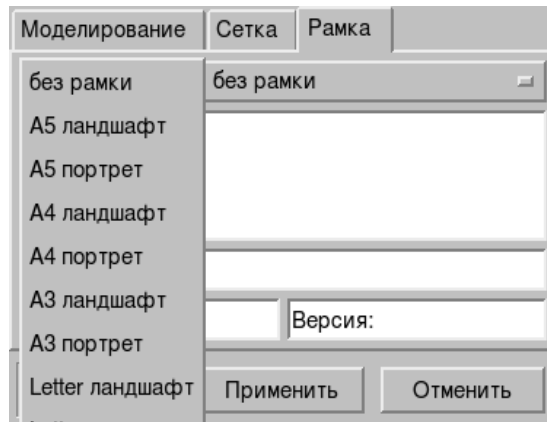


В уравнениях вы можете использовать все операторы, которые указаны в «Кратком описании математических функций», **Быстрый старт** в разделе **Справка** основного меню.

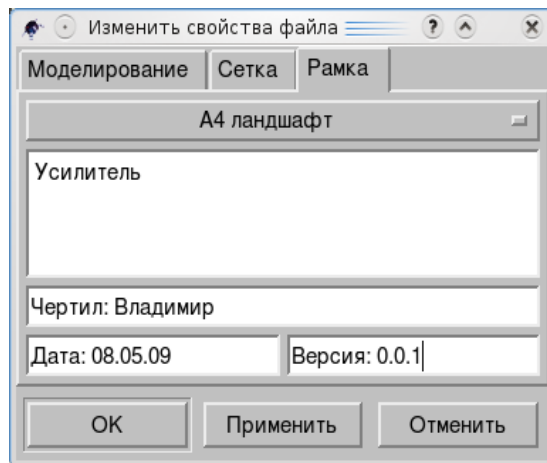


2.9 Документ

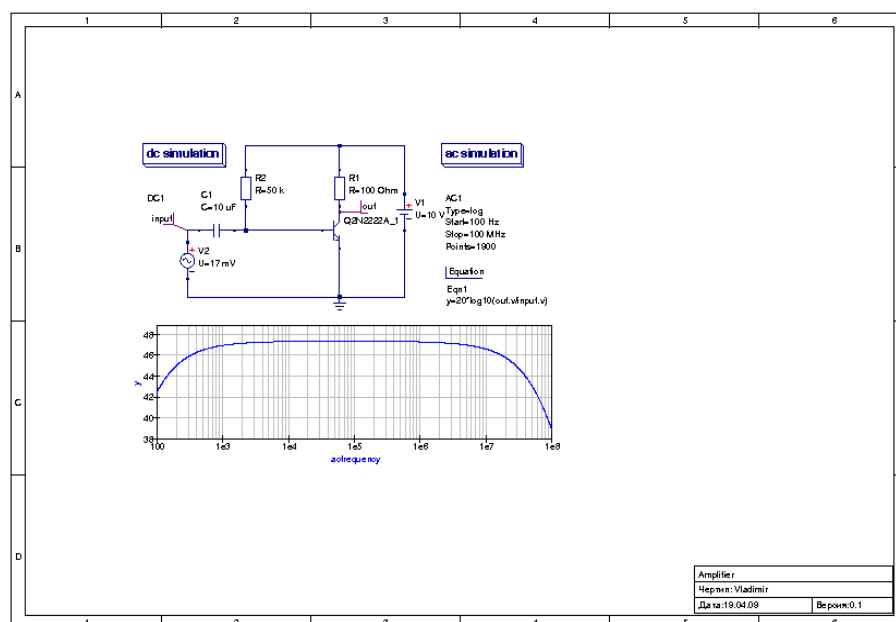
В разделе **Настройки документа** (**Файл**, основное меню) на закладке **Рамка** вы найдете полезным использовать предоставляемые Qucs возможности.



Щелкните по кнопке правее надписи «без рамки» и выберите один из форматов.



Теперь введите название чертежа, имя, дату и версию проекта. Вы можете распечатать чертеж и положить его в рабочую папку.





3. Ввод схемы, основы

The screenshot displays the Qucs software interface with several simulation windows. The main window shows a circuit diagram with components like resistors (R1, R2, R3, R4), capacitors (C1, C2, C3, C4), inductors (L1), and voltage sources (V1, V2, V3, V4). The circuit is configured for a DC simulation. The results window shows a plot of the output signal over time, which is a periodic waveform. The plot has an x-axis labeled 'time' ranging from 0.004 to 0.01 and a y-axis labeled 'Output' ranging from 0 to 15. The text 'Result: Success!' is visible at the bottom of the results window. Other windows show simulation parameters and component values.



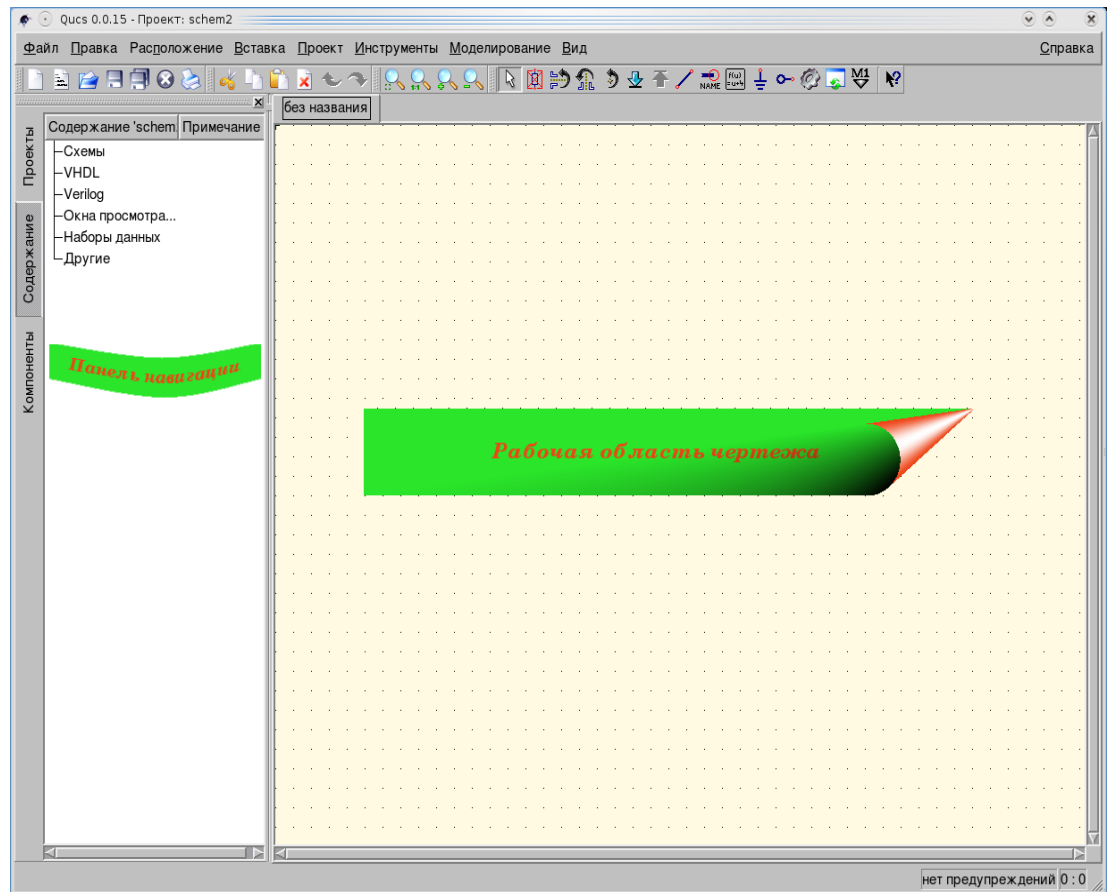
Содержание раздела ввод схемы, основы

3.1	Выбор компонентов.....	39
3.2	Размещение компонентов.....	42
3.3	Перемещение, повороты/отражение, копирование.....	45
3.4	Соединение компонентов.....	47



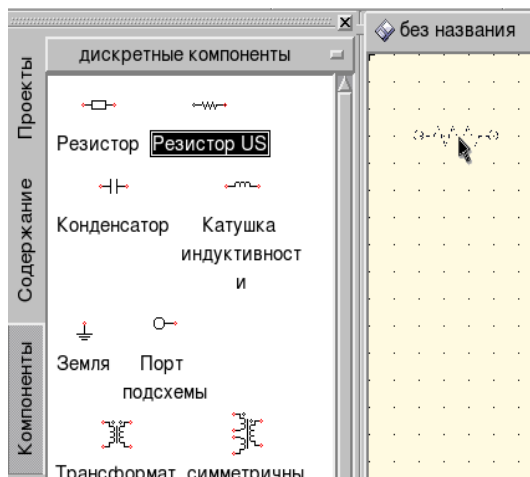
3.1 Выбор компонентов

Когда вы запускаете Qucs и создаете новый проект, вы видите что-то подобное:



Закладка **Компоненты** **Панели навигации** — это первое, что вам нужно посетить. Конечно, вы знаете, какого рода устройство вы собираетесь проектировать. Это аналоговое устройство? Или цифровое? Может быть смешанное?

Как правило, все типы устройств имеют и простые компоненты, такие как резисторы и конденсаторы. Так что, закладка по умолчанию «дискретные компоненты» оказывается первой для выбора компонентов. Переместите курсор в Панель навигации, щелкните по одному из компонентов, который вам нужен, и переместите курсор в рабочую область. Вы увидите контур компонента на конце курсора.



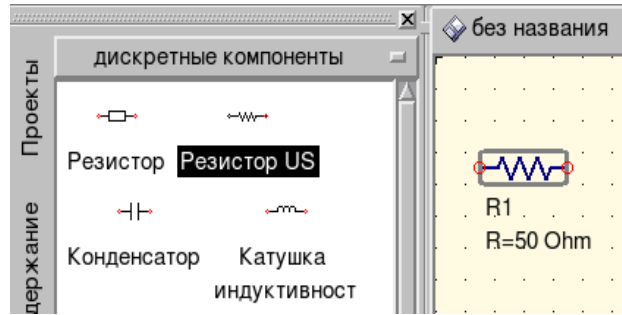
Вы можете также перетащить компонент с Панели навигации в рабочую область и при перемещении щелкнуть правой клавишей мышки, чтобы повернуть его.

Переместите его в нужное место и щелкните левой клавишей мышки еще раз.

Вы можете продолжать размещение, если вам нужно больше одного такого компонента.

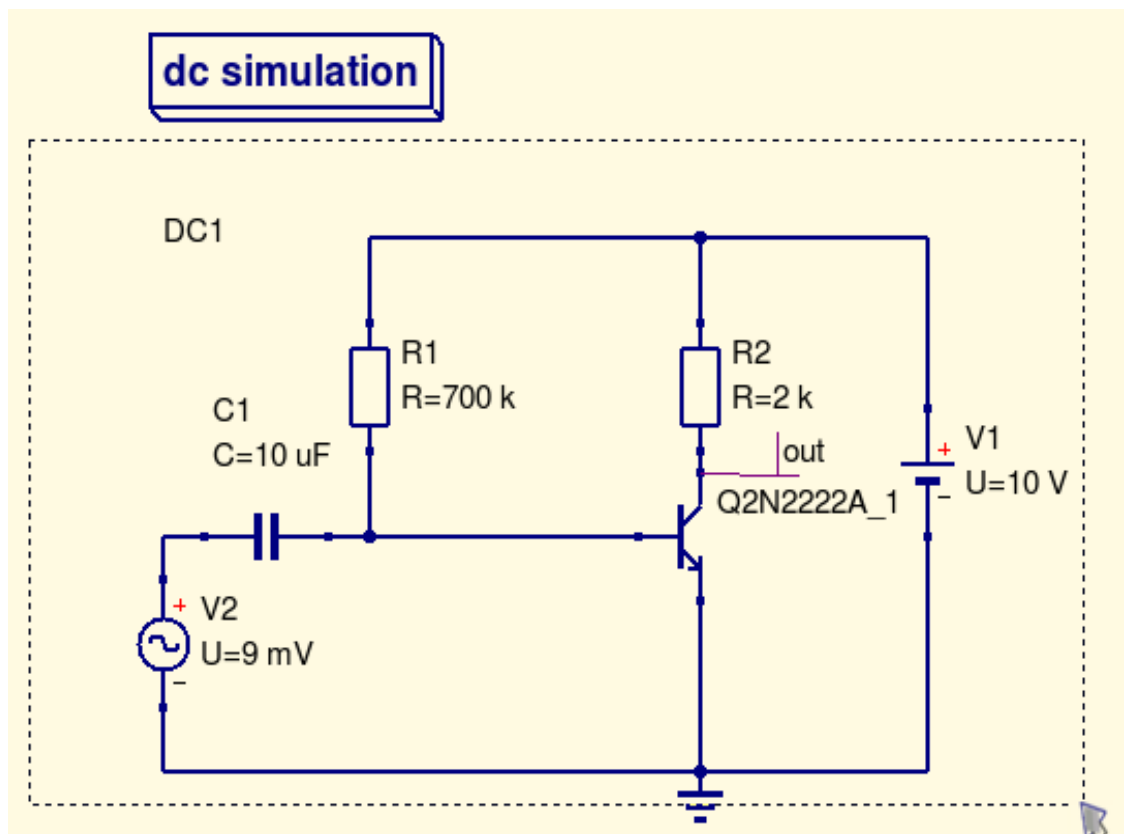


После того, как вы разместили компонент, вы можете выделить его.

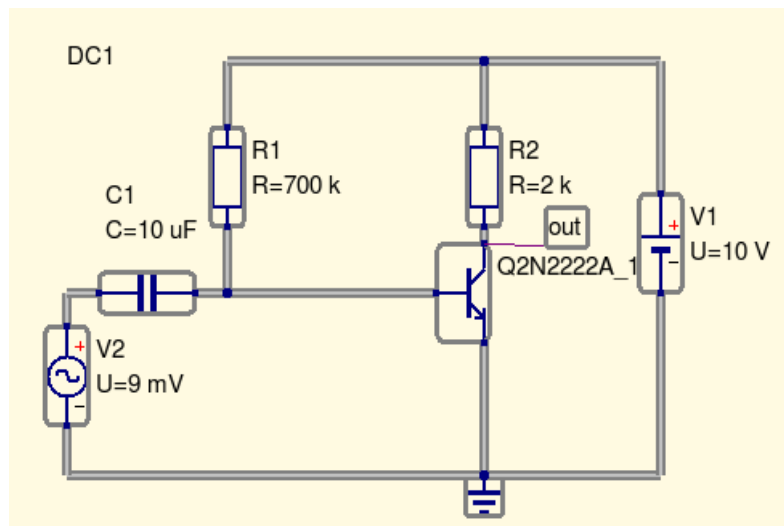


Достаточно одного щелчка. Если вы щелкните дважды, откроется диалоговое окно **Свойств**. Вы можете изменить все параметры компонента в этом окне. По умолчанию 50 Ом величина сопротивления. Введите новую величину.

Мало-помалу ваш проект заполняется компонентами. В любой момент вы можете выделить один из них, щелкнув по нему, или выделить группу компонентов: поместите курсор в свободное место рабочего чертежа, нажмите левую клавишу мышки и проведите диагональ, пока все нужные компоненты не окажутся в прямоугольнике выделения.



Отпустите клавишу мышки и все выделенные компоненты...



...вы увидите.

Выделенное вы можете удалить, переместить в другое место: нажмите левую клавишу мышки на любом из компонентов (не на пустом месте) и удержите ее, перетащите все в новое место.

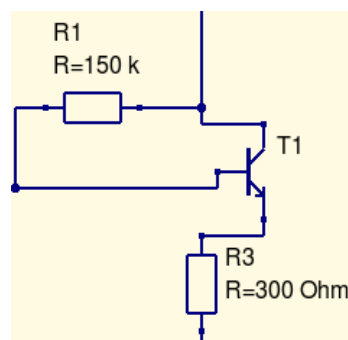
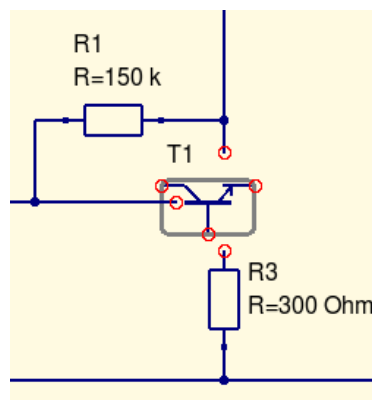
Не забудьте все компоненты моделирования, особенно если вы перемещаете схему на новую страницу.

Если вы выделили больше или меньше, чем хотели, вы можете щелкнуть левой клавишей мышки на свободной области чертежа, чтобы сбросить выделение.

Для выделения компонентов вы должны оконтурить все элементы компонента.

Вы можете добавить к выделенному любой компонент щелчком левой клавиши мышки при нажатой клавише **Ctrl**. Повторно такая процедура снимет выделение.

Часто вы выделяете компонент для позиционирования: поворота, отражения или перемещения...



...не забывайте о проводниках!

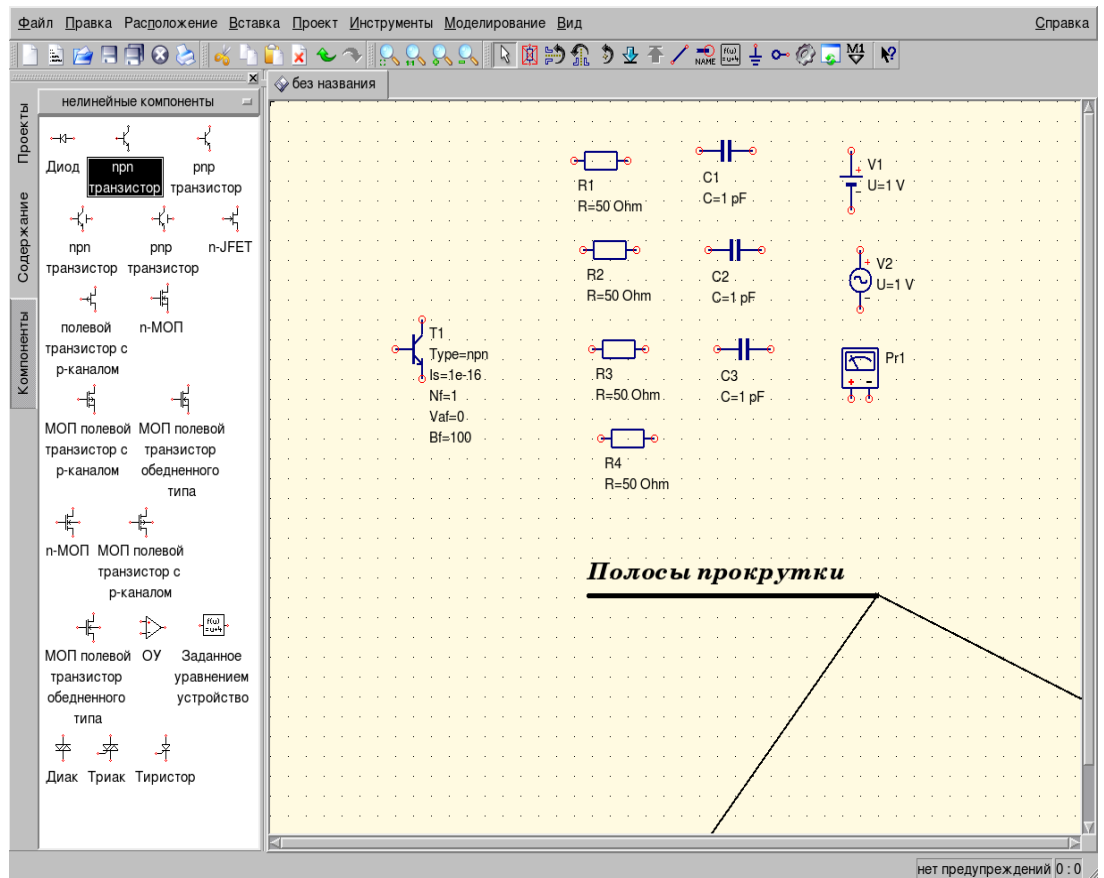
Вам может понадобиться заменить компонент: просто щелкните по нему, нажмите клавишу **Delete**, выберите новый компонент (конденсатор или резистор) и поместите на место удаленного. Соединение восстановится автоматически.

Но если вы воспользовались старым чертежом, вы можете обнаружить что проводники не соединяются корректно. Вы должны выделить компонент, щелкнув по нему, и использовать команду **Выравнивать по сетке** (основное меню, **Расположение** или щелкнуть по компоненту правой клавишей мышки и выбрать этот пункт из выпадающего меню).



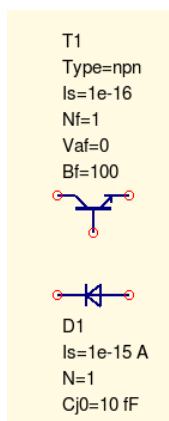
3.2 Размещение компонентов

Вы можете начертить схему сразу, размещая все компоненты в нужных местах, но можете собрать их для последующего размещения, это как вам нравится.



При перемещении компонентов из окна **Панели навигации** вы можете щелчком правой клавиши мышки поворачивать их.

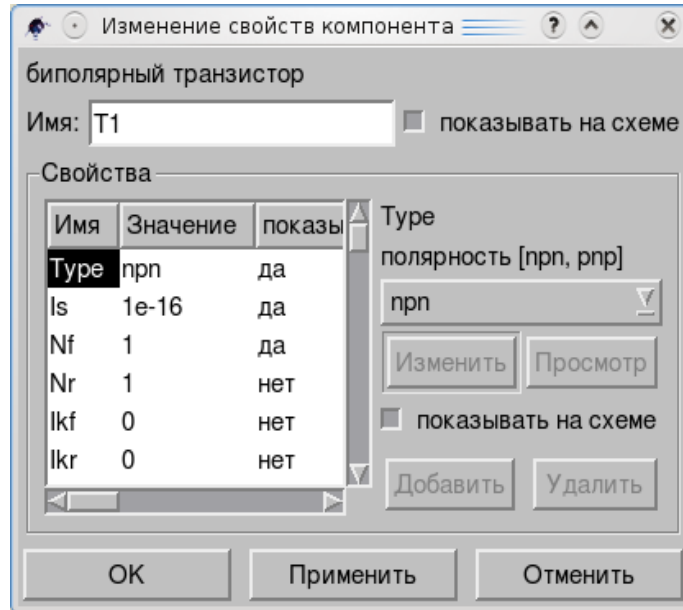
Видимая часть рабочей области редактора схемы — это не вся доступная вам рабочая область. Вы можете использовать полосы прокрутки или расширить ее с помощью клавиш влево/вправо и вверх/вниз (когда компоненты не выделены). Можно использовать колесико мышки для перемещений вверх/вниз, а при удержанной клавише **Shift** для перемещений влево/вправо; при удержанной клавише **Ctrl** вы можете увеличить и уменьшить чертеж. Когда вы поместили компонент на чертеж, он имеет ряд параметров видимых по умолчанию. Транзистор или диод, например, имеют их довольно много.



Не все они, вероятно, нужны.

Откройте диалоговое окно свойств компонента двойным щелчком по нему, выделите параметр и снимите флажок **«показывать на схеме»**.

Очень полезно устанавливать и снимать флажок «показывать на схеме», включая **Имя:** компонента, использовать группу **рисунки** для добавления текста и сохранять чертеж в файле, если вы используете Qucs для написания, скажем, статьи.

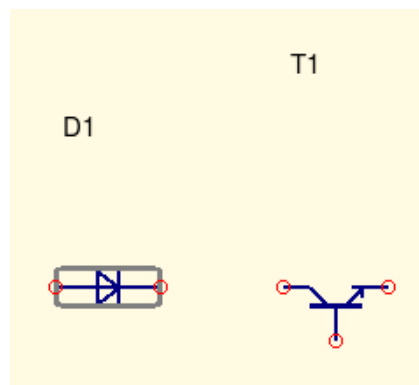


Иногда окно диалога оказывается пустым, хотя вы знаете, что это не так.

Просто щелкните по строке (белой), чтобы увидеть текст.

Вы можете сбросить все флажки, чтобы не показывать параметры или только некоторые из них.

Есть одна деталь, относящаяся к этому процессу: если вы поворачиваете компонент до размещения на чертеже, а затем решаете скрыть параметры, вы можете получить что-то похожее на это:



Вы можете скрыть все, что вам не нужно до поворота компонента, или использовать команду **Переместить текст компонента** из пункта **Расположение** основного меню, или использовать клавиши **Ctrl+K**. Щелкните по команде, возле курсора появится контур прямоугольника.

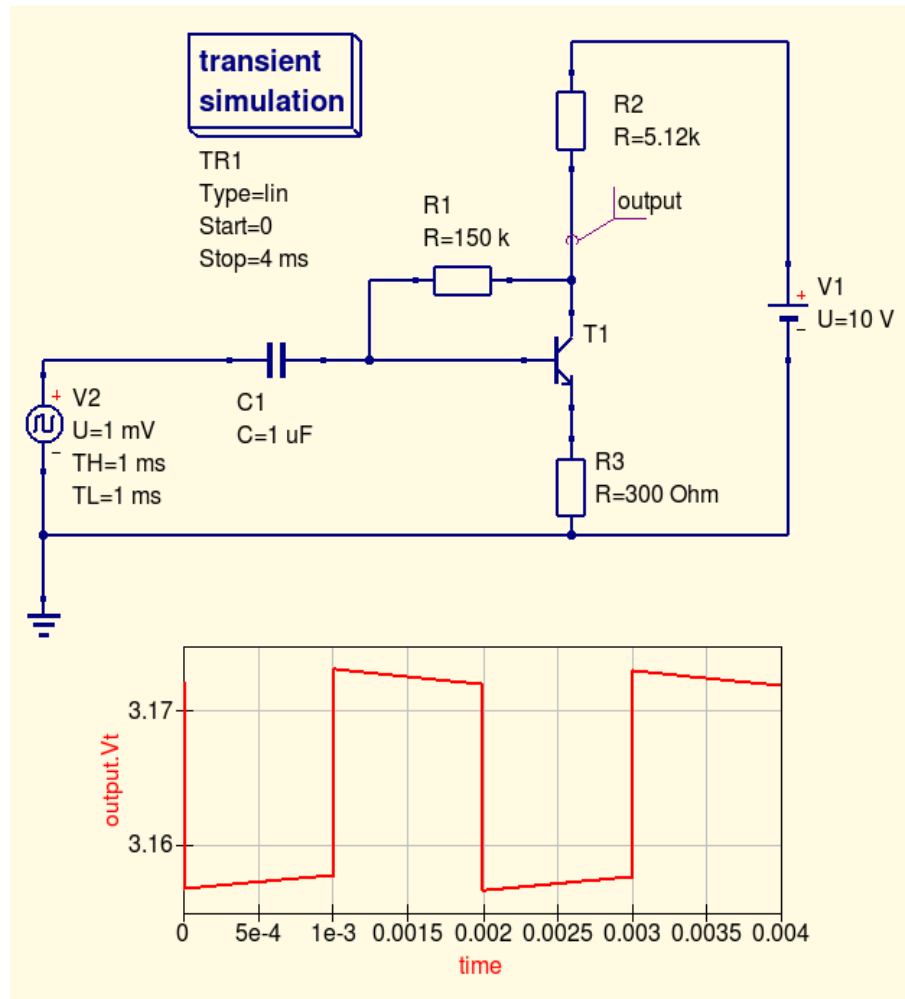
Переместите курсор к надписи параметра, нажмите и удержите левую клавишу мышки и перетащите текст в новое место.

Какие компоненты вам размещать?

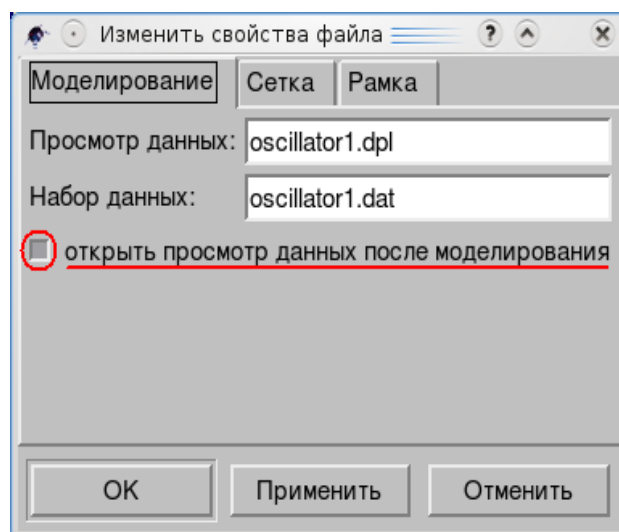
Как много схем, так много вариантов компонентов, которые вам нужны. Используйте закладку **Компоненты Панели навигации** со списком групп компонентов.

Но не забывайте добавить землю, если хотите увидеть осциллограмму аналоговой схемы. И не забывайте добавить моделирование, чтобы увидеть хоть что-то интересное. И не забывайте добавить источники. Их много в группе **источники** списка компонентов.

Иногда, когда вы настраиваете схему, вы можете для удобства перенести диаграмму со страницы данных на схему. Просто выделите ее, скопируйте и вставьте ниже схемы. Вы можете видеть и схему, и результат симулирования.



Чтобы видеть только страницу схемы после моделирования, вы можете очистить флажок «открыть просмотр данных после моделирования» (Файл, Настройки документа).

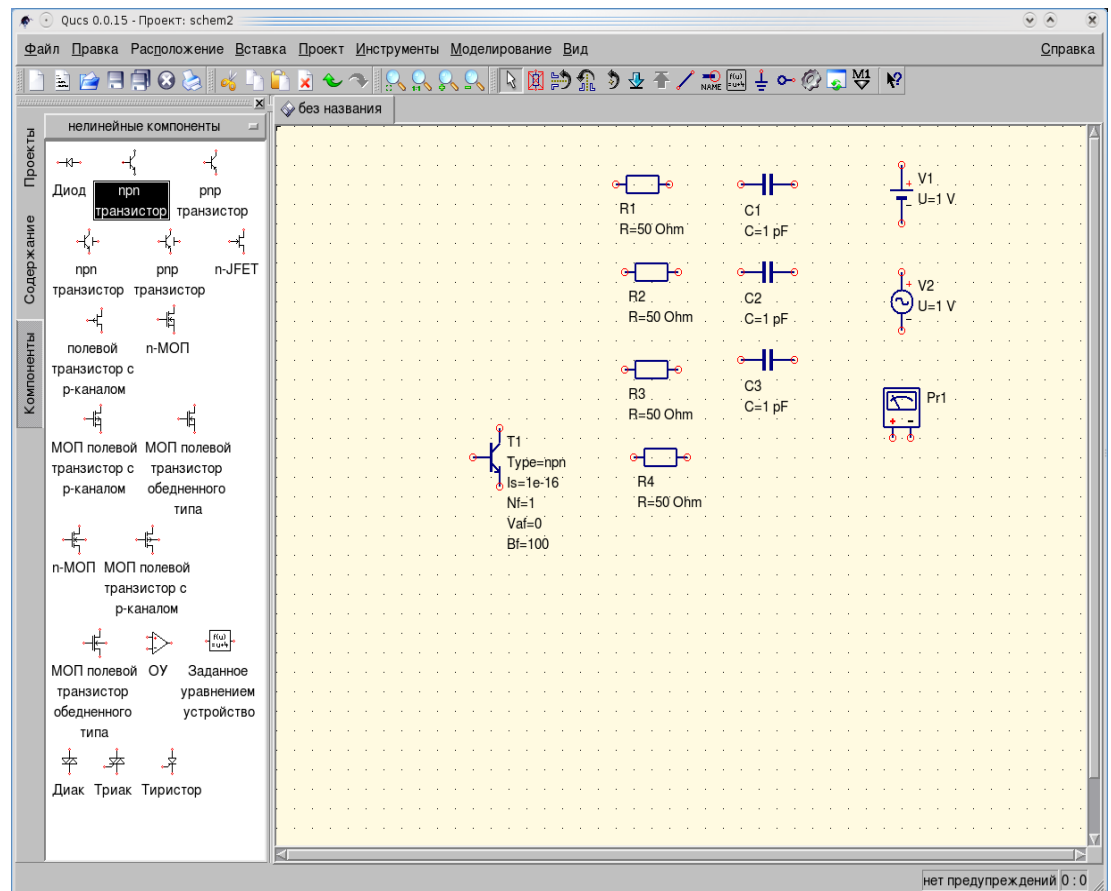


Просто щелкните по нему, затем по **Применить** и **ОК** клавишам.

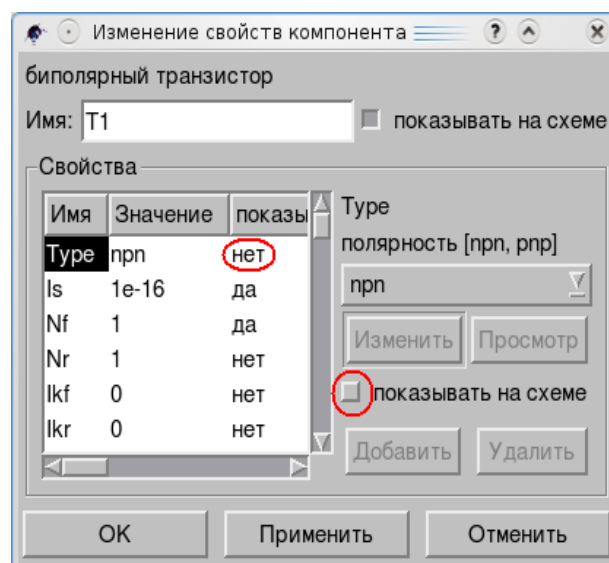


3.3 Перемещение, повороты/отражение, копирование

Итак, вы разместили (набросали) компоненты схемы, которые нужны.



Вначале скроем все ненужные параметры. Напомним, как это делается. Двойной щелчок по символу транзистора открывает диалоговое окно его свойств.

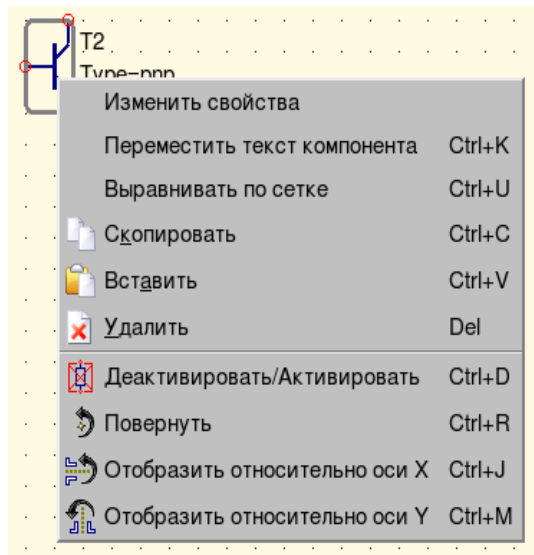


Выделите в левом окне параметр, который нужно скрыть, снимите щелчком флажок «показывать на схеме» и щелкните по кнопке **Применить**. «да» в колонке показывать сменится на «нет».

Центр внимания многих схем — это активные элементы: транзисторы, операционные усилители и т.д.

Вам понадобился второй транзистор, но он в неверном положении, его нужно отразить.

Есть несколько вариантов. Вы можете выделить его правым щелчком, чтобы использовать выпадающее меню.



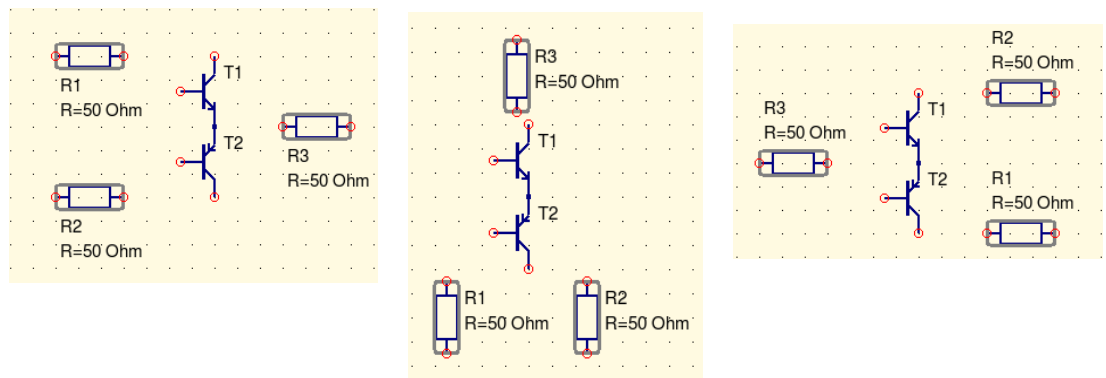
В этом меню есть пункт **Отобразить относительно оси X**.

Вы можете использовать кнопку (такая же картинка, как здесь) инструментальной панели **Компоненты**.

Или вы можете выделить T2 щелчком левой клавиши мышки, затем нажать и удерживать клавишу **Ctrl** и щелкнуть клавишу **J**.

В результате любой из этих операций T2 предстанет в верном положении. Чтобы переместить его к транзистору T1 достаточно «подцепить» его мышкой (нажать левую клавишу мышки, выделив его, и удерживать клавишу) и перетащить T2, или выделить его и использовать клавиши влево/вправо (вверх/вниз) клавиатуры.

Давайте переместим резисторы, как показано ниже. Здесь есть одна деталь...



Если выделить три резистора (щелкнуть по каждому, удерживая клавишу **Ctrl**), например, затем повернуть их все вместе, или щелчком по клавише инструментальной панели, или используя **Ctrl+R** клавиатуры, или с помощью выпадающего меню, вы получите групповой поворот, что иногда полезно.

После перемещения и поворота оставшихся компонентов вам может понадобиться скопировать один из них.

Выделите его, а затем можете щелкнуть по нему правой клавишей мышки для выбора **Скопировать** из выпадающего меню. Или можете использовать **Правка** основного меню. Или использовать инструментальную панель.

Скопировав компонент в буфер обмена, используя вставку: выпадающее или **Основное меню**, панель, — вставляя его, вы увидите пунктирный контур на конце курсора. Переместите курсор в нужное место и щелкните левой клавишей мышки.

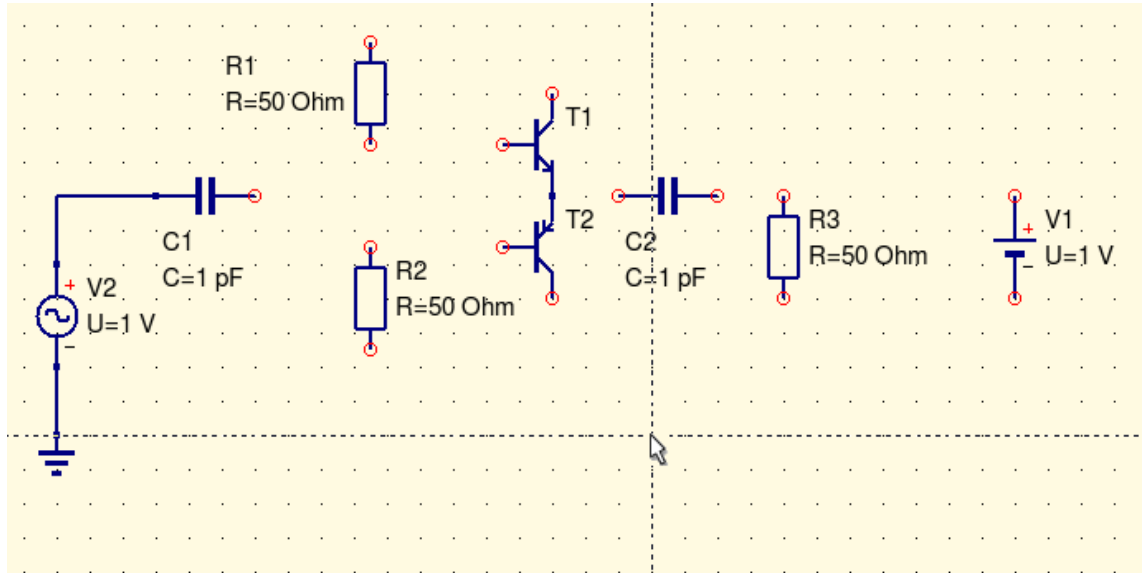
Вы почти готовы закончить ввод схемы. Но...



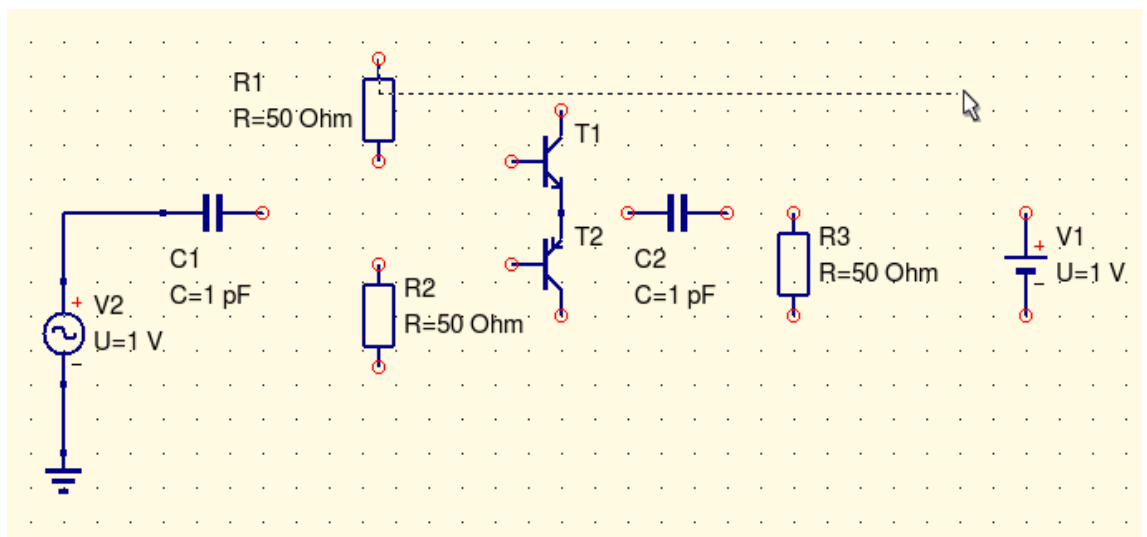
3.4 Соединение компонентов

Ну, конечно, все компоненты нужно соединить.

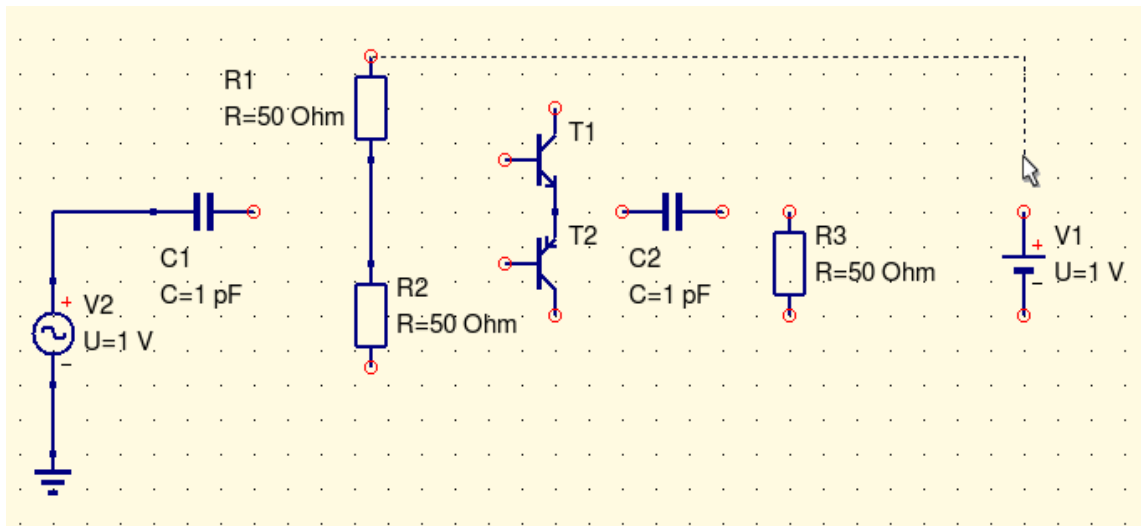
Как и прежде, есть три пути: раздел **Вставка Основного меню**, кнопка инструментальной панели и **Ctrl+E** клавиатуры. Первое, что вы увидите, это перекрестие на конце курсора. Вы можете нажать клавишу **Esc**, чтобы остановить процесс соединения.



Поместите конец курсора на красный кружок вывода компонента (или существующее соединение), щелкните левой клавишей мышки, переместите курсор к красному кружку другого вывода и щелкните еще раз. Вы соединили два компонента. Но если вам нужно соединить компоненты R1 и V1 (на рисунке ниже)...



...вы понимаете, что что-то идет не так. Ничего страшного, просто щелкните правой клавишей мышки при движении курсора...

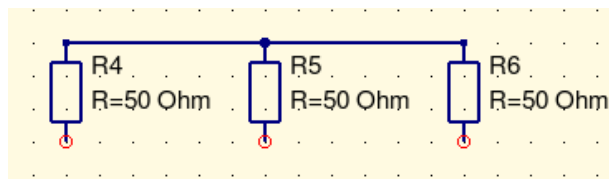


Когда вы дойдете до вывода V1 и щелкните левой клавишей мышки, соединение будет сделано.

Кроме того, вы можете щелкнуть левой клавишей мышки на свободном пространстве чертежа, получив красный кружок, как точку соединения, и использовать ее в качестве компонента для продолжения соединения.

Если соединение не получилось?

Есть две причины для этого: вы просто ошиблись, это во-первых, вы проводили соединение двух компонентов, а третий «попался по дороге» (как ниже), это во-вторых.



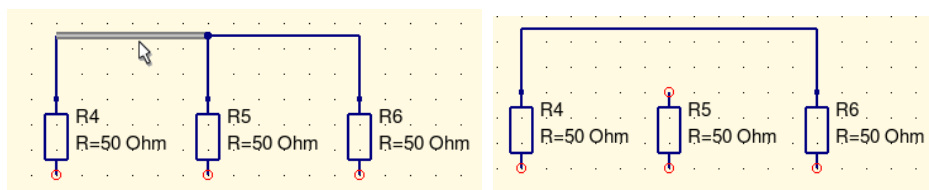
Вы хотели соединить R4 и R6, а не R5.

Что делать?

Используйте функцию выделения, проводники тоже выделяются.

Щелкните левой клавишей по неверному соединению (оба на верхнем рисунке) и удалите его клавишей **Delete** клавиатуры, или кнопкой удаления инструментальной панели (при наведении курсора появляется подсказка назначения всех кнопок панели), или щелкните по нему правой клавишей мышки и выберите пункт **Удалить** из выпадающего меню.

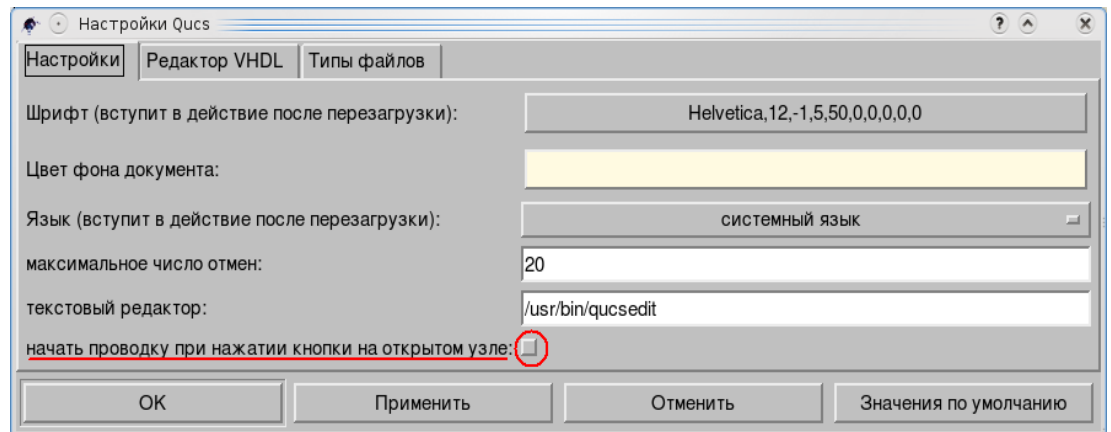
Если соединение выделено, вы можете перемещать его: «подцепите» мышкой и перетащите в новое место. Предыдущая коррекция может быть сделана так: переместите оба соединения вверх, выделите провод к R5 и удалите его.



Как упоминалось выше, вы можете соединять не только компоненты, но и проводники. Щелкните по проводнику (в режиме соединения), переместите курсор к другому проводнику или компоненту и щелкните еще раз.

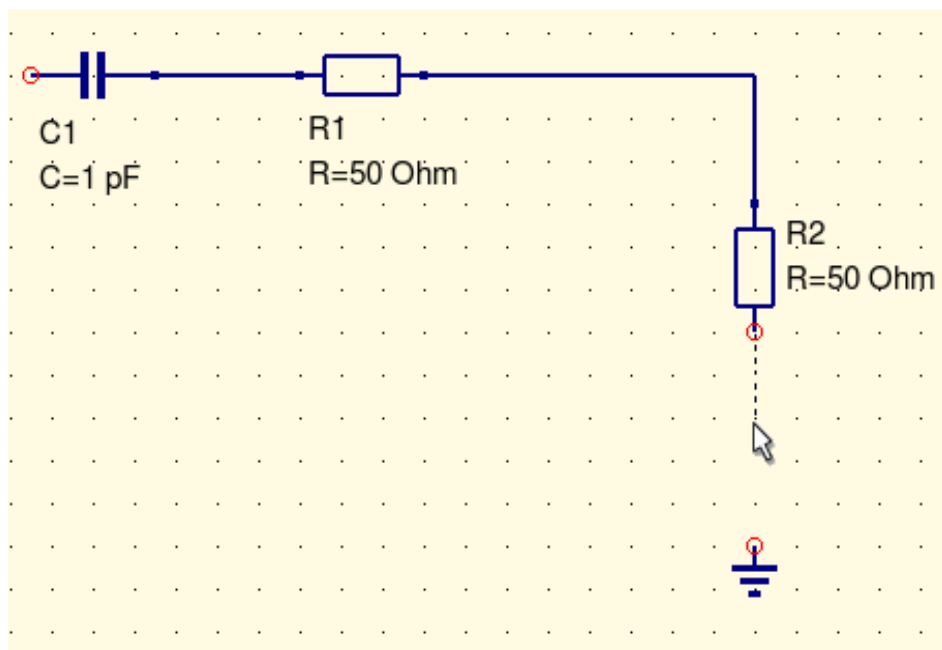


Есть также возможность соединять компоненты в цепи без использования команды **Проводник**. Используйте диалог **Файл, Настройки программы**:



Если вы установите флажок «**начать проводку при нажатии кнопки на открытом узле**» и нажмете кнопку **Применить**, вы сможете соединять компоненты без команды **Проводник**.

Когда вы щелкаете по красному кружку вывода соединение начинается...



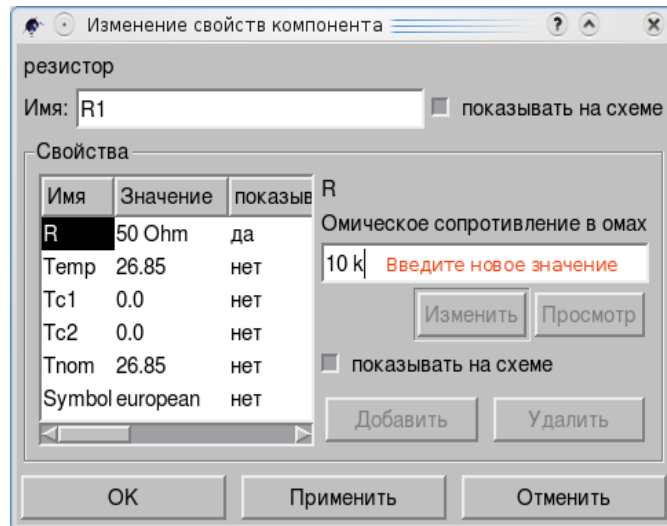
...и вы должны щелкнуть левой клавишей еще раз, когда переместитесь к нужному выводу или проводу.

Вот и все.



Не все компоненты, приходящие со значением по умолчанию, устроят вас.

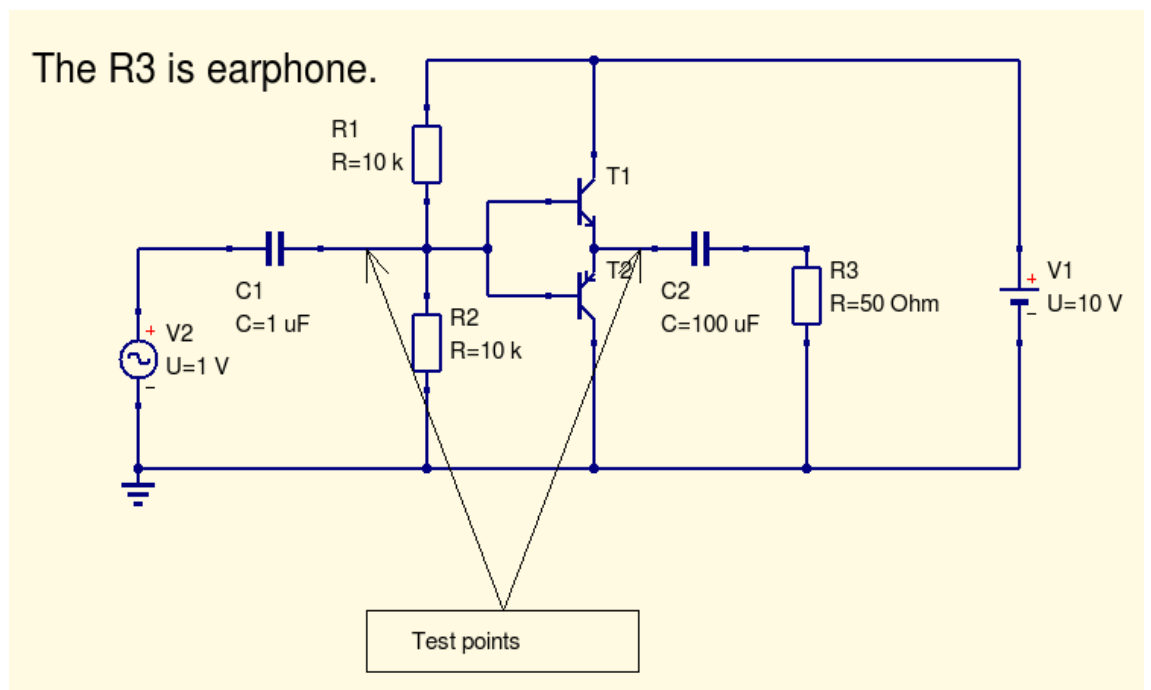
Используйте диалоговое окно свойств для каждого из компонентов, чтобы изменить значение: двойным щелчком по компоненту откройте диалог, выделите значение и введите новое.



Если у вас несколько компонентов с одинаковым значением, поместите один и скопируйте нужное количество раз.

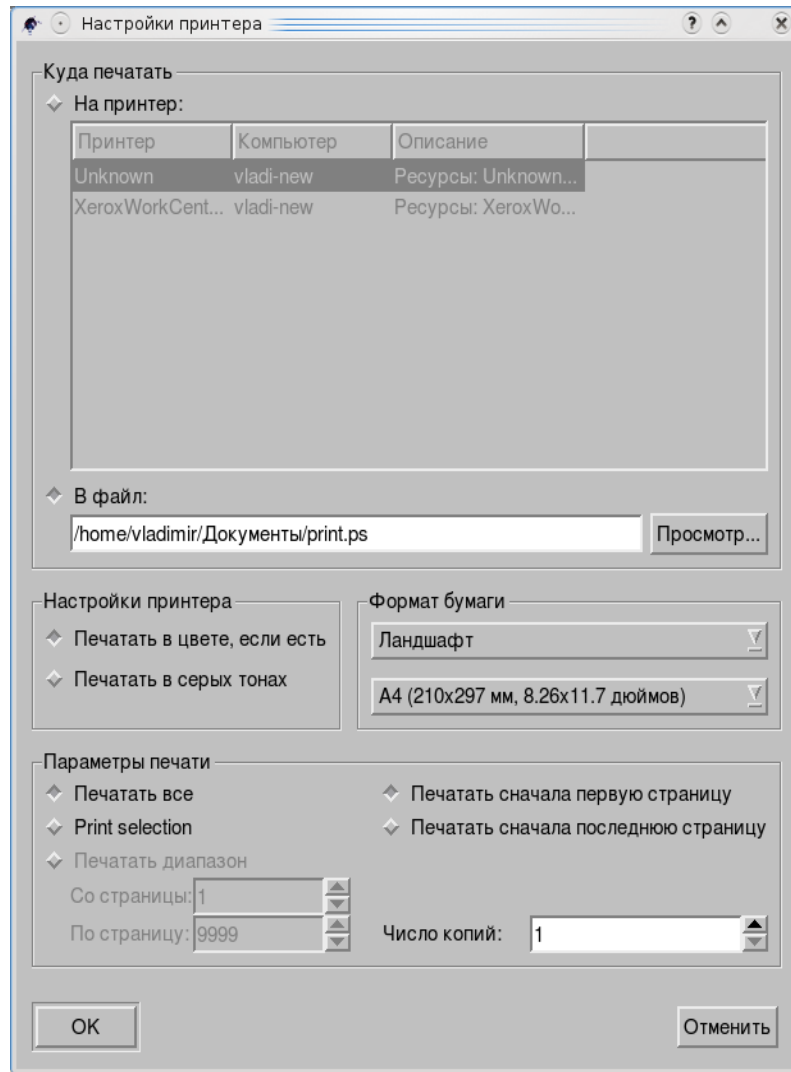
В списке групп компонентов есть группа **рисунки**.

Эти компоненты позволят вам добавить все графические примитивы и текст, поясняющий назначение схемы, например.



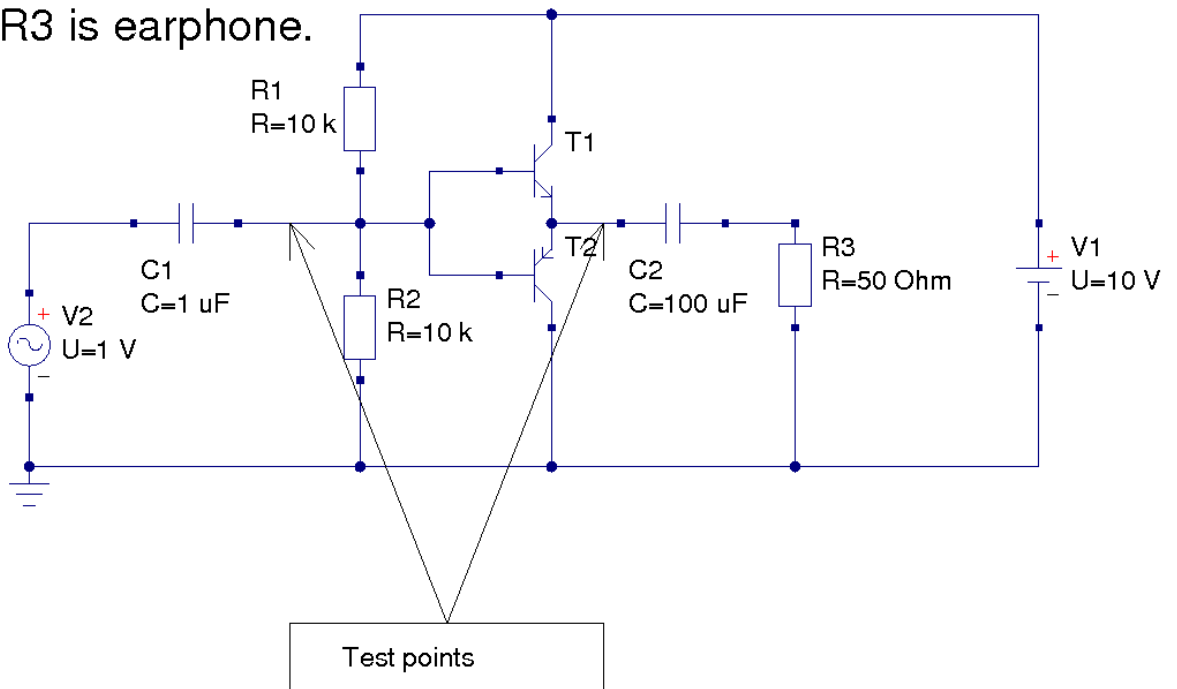
Когда вся цепь соединена, вы можете ее распечатать или запустить симуляцию.

Вы можете сохранить схему, напечатав на принтере, а можете «напечатать» в файл в формате «.ps». Выбор в диалоге печати (**Файл, Напечатать**).



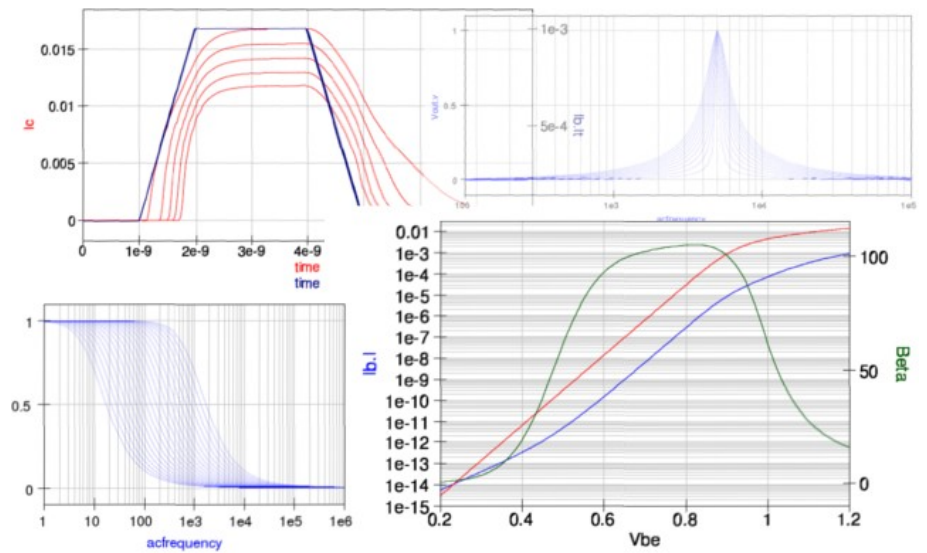
Для сохранения в файле вам нужно установить флажок «**В файл**».

The R3 is earphone.





4. Симуляция, основы





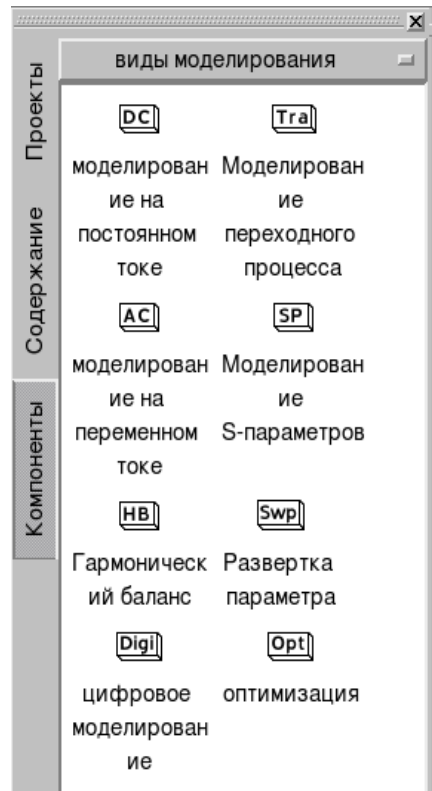
Содержание раздела симуляция, основы

4.1	Обзор.....	54
4.2	Моделирование на постоянном токе.....	56
4.3	Моделирование переходного процесса.....	61
4.4	Моделирование на переменном токе.....	63
4.5	Развертка параметра.....	65
4.6	Цифровое моделирование.....	69
4.7	Источники.....	73
4.7	Диаграммы.....	77



4.1 Обзор

Моделирование (симуляция) — главная составляющая Qucs. И тому есть причина, Qucs — это «Quite Universal Circuits Simulator, почти универсальный симулятор электрических цепей».



Каждый проект имеет этап «первой примерки», когда следует понять все особенности, характеристики, параметры схемы. Много лет назад эта аналитическая работа была исключительно вотчиной «карандаша и бумаги».

Но когда компьютеры стали частью повседневной жизни, стало понятно, что нет нужды записывать уравнения каждый раз, когда вам надо оценить поведение электрической цепи. Достаточно сделать это единожды в компьютерной программе.

В течение 1960х и 70х годов научное сообщество неутомимо трудилось над созданием компьютерных программ симуляции, которые могли бы помочь в процессе разработки электрических схем. Одной из самых известных программ стала SPICE1, созданная в 1972 в Калифорнийском Университете в Беркли. Она стала промышленным стандартом для симуляторов.

Группа компонентов **виды моделирования** Qucs это:

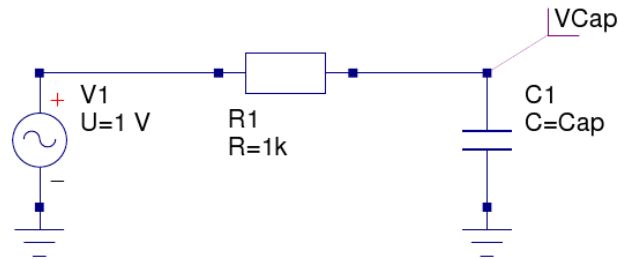
Моделирование на постоянном токе – для анализа на постоянном токе.
Моделирование переходного процесса – для наблюдения и анализа сигналов.
Моделирование на переменном токе – для построения АЧХ и ФЧХ.
Моделирование S-параметров – для малосигнального моделирования.
Гармонический баланс – для спектрального анализа.
Развертка параметра – «качение» параметра в заданных пределах.
Цифровое моделирование – для анализа цифровых схем.
Оптимизация – для оптимизации цепи по заданным критериям.



Не обязательно применять одиночное моделирование, можно и комбинировать разные виды моделирования.

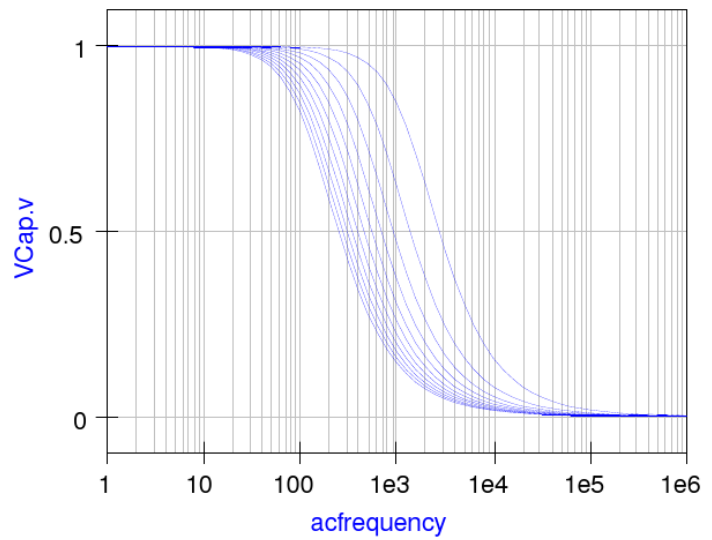
Parameter sweep

SW1
Sim=AC1
Type=lin
Param=Cap
Start=0.1u
Stop=1.1u
Points=11



ac simulation

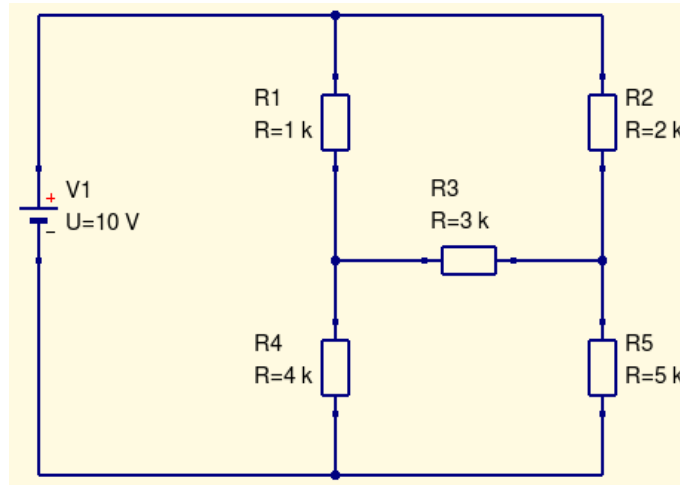
AC1
Type=log
Start=1Hz
Stop=1 MHz
Points=61





4.2 Моделирование на постоянном токе

Хотя для простых электрических цепей **Моделирование на постоянном токе** не кажется интересным, но небольшая модификация схемы даст вам возможность задуматься, а так ли это?

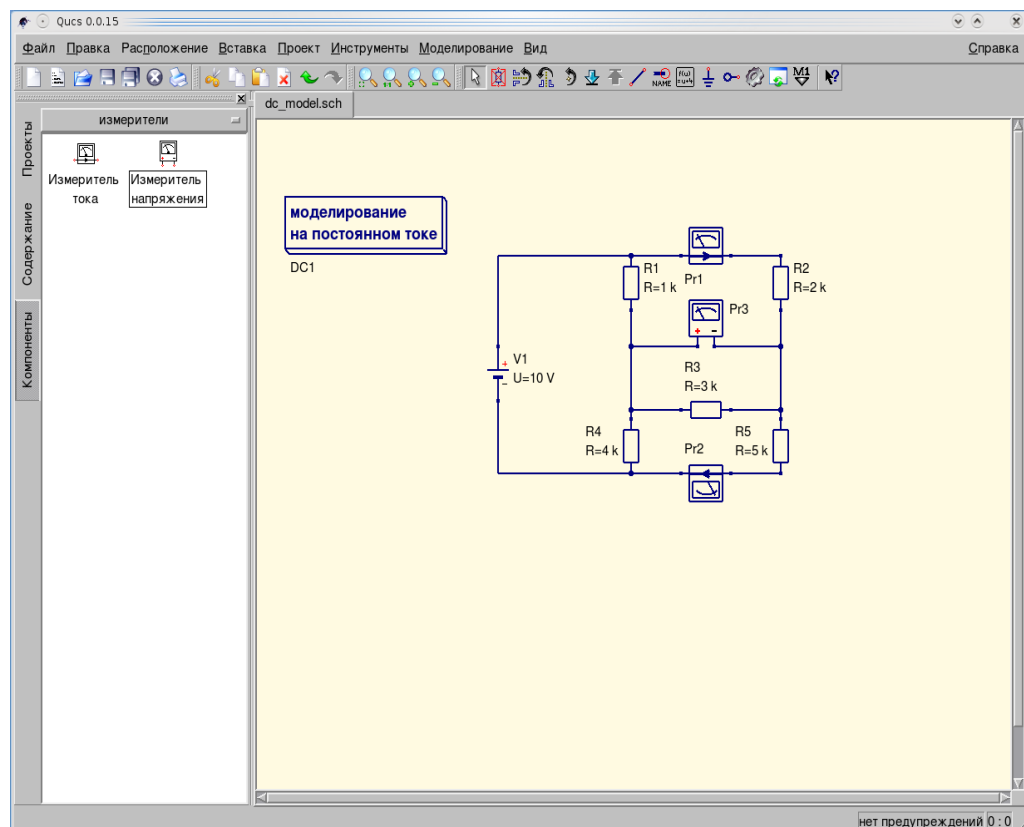


Хотя схема больше похожа на упражнение из учебника, цепь может стать частью реальной жизни, если R3 — неизвестное паразитное сопротивление.

Так что, вам предстоит определить все токи и напряжения в цепи.

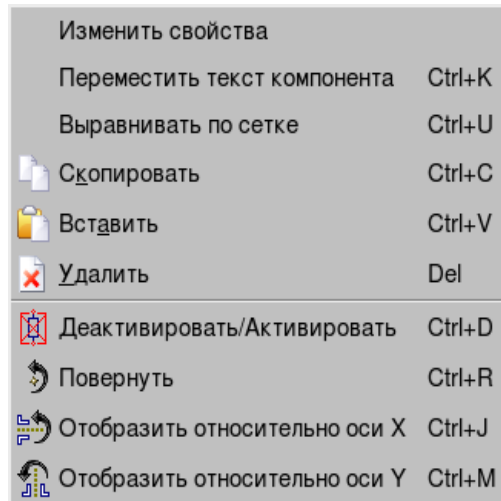
Самый прямой путь к этому – использовать Моделирование на постоянном токе и Измерители в Qucs.

Моделирование на постоянном токе добавляется в редактор схемы, как все остальные компоненты: открываем список групп компонентов, выбираем группу **виды моделирования**, цепляем Моделирование на постоянном токе мышкой и перетаскиваем в рабочее поле чертежа, где и оставляем щелчком левой клавиши мышки. То же и с **Измерителями**.

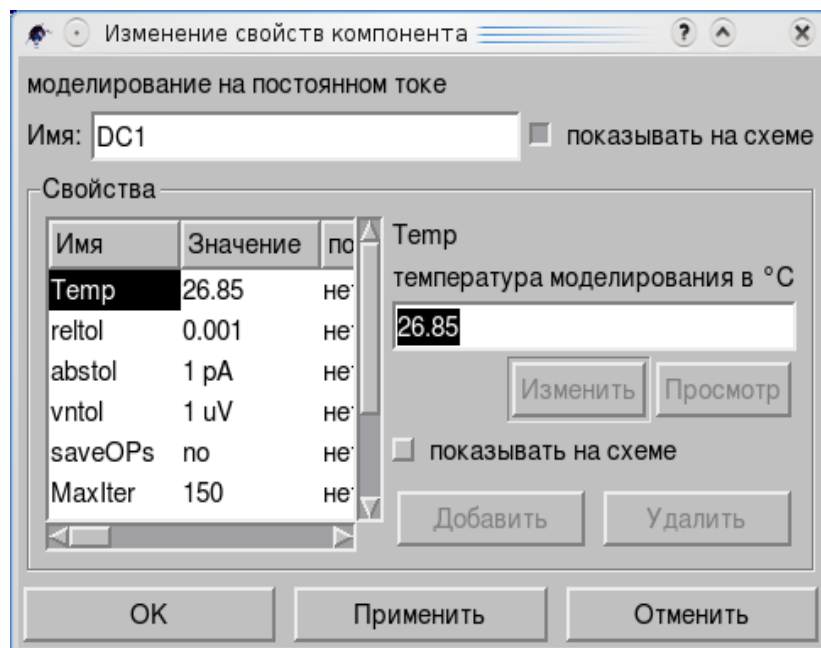




Чтобы открыть диалоговое окно свойств **Моделирования на постоянном токе**, достаточно дважды щелкнуть левой клавишей мышки по компоненту, но можно щелкнуть правой клавишей мышки и выбрать из выпадающего меню пункт **Изменить свойства...**

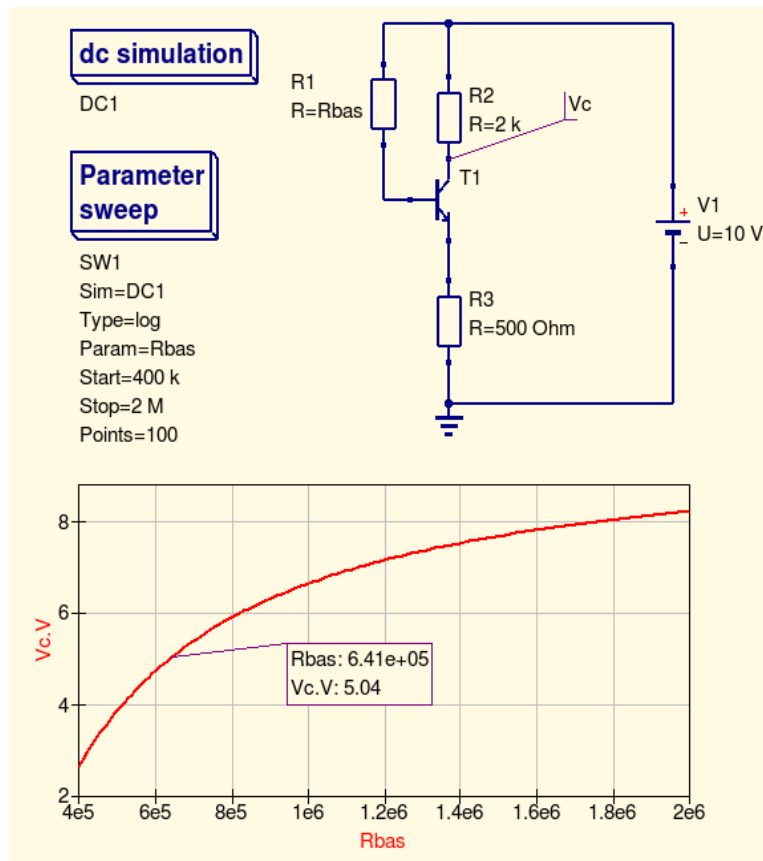


...что откроет диалог свойств **Моделирования на постоянном токе**.



Далеко не все они нужны вам поначалу, но потребуются в дальнейшем.

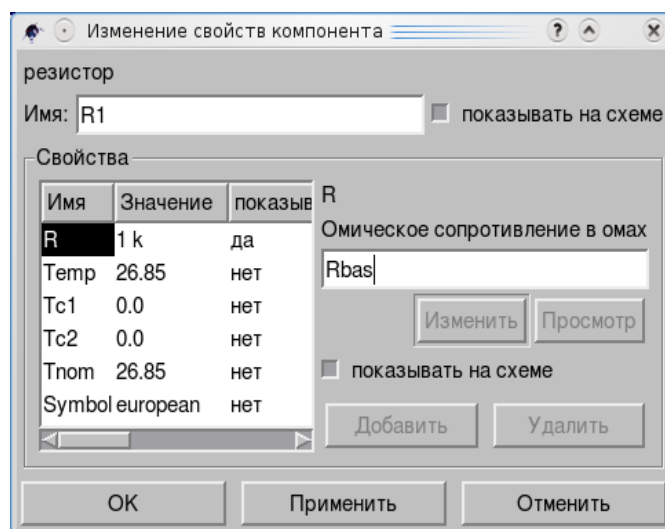
Часто **Моделирование на постоянном токе** используется для определения рабочей точки транзистора в усилителе. В этом случае полезным может быть применение комбинации **Моделирования на постоянном токе** и **Развертки параметра**.



Например, при каком значении резистора R1 напряжение на коллекторе T1 равно половине напряжения питания?

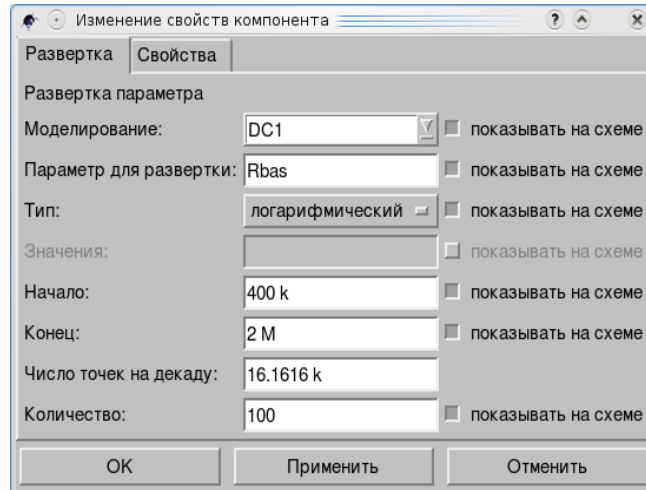
Добавив в схему точку наблюдения Vc как **Метку проводника** (**Вставка** основного меню или кнопка «NAME» панели), добавив DC1 **Моделирования на постоянном токе**, добавим **Развертку параметра SW1** (закладка **Компоненты**, пункт **виды моделирования** списка).

После этого первое, что нужно сделать, это задать значение R1 как **Rbas** (двойной щелчок по R1):



Это значение будет параметром развертки.

Следующий шаг — установки SW1 (двойной щелчок по **Развертка параметра**, чтобы открыть окно диалога).



В поле **Моделирование:** с помощью кнопки справа выбираем DC1 из выпадающего списка.

Параметр для развертки: это Rbas, его нужно впечатать.

Тип: логарифмический (из списка, кнопка справа).

Начло: и **Конец:** по вашему выбору и значение **Количество:** (точек) тоже.

Щелкните кнопки **Применить** и **ОК**.

Запустите моделирование (кнопка **Моделирование** инструментальной панели, **Моделирование** основного меню или клавиша **F2** на клавиатуре). Вы можете добавить после симуляции **Декартовскую** диаграмму в область данных из списка диаграмм и скопировать диаграмму в рабочее поле схемы.

Примечание: если вы не создавали **Новый проект** в отдельной папке и используете имена схем вроде *schem1*, *schem2* и т.д., то, когда вы добавляете диаграмму без запуска симуляции, вы можете получить данные от *schem1* для *schem2*.

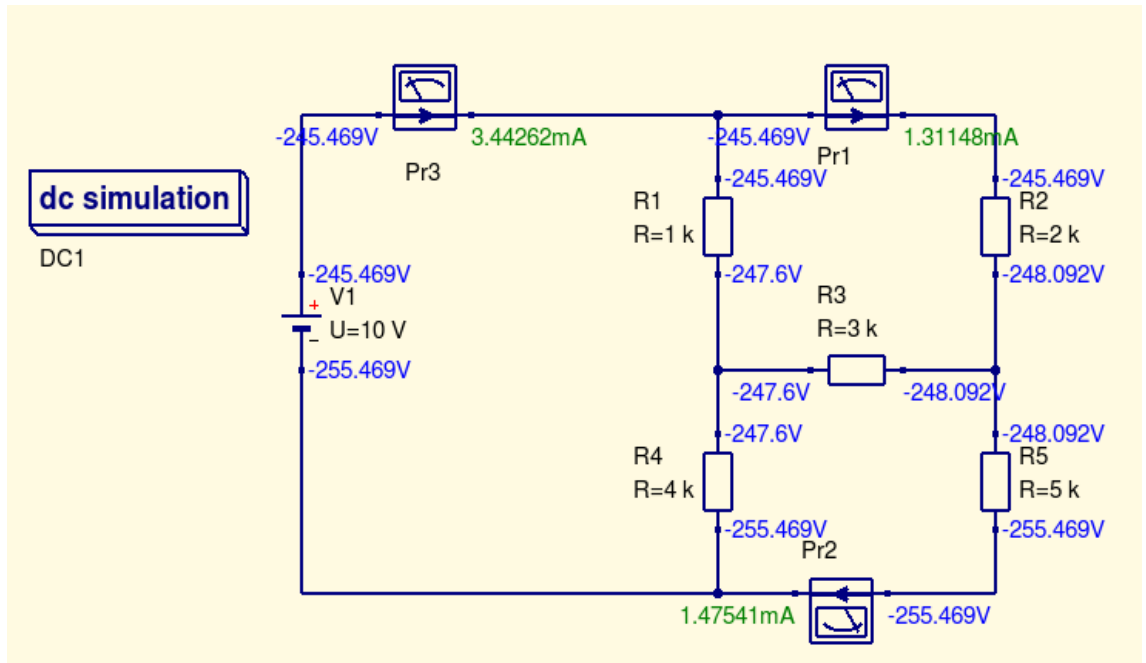
Добавьте маркер (**Установить маркер на диаграмме**, **Вставка** основного меню, или кнопка **M1** инструментального меню, или **Ctrl+B**) и переместите его с помощью клавиш влево/вправо на клавиатуре.

Также, например, **Моделирование на постоянном токе** в сочетании с **Разверткой параметра** поможет вам получить вольт-амперную характеристику, скажем, диода Зенера (стабилитрона).

Что еще?



В главе «Интерфейс пользователя» в подменю **Моделирование** основного меню был пункт **Расчет рабочей точки по постоянному току**. Эта команда использует **Моделирование на постоянном токе**. И, если вы добавили компоненты Измеритель тока, вы...



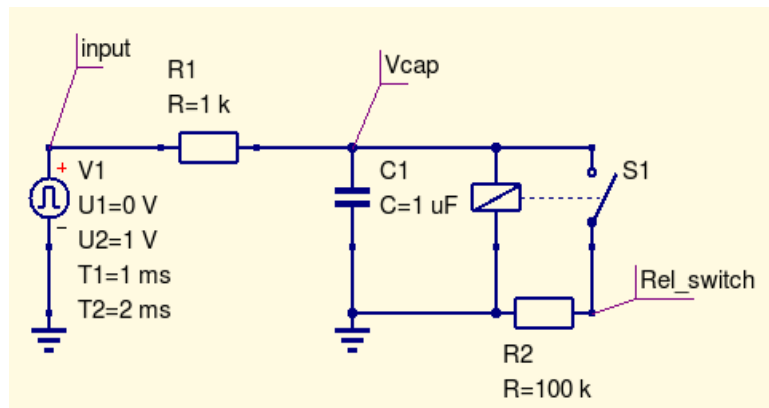
...вы увидите не только напряжения, но и токи.



4.3 Моделирование переходного процесса

Осциллограф — один из важнейших приборов для настройки реальных электрических схем. Подобно этому **Моделирование переходного процесса** позволяет вам видеть все сигналы электрической цепи в Qucs, и является одним из важнейших видов анализа.

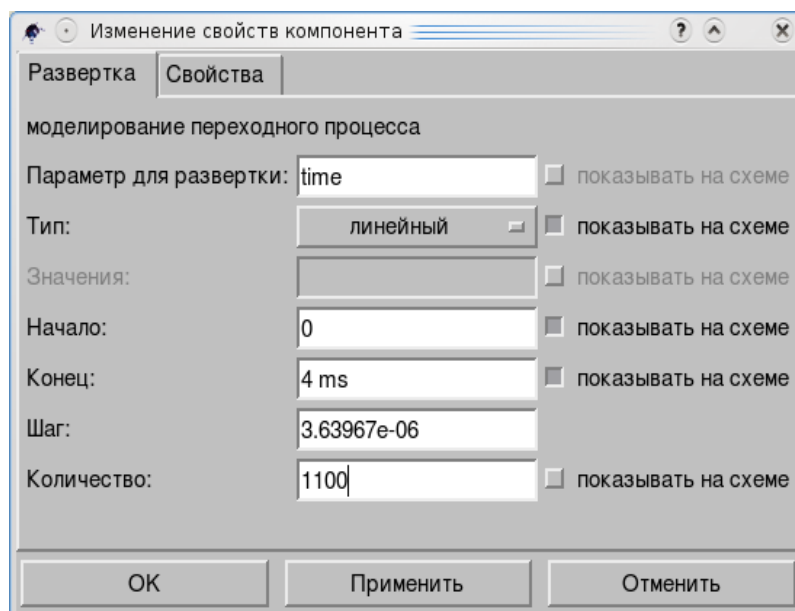
Давайте нарисуем простейшую электрическую цепь с одним резистором, конденсатором и реле (второй резистор только для удобства наблюдения).



Метки «input, Vcap, Rel_switch» — это точки наблюдения.

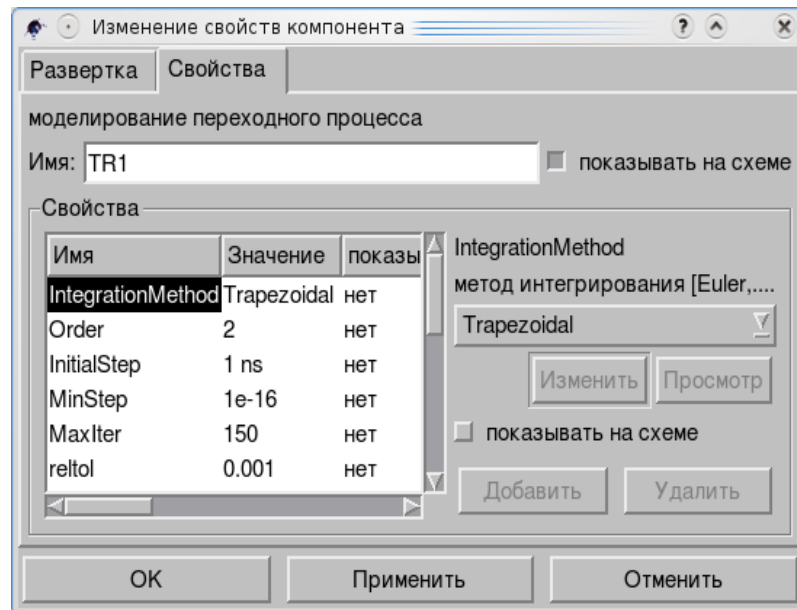
Используя **Моделирование переходного процесса**, вы можете получить ответ на вопрос: «Как долго реле будет включено?».

Конечно, первое, что нужно сделать, это открыть диалоговое окно свойств Моделирования переходного процесса, например, двойным щелчком по нему.



Тип: линейный,
Старт: пусть будет 4ms, ведь импульс 1ms,
Количество: (точек) установим в 1100.

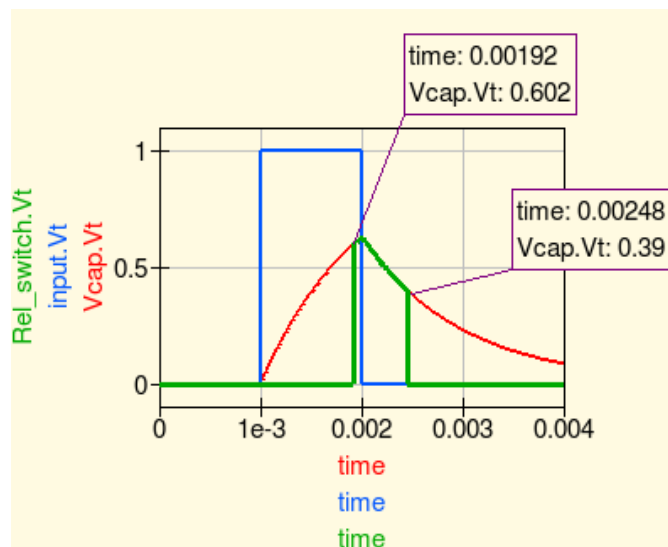
Есть вторая закладка в этом диалоге: **Свойства**. Она имеет много параметров, которые вы можете изменить, если вам ясно, что они означают.



Например, *IntegrationMethod* — это метод расчета. В Qucs есть несколько методов кроме Trapezoidal: Euler, Gear, Adams-Moulton.

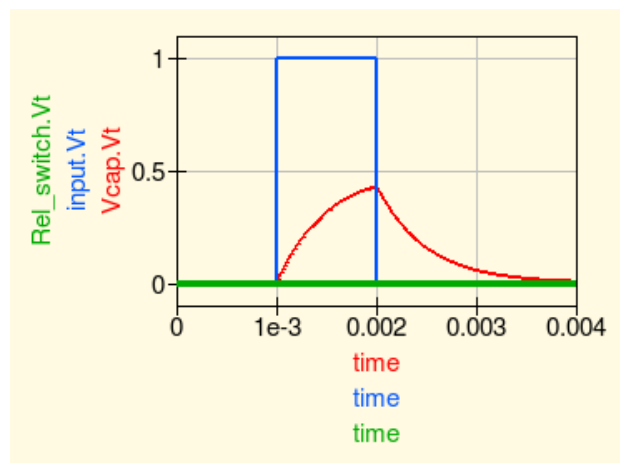
Иногда важно, какой метод выбран, но не всегда. Для обычного использования можно оставить, как есть.

Запустите моделирование, выберите точки наблюдения в диалоговом окне свойств Декартовой диаграммы и получите результаты (добавив маркер).



Синяя кривая — импульс, красная заряд конденсатора, зеленая показывает время, когда реле включено-выключено.

Вы можете добавить резистор параллельно реле как сопротивление его обмотки (например, 1ком), чтобы увидеть изменения.



Ответ на вопрос: «А где график включено-выключено?», вы найдете, если откроете диалог свойств реле, где напряжения включения для реле задано 0.5V, а кривая заряда конденсатора не достигает этой величины.

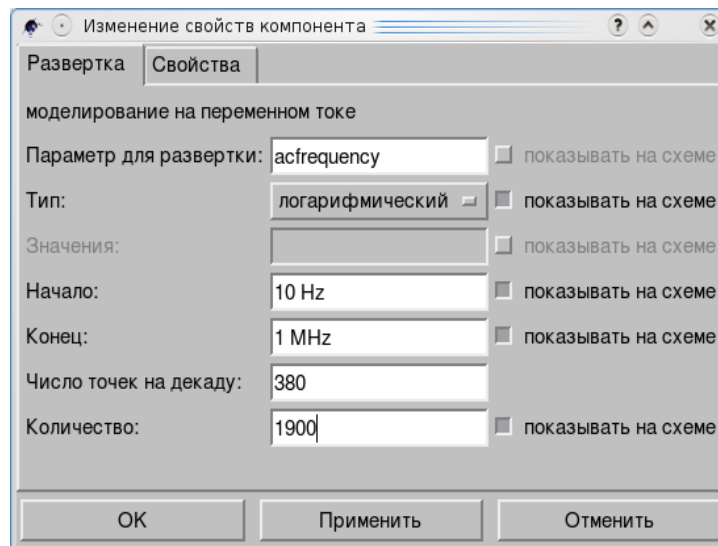
Нужно увеличить импульс до 2 V, чтобы увидеть результат.



4.4 Моделирование на переменном токе

Следующим важным анализом для многих практических случаев будет **Моделирование на переменном токе**.

Пусть схема будет прежней (но без реле). Источник заменим на **Источник переменного напряжения**. И заменим **Моделирование переходного процесса** на **Моделирование на переменном токе**. Зададим параметры в диалоге моделирования:

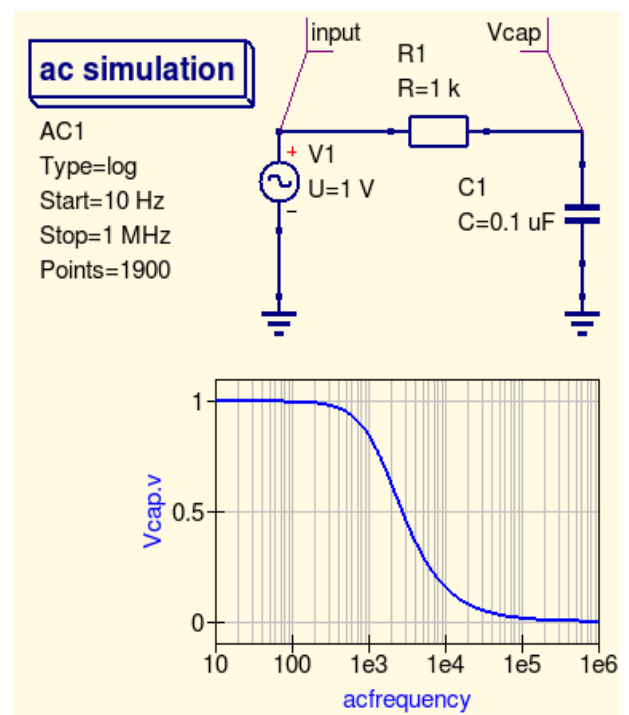


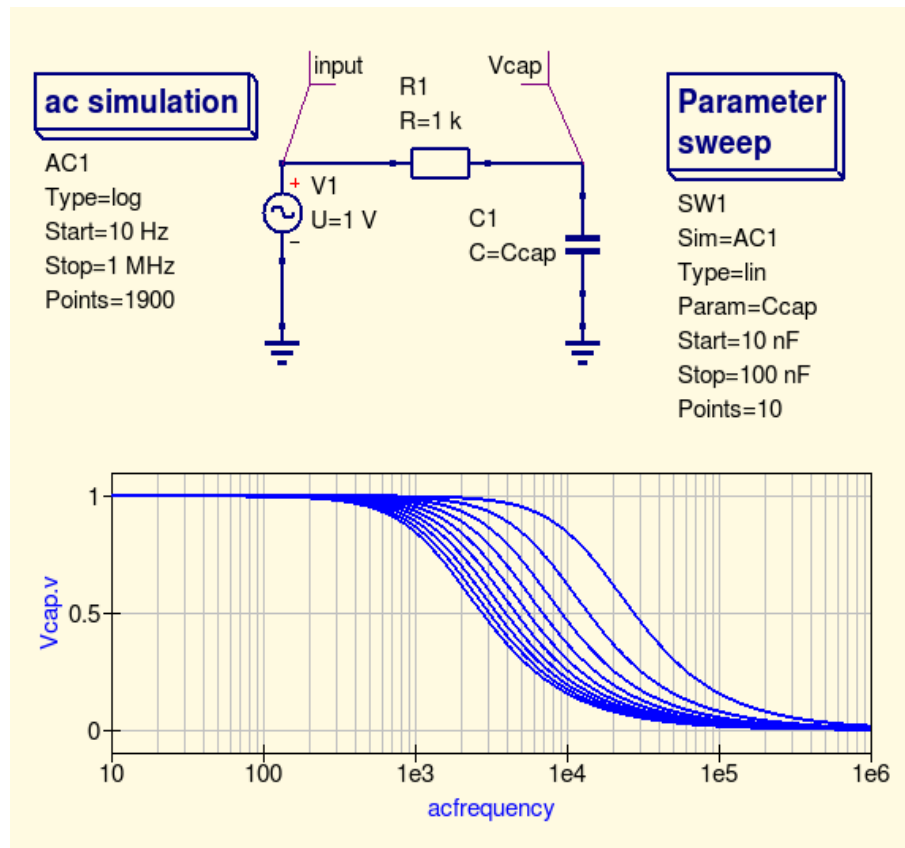
Кстати, закладка Свойства этого диалогового окна позволяет вам добавить шумы в расчет.

Частота, на которой кривая начинает опускаться вниз, называется верхней частотой среза. Таким образом, **Моделирование на переменном токе** позволяет вам определить частотный диапазон схемы.

Не забудьте установить на вкладке Свойств диаграммы логарифмическая разметка оси X!

Более интересный пример есть в статьях на сайте Qucs: сочетание **Моделирования на переменном токе** и **Развертки параметра**.





Как и пара **Моделирования на постоянном токе** и **Развертка параметров**, **Моделирование на переменном токе** в том же сочетании может дать много интересных примеров симуляции.



4.5 Развертка параметра

Выше есть несколько примеров **Развертки параметра**. Вы можете использовать этот вид моделирования всякий раз, когда вам нужно увидеть зависимость характеристик вашей электрической цепи от параметра любого компонента. Все, что вам нужно сделать, это добавить **Развертку параметра** к схеме и задать параметры моделирования.

Field	Value	Checkbox
Моделирование:		<input type="checkbox"/> показывать на схеме
Параметр для развертки:	DC1	<input type="checkbox"/> показывать на схеме
Тип:	AC1 SW1	<input type="checkbox"/> показывать на схеме
Значения:		<input type="checkbox"/> показывать на схеме
Начало:	5 Ohm	<input type="checkbox"/> показывать на схеме
Конец:	50 Ohm	<input type="checkbox"/> показывать на схеме
Шаг:	2.36842 Ohm	
Количество:	20	<input type="checkbox"/> показывать на схеме

ОК Применить Отменить

Моделирование – выпадающий список для выбора базового моделирования.

Параметр для развертки – собственно, параметр, который вас интересует.

Тип – диаграммы: линейный, логарифмический и т.д.

Начало – начальное значение параметра.

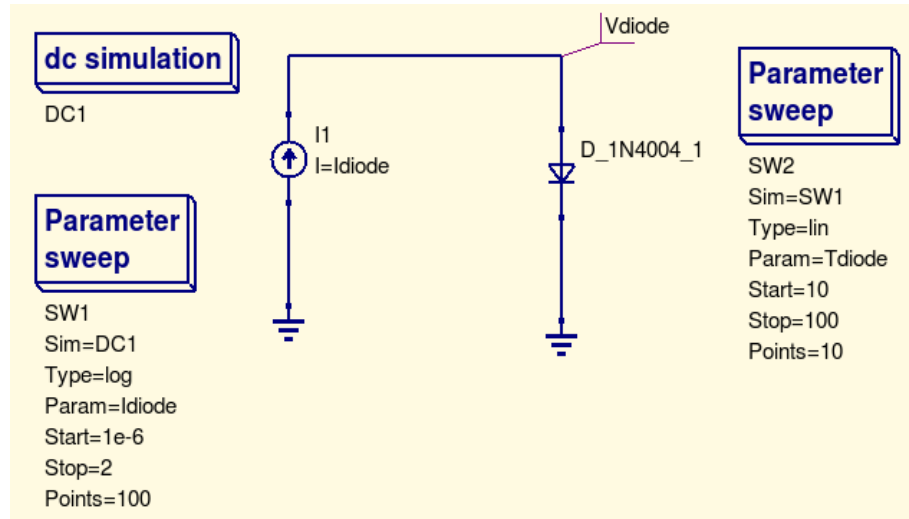
Конец – конечное значение.

Количество – количество кривых.

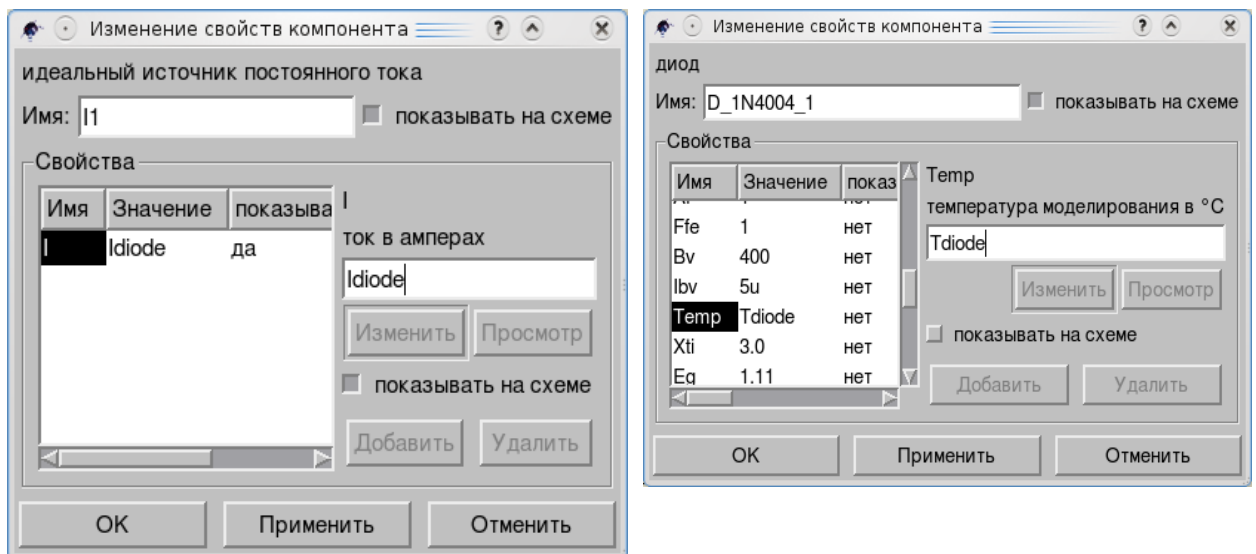
Вы можете соединить два процесса «качания параметра», один будет моделировать первый параметр, тогда как второй займется другим параметром.



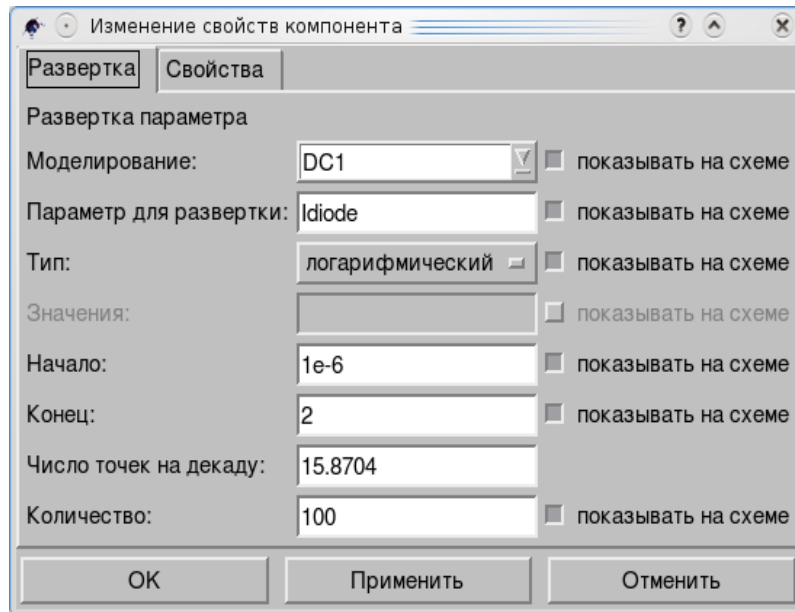
Довольно часто нас интересует влияние температуры на поведение электрической цепи.



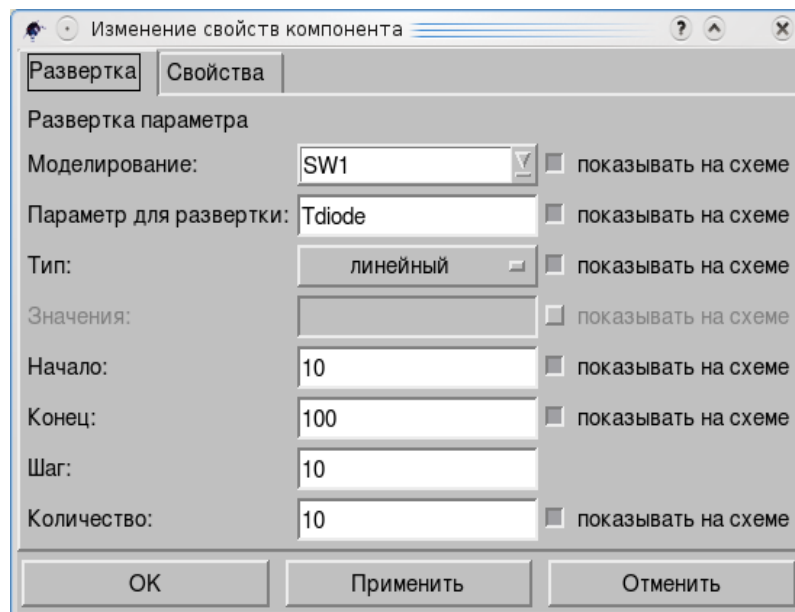
Вот диалоговые окна компонентов:



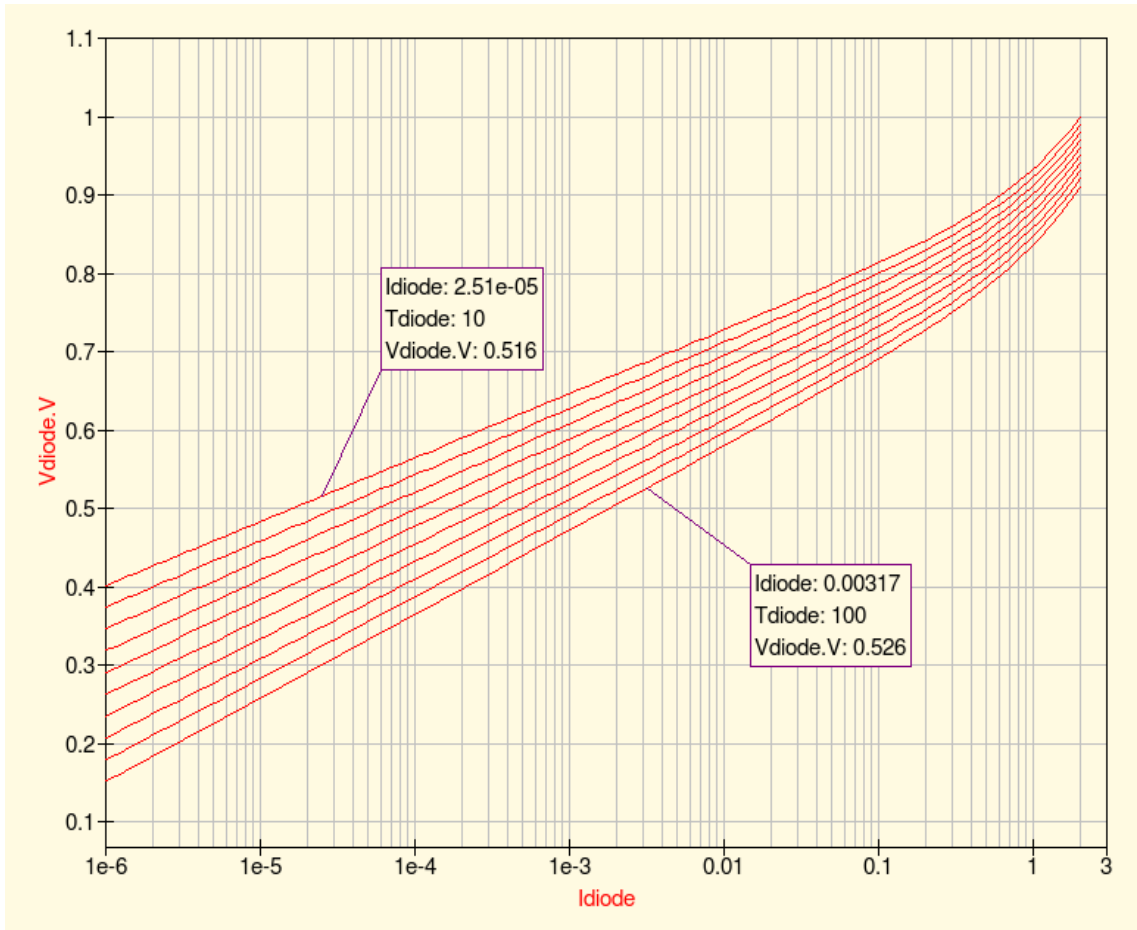
Вместо значения для тока **Источника постоянного тока** мы вводим параметр наблюдения: **Idiode**. Аналогично устанавливаем параметр: **Tdiode**, вместо температуры диода 1N4004. Затем можно установить свойства для двух симуляций **Качание параметра**.



Первое «качание» должно менять ток через диод от 1 мка до 2 ма. Базовым будет **Моделирование на постоянном токе**.



Второе «качание» базируется на первом. Температура диода — параметр развертки.



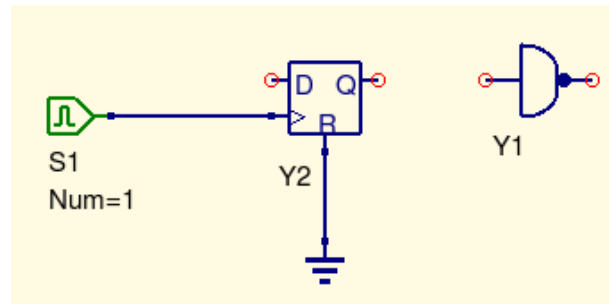
Это вольт-амперные характеристики диода для эксперимента с двумя развертками параметра.



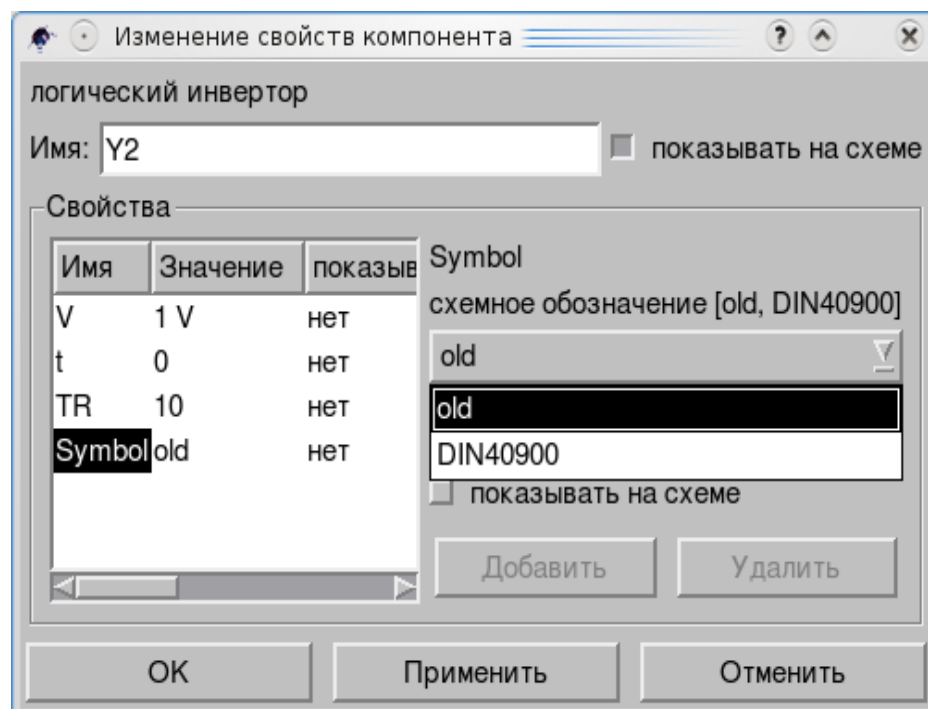
4.6 Цифровое моделирование

Этот вид анализа требует некоторых специальных дополнений. Первое — это «Freehdl». Вам нужно установить его, чтобы использовать **Цифровое моделирование**. Обратитесь к сайту Qucs, где хорошо разъяснено, как это сделать. В среде Linux можно попытаться использовать yum, или YaST, или другую программу установки программ. Если *freehdl* не установлена, цифровое моделирование работать не будет.

Еще одно, о чем хотелось бы сразу упомянуть, это вид логических вентилях. Положим, вы начали рисовать цепь:

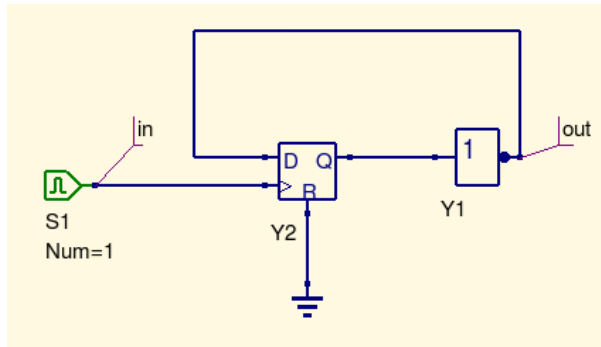


Возможно, это правильный вид инвертора для вас. Но, если нет, вы можете изменить его, используя диалоговое окно свойств.



В схеме выше — это «old» вид. Другой — *DIN40900*. S1 на схеме выше — это **цифровой источник** из группы **цифровые компоненты** закладки **Компоненты Панели навигации**. Это единственный источник для **Цифрового моделирования**.

Но, как при аналоговом моделировании, вы можете использовать **Метку проводника** для задания точек наблюдения.



«in» и «out» позволят вам увидеть результат после завершения симуляции.

Не забудьте добавить **Цифровое моделирование!**

Цифровое моделирование предполагает два вида результата: Таблица истинности и Временная диаграмма. Откройте диалоговое окно Цифрового моделирования (двойным щелчком):

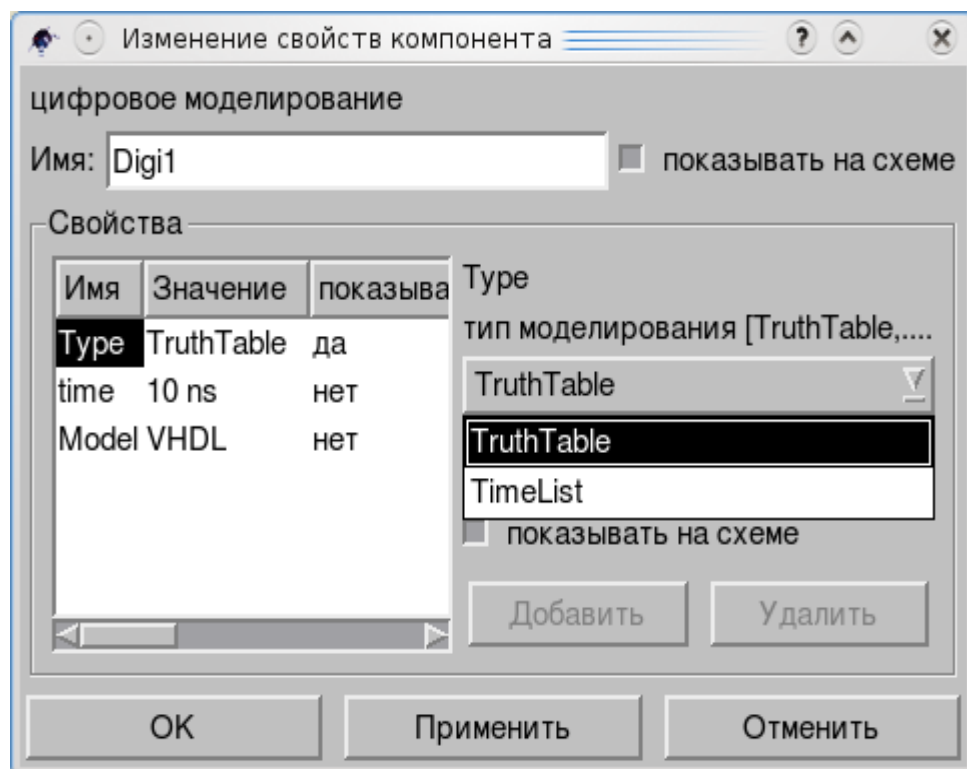
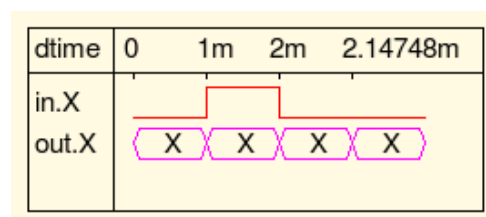


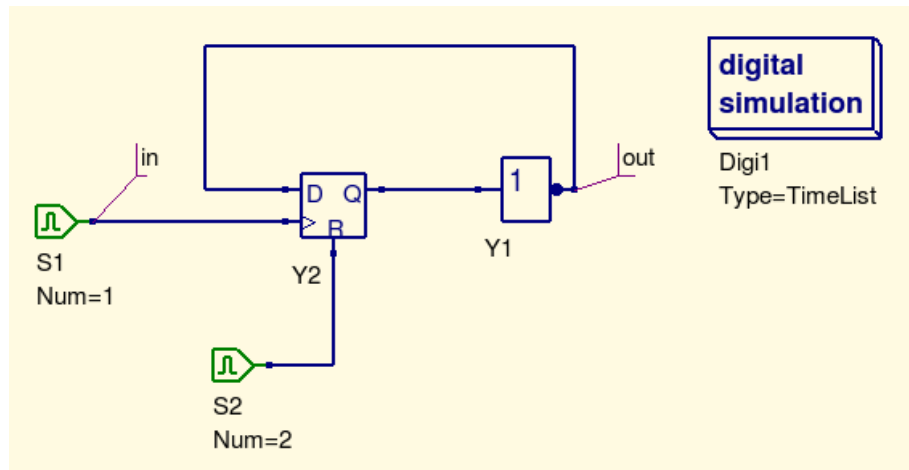
Таблица истинности (TruthTable) полезна, когда вам нужно увидеть логику работы цепи. А Временная диаграмма (TimeList) служит для наблюдения за динамикой работы схемы. Когда симуляция запущена в режиме **TimeList** (для схемы выше) результат будет:



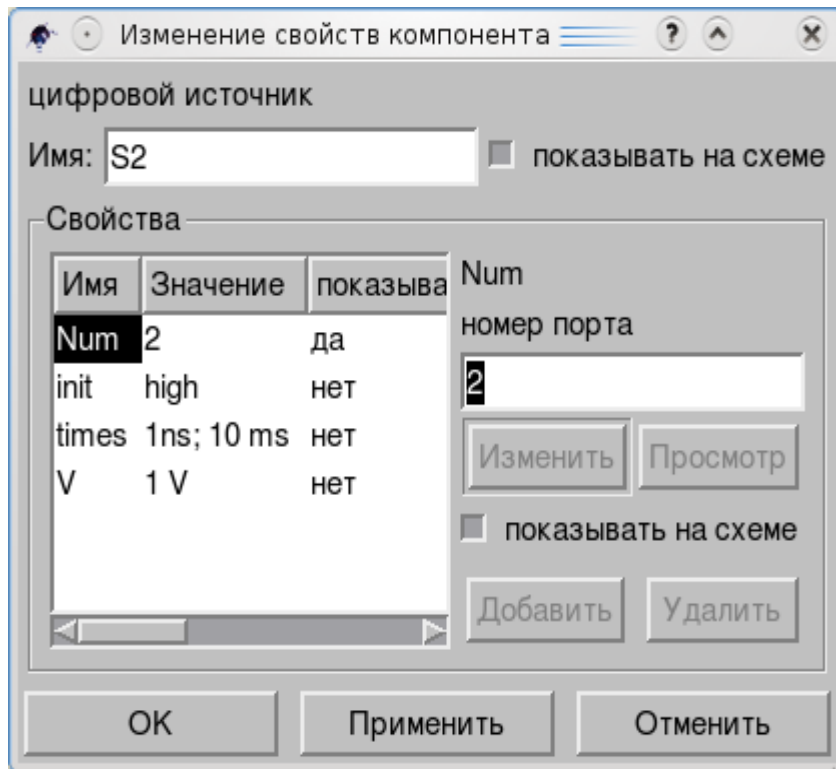
«in.X» это сигнал источника. Но что происходит с выходным сигналом «out.X»?

Дело в том, что D-триггер после включения может находиться в двух устойчивых состояниях: «высоком» и «низком». Без сигнала «сброс, reset»

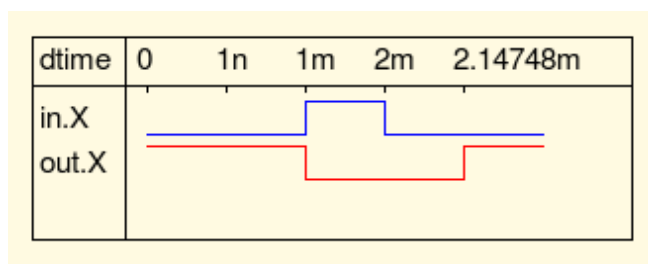
не определены и последующие состояния. Добавим формирователь сброса S2.



Второй цифровой источник дает короткий импульс сброса триггера. Вот его свойства:



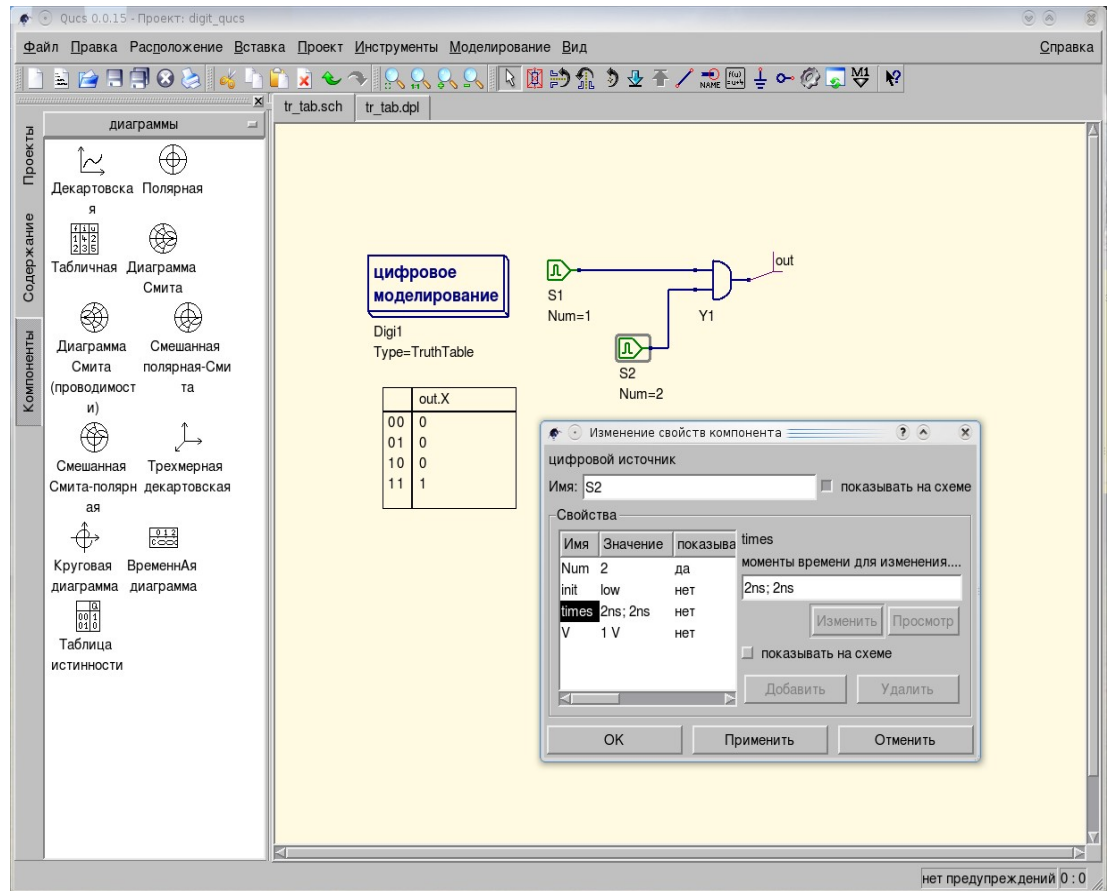
Теперь результат симуляции будет иным:



Как и в реальной жизни, подобный результат отображает поведение цифрового компонента.



А что Таблица истинности?



Примечание: Не используйте путь к вашей схеме с не латинскими названиями, как: /home/vladimir/Рабочий стол/digit.sch. Могут возникнуть проблемы.

Все остальные виды моделирования будут описаны в следующих главах.



4.7 Источники

Почти любая симуляция подразумевает наблюдение за сигналами, которые возникают в схеме или проходят через схему. В последнем случае должен быть источник сигнала. И группа **источники** закладки **Компоненты** вашей **Панели навигации** содержит их в большом количестве.



Источник напряжения постоянного тока наиболее часто используется в качестве источника питания для аналоговых схем.

Источник напряжения переменного тока часто используется в качестве входного сигнала, как широкополосный генератор.

Источник импульсного напряжения и **Источник напряжения прямоугольной формы** полезны для импульсных цепей.

Иногда полезны токовые источники, как **Источник постоянного тока**, **Источник переменного тока**, **Источник импульсного тока** и **Источник тока прямоугольной формы**.

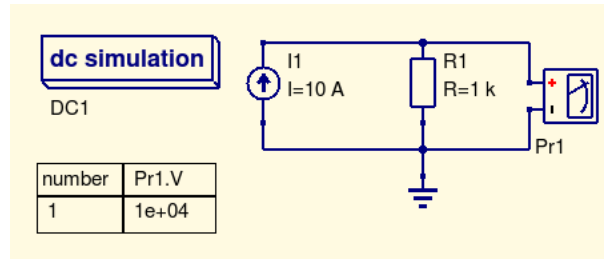
Реальные схемы имеют шумы. Так что, **Источник шумового напряжения** и **Источник шумового тока** используются в цепях с шумами.

Но список источников много длиннее. Почему?

Исследование электрических цепей и процессов, происходящих в них, иной раз упрощаются, если использовать **Источник тока, управляемый током** или **Источник тока, управляемый напряжением**, например.

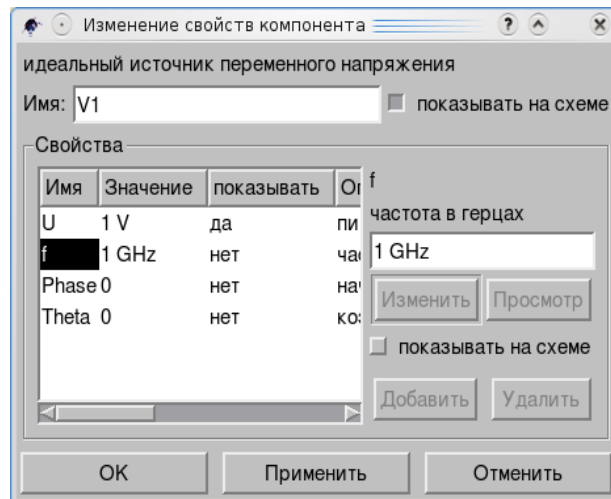


Источник постоянного напряжения простейший из источников. Он имеет один параметр. Вы можете изменить напряжение в диалоговом окне или непосредственно, если флажок *показывать на схеме* установлен. Но не забывайте, что это идеальный источник напряжения. Это особенно заметно у **Источника постоянного тока**. Вот простая электрическая цепь:



Заметьте, что напряжение **10000 V!**

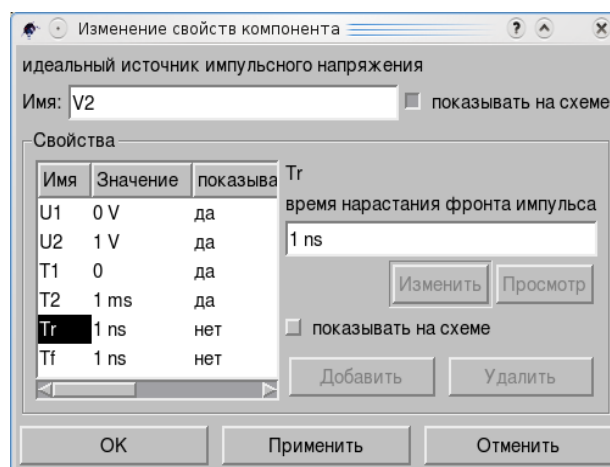
Источник переменного напряжения имеет более одного параметра.



Заметьте, что частота по умолчанию это 1 GHz. Не забудьте установить ее в 1 kHz, например, если используете **Моделирование переходного процесса** в обычных схемах.

Если нужно, вы можете изменить напряжение, частоту, фазу и коэффициент затухания.

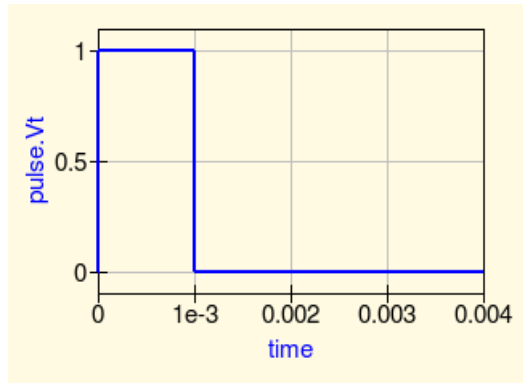
Есть много схем, где используется **Источник импульсного напряжения**. Этот источник производит одиночный импульс.



Такие параметры, как U1, U2, T1 и T2 не нуждаются в представлении, да и Tr и Tf тоже. Но... порой вам могут понадобиться импульсы треугольной формы.

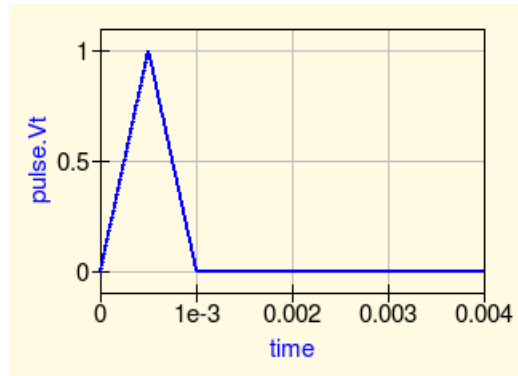
Источника таких импульсов нет. Что вы можете сделать?

Посмотрим на импульсы по умолчанию...



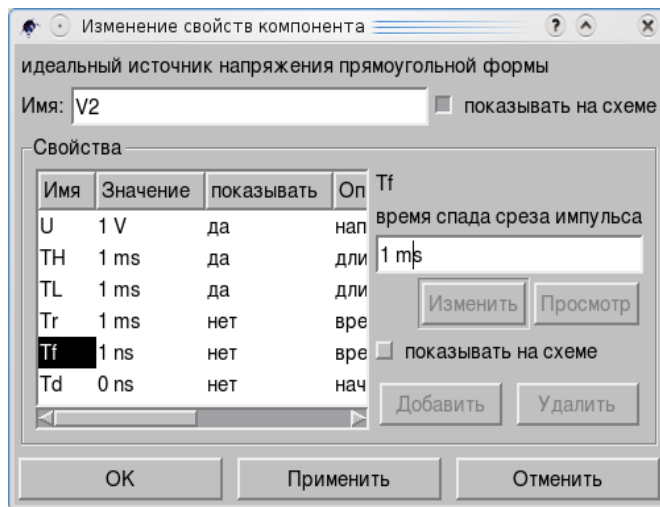
Все параметры источника не менялись.

А теперь, давайте изменим Tr и Tf в диалоговом окне, установив их в 0.5 ms (по умолчанию они 1 ns).



Мы получили импульсы треугольной формы.

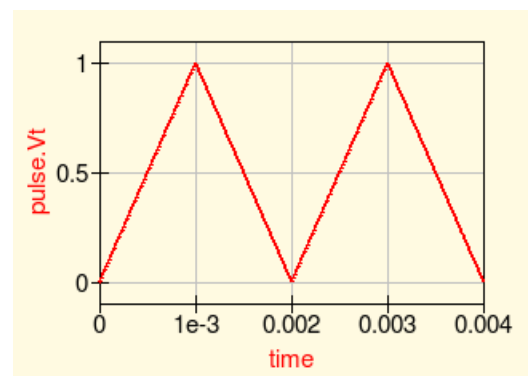
То же самое можно сделать с источником **Прямоугольного напряжения**. Откройте диалоговое окно его свойств и задайте Tr и Tf в 1 ms.

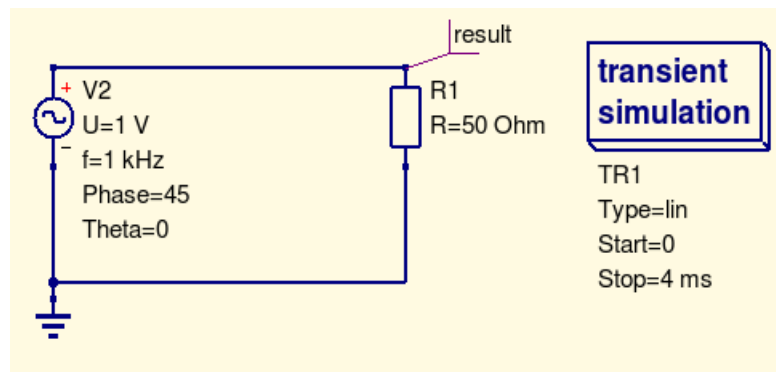


Если флаг «**показывать на схеме**» установлен, изменения можно сделать непосредственно на схеме.

Импульсы станут:

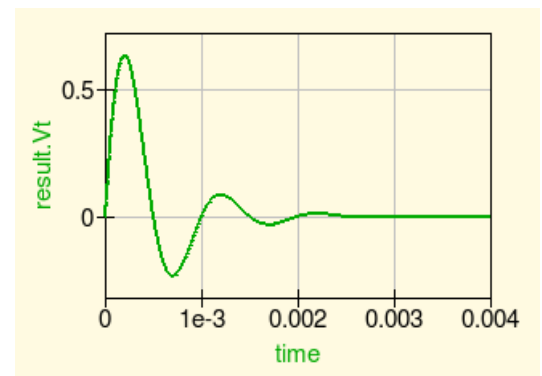
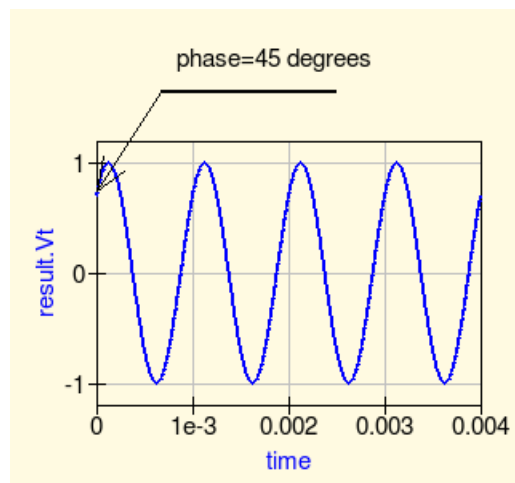
Вы можете протестировать источники с разными параметрами в простейшей схеме, показанной ниже.





После моделирования можно наблюдать разницу.

Заметьте, что все параметры на схеме имеют флажок «показывать на схеме» установленным.



А это результат с $\Theta = 2$.

Остальные источники раздела **источники** закладки **Компоненты** будут подробнее описаны в следующих главах этого руководства.

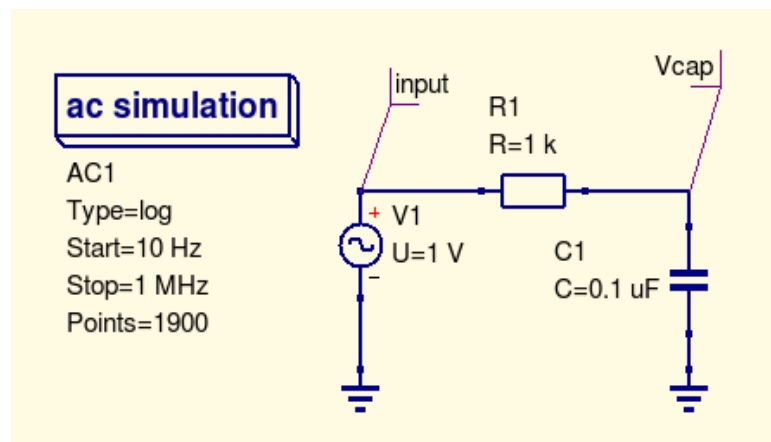


4.7 Диаграммы

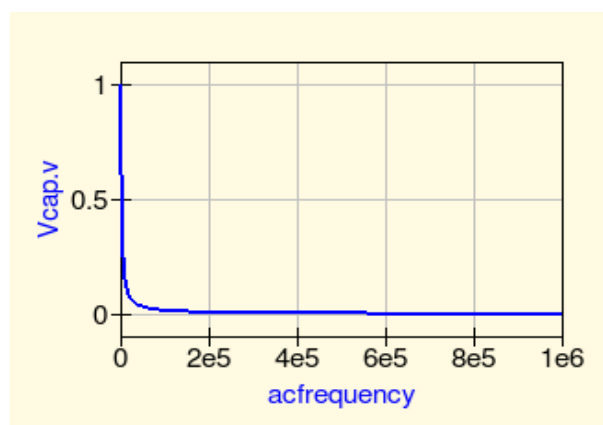
Наиболее часто используются такие диаграммы, как **Декартовская**, **Табличная**, **Временная диаграмма** и **Таблица истинности**.

Декартовская диаграмма

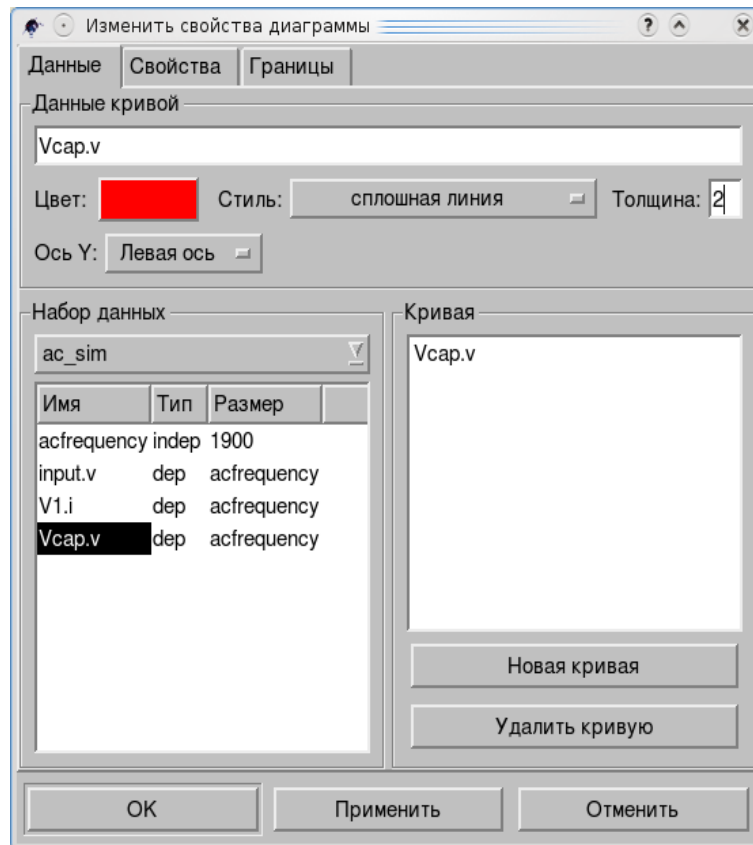
В этом руководстве уже была простейшая цепь.



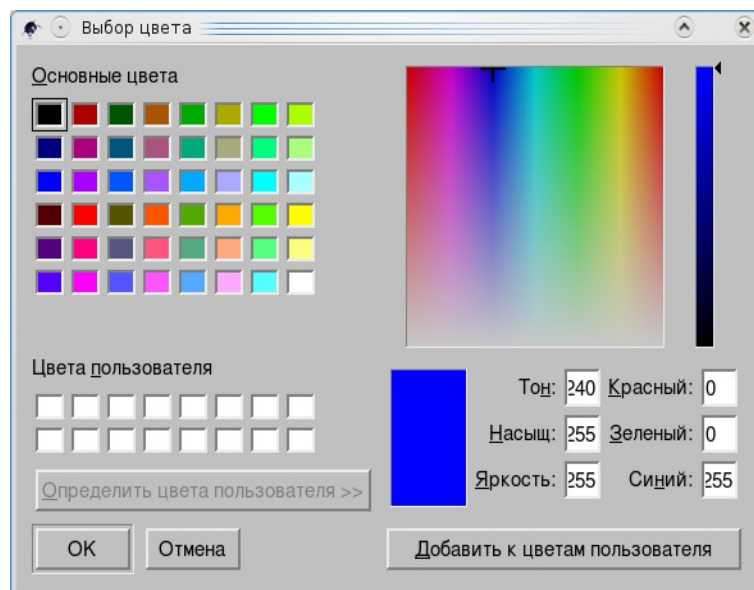
После запуска **Моделирования на переменном токе** **Декартовская диаграмма** будет похожа на следующую (перетащите **Декартовскую диаграмму** из группы **диаграммы** закладки **Компоненты**):



Прежде всего взглянем на диалоговое окно свойств диаграммы (двойной щелчок по диаграмме).



Двойной щелчок по **Vcap.v** в левом окне и переменная появится в правом. Можно выбрать **Цвет:**, щелкнув по нему и выбрать новый:



затем нажать **ОК** (или **Отмена** для выхода). Вы можете выбрать любой цвет в палитре слева или справа и нажать клавишу **Добавить к цветам пользователя**.

В основном диалоговом окне нажмите кнопки **Применить** и **ОК**.

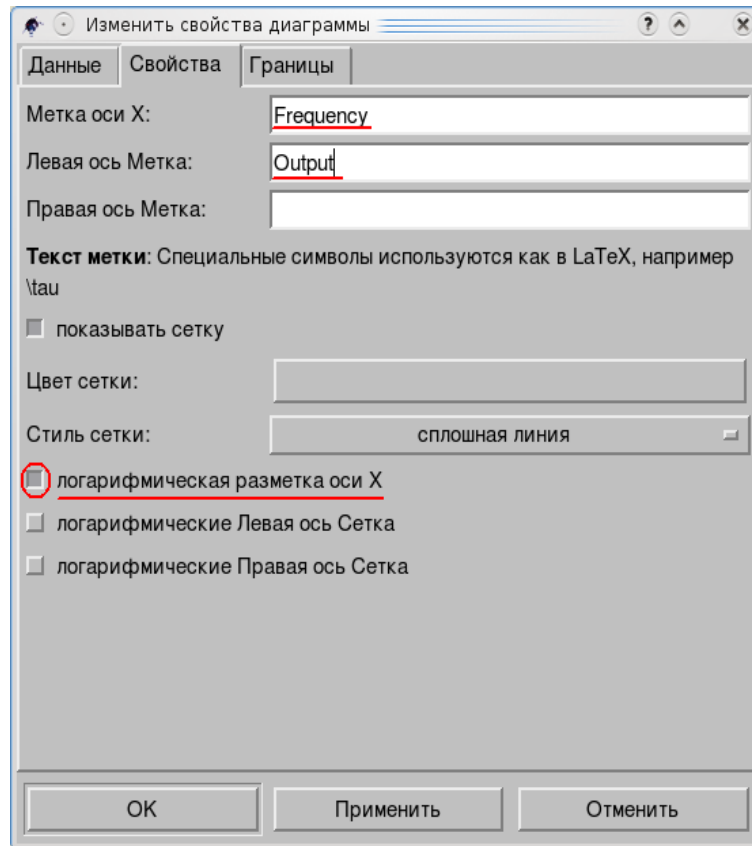
Или можете изменить **Стиль:** сплошная линия, штриховая линия и т.д.

Или можете изменить **Толщину:** по умолчанию это ноль, достаточно ввести новое значение.



Внимательно посмотрев на диаграмму, вы можете прийти к выводу, что она не совсем такая, какой вы ожидали ее увидеть. В чем дело?

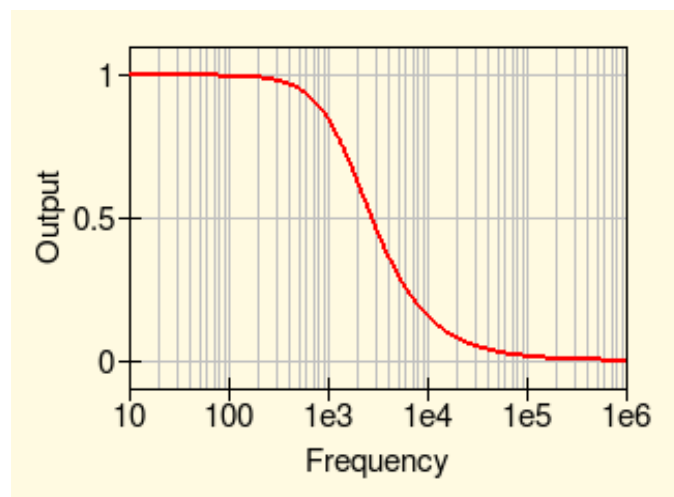
Посмотрим на закладку **Свойства** диалогового окна диаграммы.



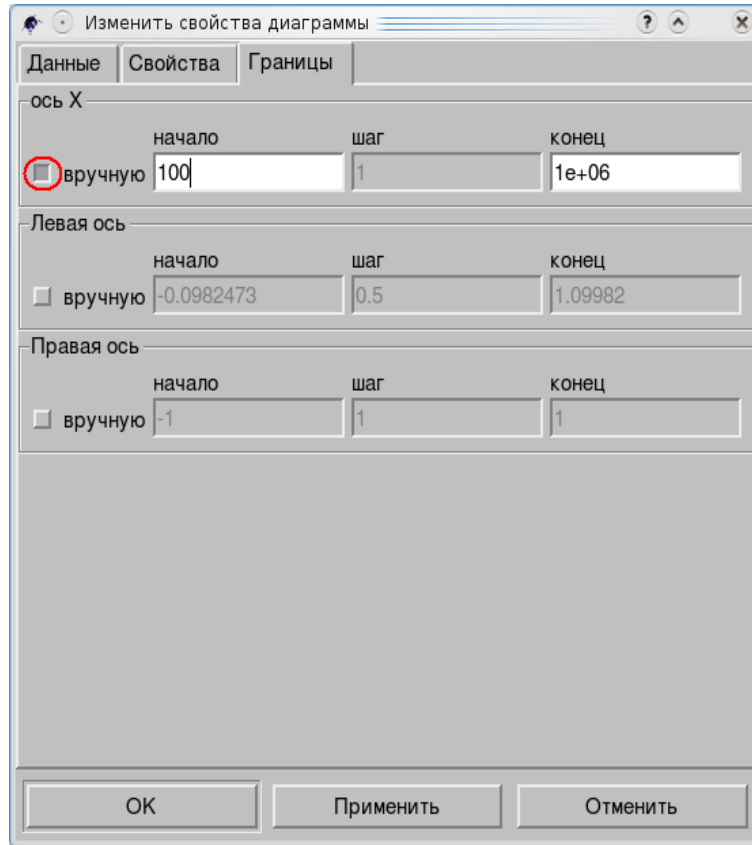
Опция «**логарифмическая разметка оси X**» группы **Стиль сетки**: позволит вам придать диаграмме более привычный вид.

Вы можете еще переименовать метки осей на вашей диаграмме, как они названы на картинке, и попробовать менять другие опции.

И не забывайте, что результат можно печатать в файл!



Есть еще одна закладка в диалоговом окне свойств диаграммы, **Границы**.

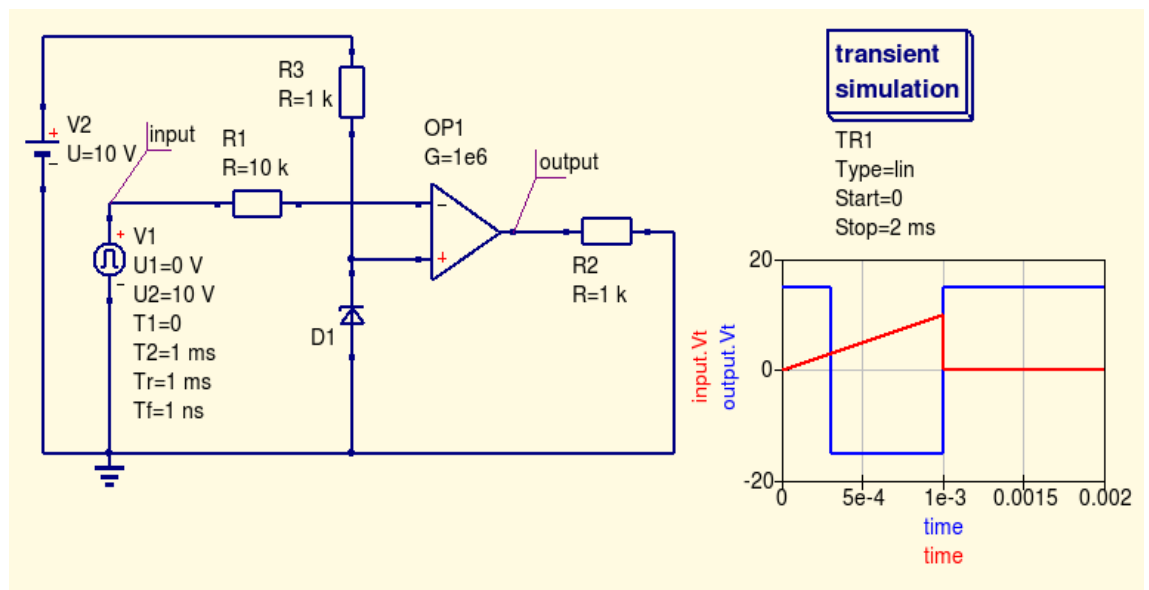


На полученной вами диаграмме есть длинный отрезок, где кривая не меняется.

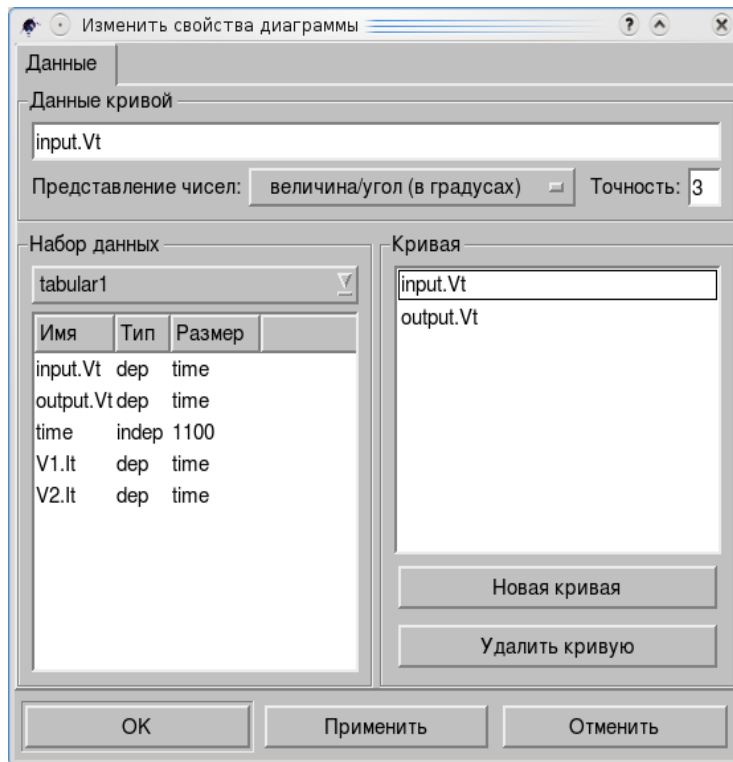
Если установить флажок «вручную», вы можете вырезать ненужные части.

Табличная диаграмма

Табличная диаграмма может использоваться не только с Моделированием на постоянном токе.



Где точка переключения OP1? Вы можете использовать свойства Декартовой диаграммы, как выше (закладку Границы), или маркер (кнопка M1), но можете использовать Табличную диаграмму.



Как и с **Декартовой** диаграммой двойной щелчок по переменной в левом окне создает **Кривую** в правом.

Вы можете использовать **Представление чисел:** и **Точность:** параметров, если нужно.

После щелчка по кнопкам **Принять** и **ОК** вы получите **Табличную** диаграмму.

time	input.Vt	output.Vt
0.000293	2.93	15
0.000295	2.95	15
0.000297	2.97	15
0.000298	2.98	15
0.0003	3	15
0.000302	3.02	15
0.000304	3.04	-15
0.000306	3.06	-15
0.000308	3.08	-15
0.000309	3.09	-15
0.000311	3.11	-15
0.000313	3.13	-15

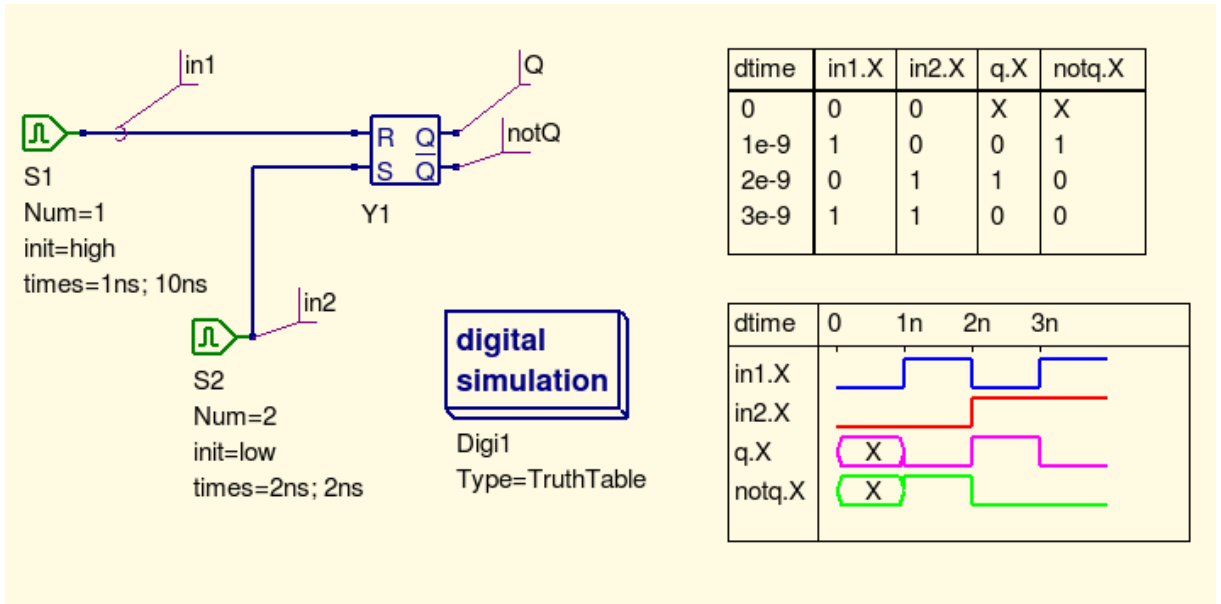
Прокрутить

Прокручивая окно вы можете найти точку переключения в числовых значениях с точностью, которую вы выбрали.

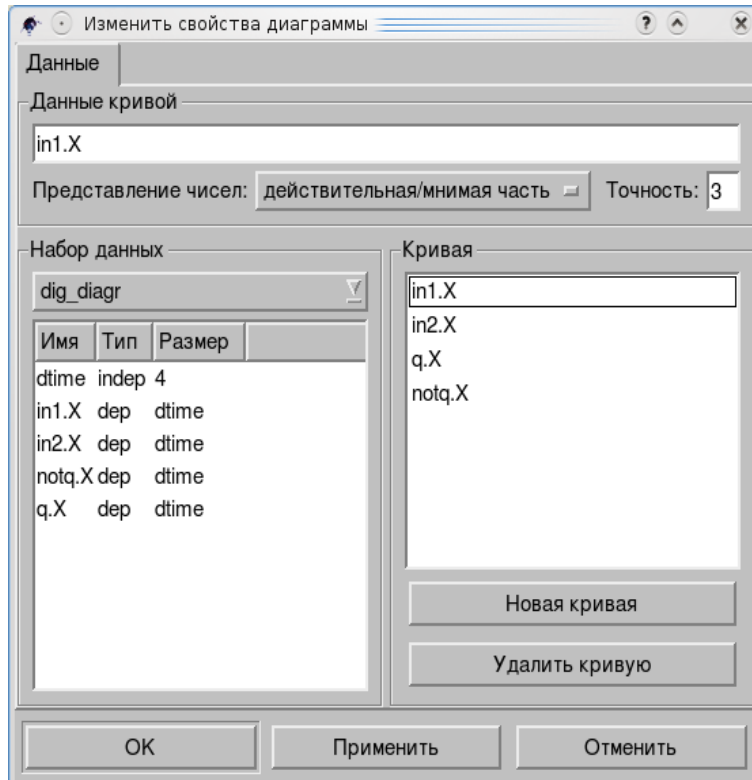
И вы можете быть уверены, что это именно та точка, даже больше, чем при использовании функции **Установить маркер** на диаграмме.



Временная диаграмма и Таблица истинности



Обе диаграммы, как правило, используются для цифровых цепей. Все параметры в диалоговых окнах свойств достаточно понятны.



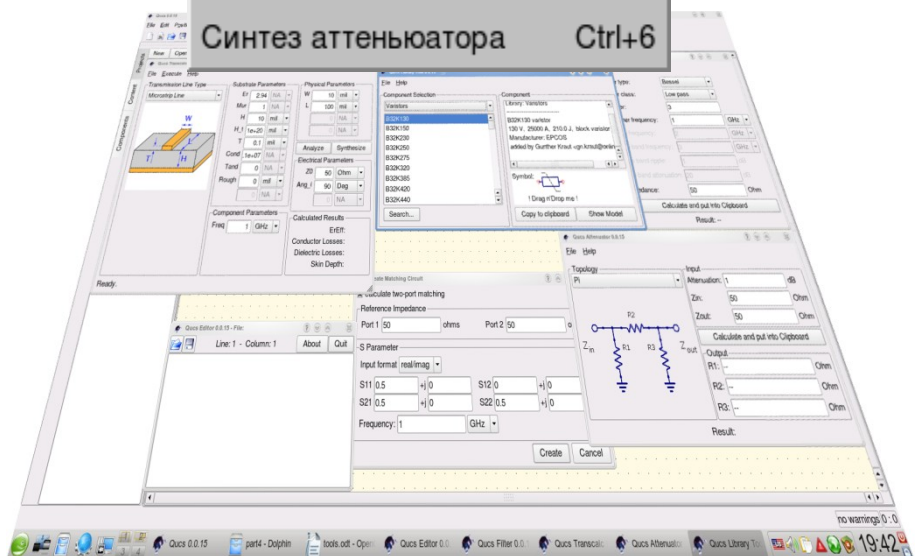
Это диалоговое окно **Таблицы истинности**.

Вы можете задать **Представление чисел**: чисел и **Точность**: как вам удобнее.

Остальные диаграммы будут описаны в главе «Расширенные функции».

5. Инструменты

Текстовый редактор	Ctrl+1
Синтез фильтров	Ctrl+2
Расчет линии	Ctrl+3
Библиотека компонентов	Ctrl+4
Согласованная цепь	Ctrl+5
Синтез аттенюатора	Ctrl+6

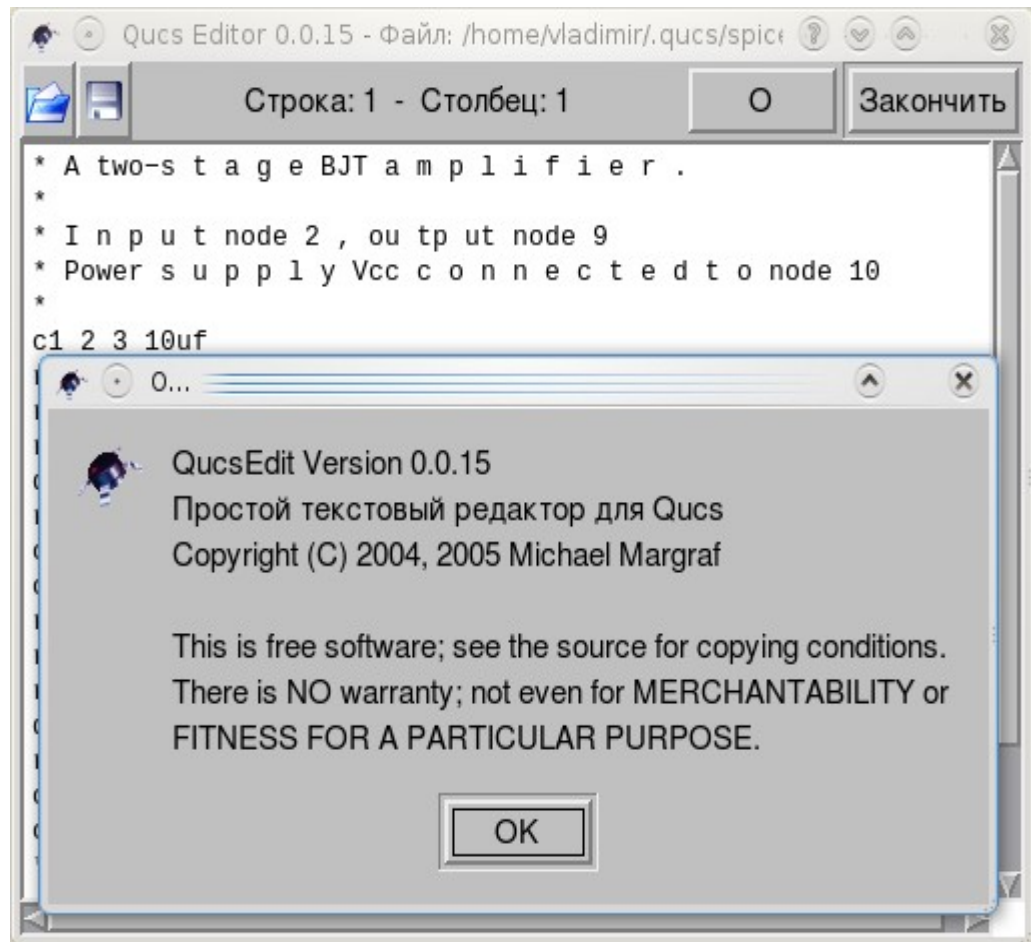




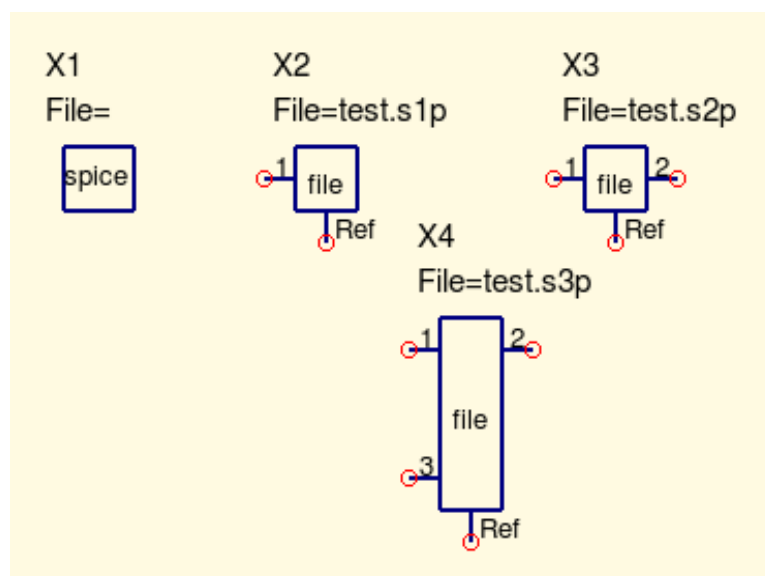
Содержание раздела инструменты

5.1	Текстовый редактор.....	85
5.2	Синтез фильтров.....	87
5.3	Расчет линии.....	89
5.4	Библиотека компонентов.....	91
5.5	Согласованная цепь.....	95
5.6	Синтез аттенюатора.....	98

5.1 Текстовый редактор



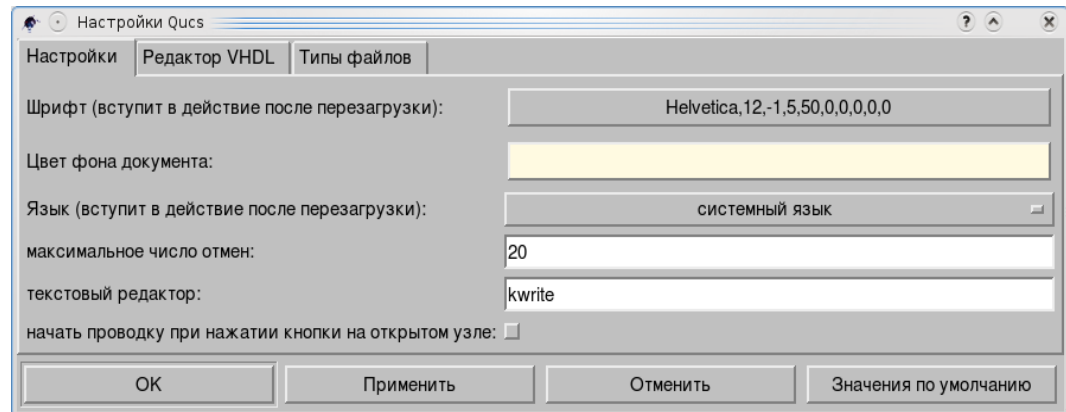
Современные операционные системы имеют много разных, удобных средств для заметок. Но ничто не заменит обычного текстового редактора. Если вы внимательно просматривали список компонентов, вы не могли не заметить **файловые компоненты**.



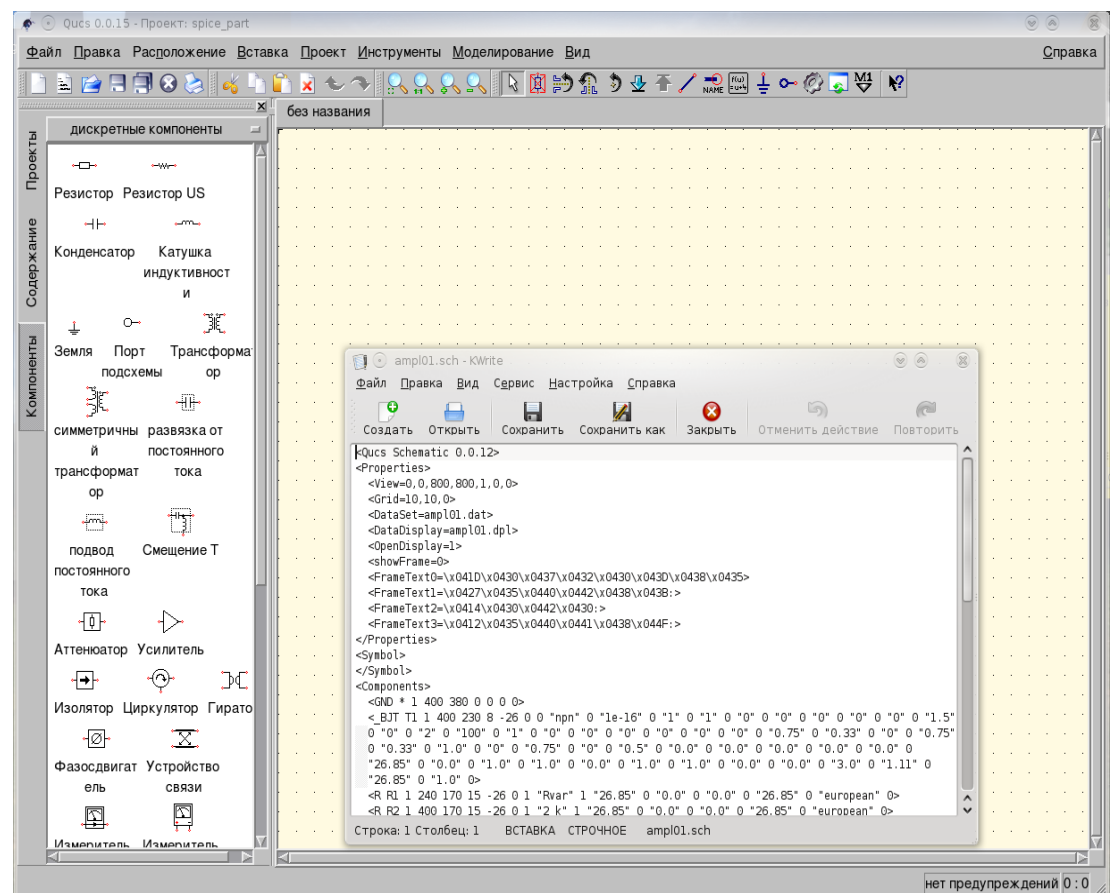
Большая часть этих файлов может быть написана в **Текстовом редакторе**.

Вдобавок, вы можете открыть файл схемы в **Текстовом редакторе**. Он тоже — текстовый файл.

Вы можете использовать и ваш любимый текстовый редактор. Достаточно добавить его в Настройки программы пункта Файл основного меню, как...

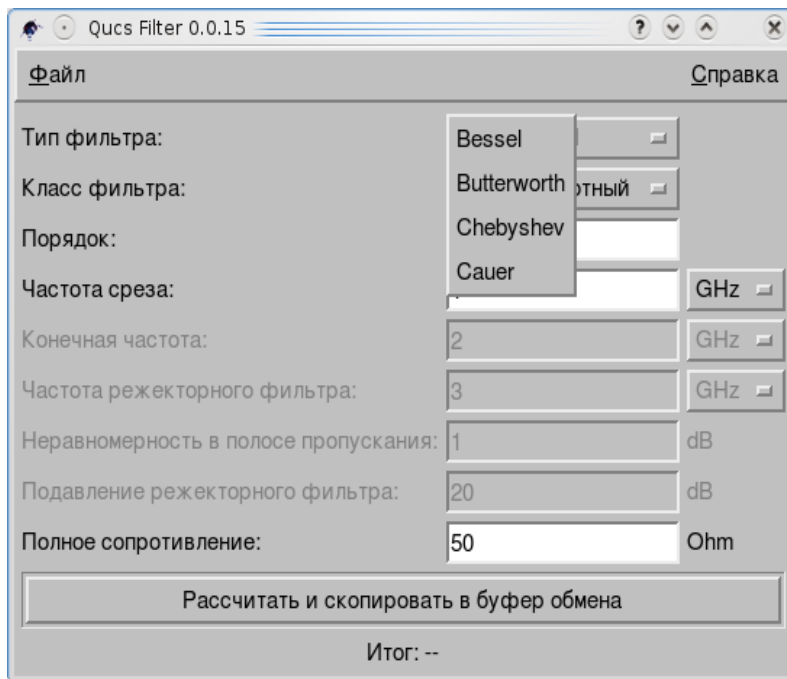


...как **Шрифт** или **Цвет фона документа**. Когда вы щелкните по **Текстовому редактору** в списке **Инструменты**, появится ваш любимый текстовый редактор.

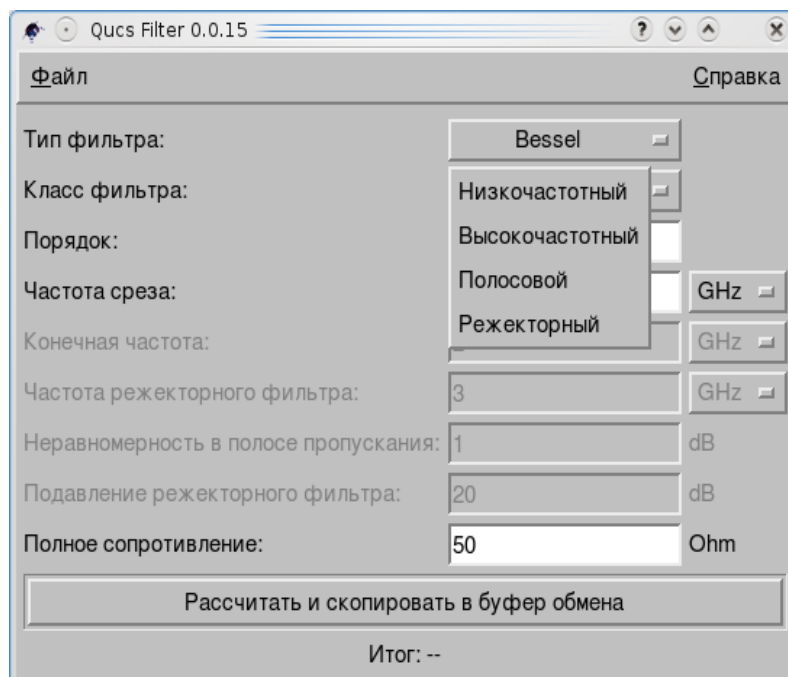


5.2 Синтез фильтров

Это приложение для... **Синтеза фильтров.**



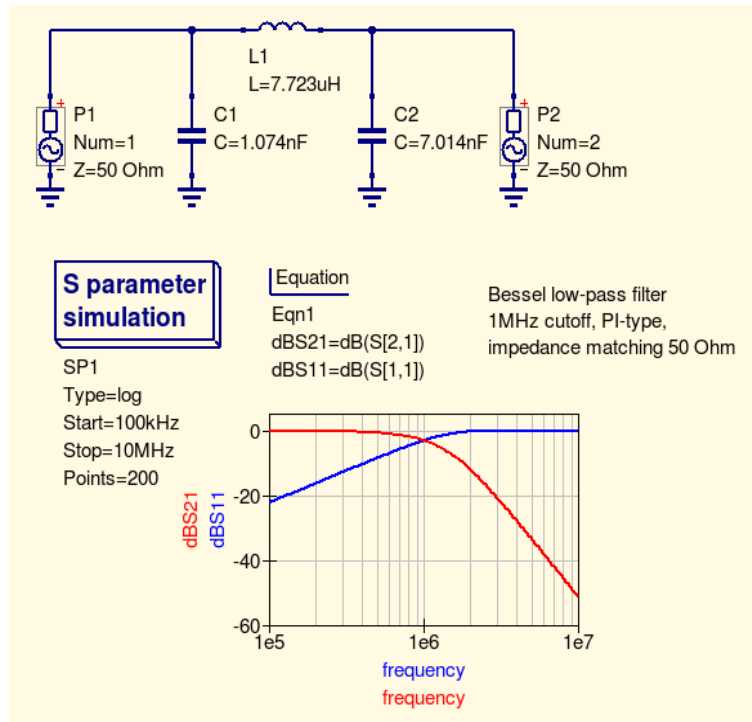
В списке четыре **Типа фильтра:** Bessel, Butterworth, Chebyshev и Cauer. Кнопка справа открывает этот список.



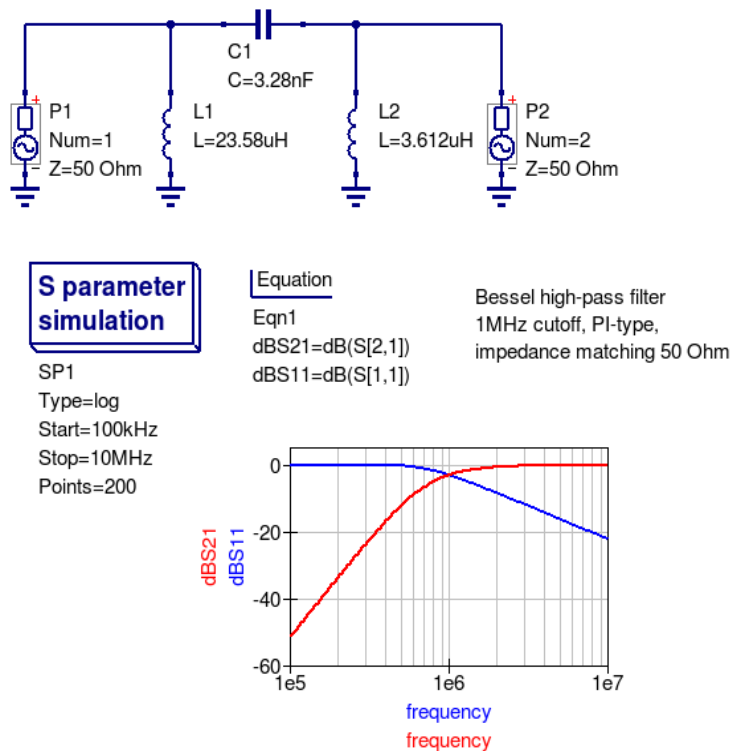
И есть четыре **Класса фильтров:** Низкочастотный, Высокочастотный, Полосовой и Режекторный.

Обычный расчет фильтров отнимает много времени. Приложение **Синтез фильтров** позволяет получить результат после ввода нужных параметров одним щелчком по кнопке **Рассчитать и скопировать в буфер обмена**.

Следующим щелчком в рабочем поле Qucs вы не только можете вставить нужный вам фильтр, но и запустить симуляцию тоже одним щелчком мышки.



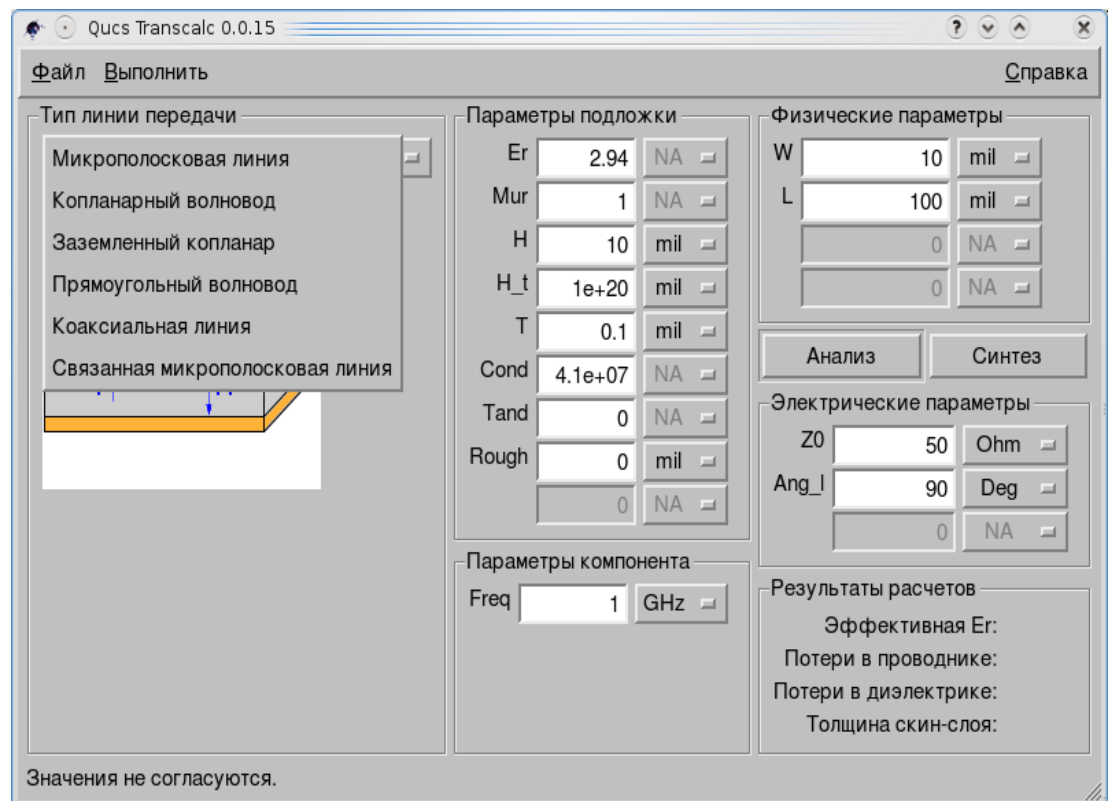
Одно исправление и один щелчок...



...тот же фильтр с новыми значениями, схемой и результатом.

Вы можете сравнить фильтры разных типов без выполнения утомительной работы по их расчету.

5.3 Расчет линии



Список, который вы видите, это *Тип линии передачи*. Это приложение Qucs, **Расчет линии**, делает нечто похожее на предыдущее, оно избавляет вас от работы, которую вы, возможно, не слишком любите: считать, считать, считать...

Примечание: Единицы Физических параметров это:

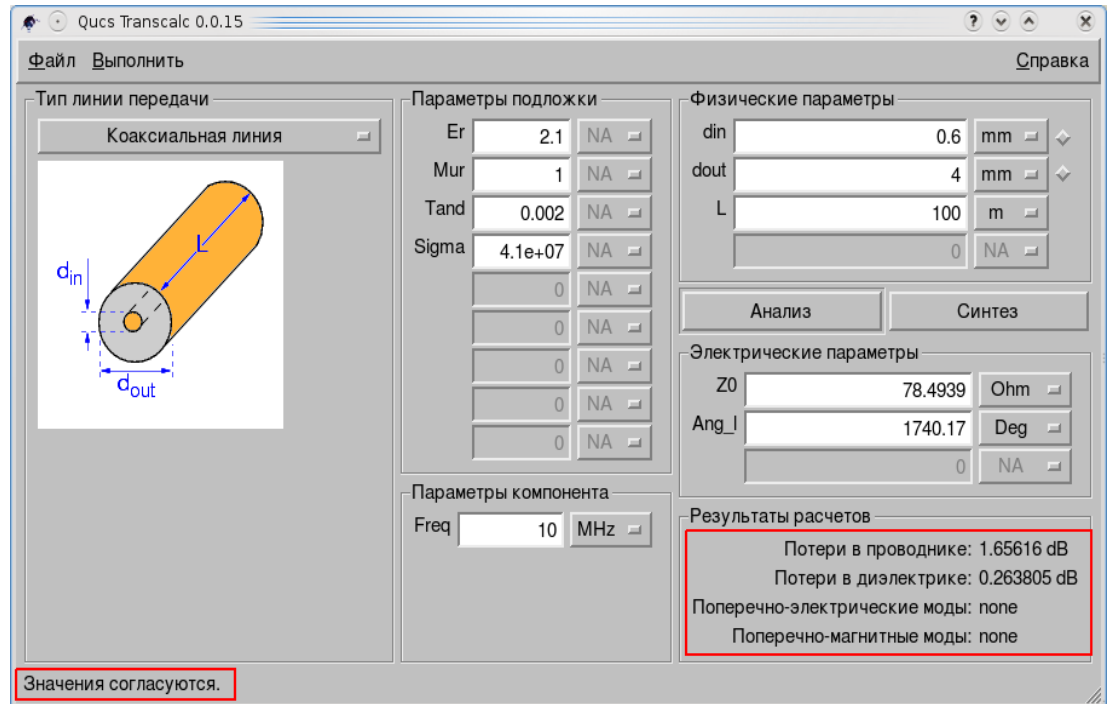
где mil это 1/1000 дюйма.

mil
cm
mm
m
um
in
ft

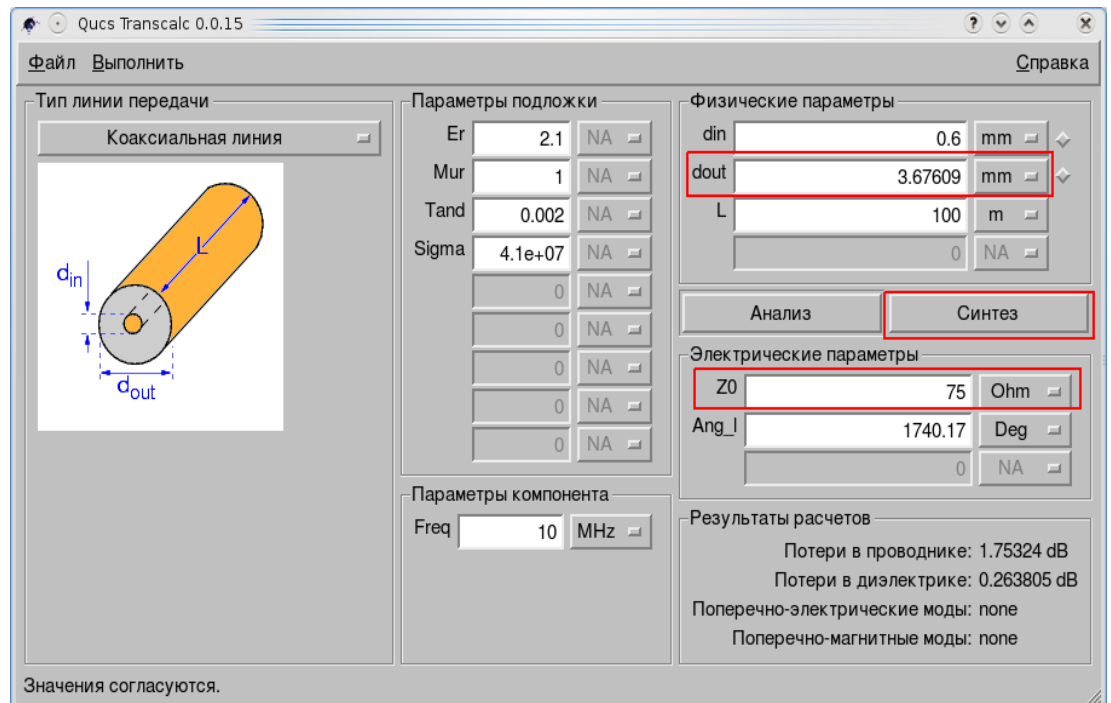
Даже если вы работаете не с радиоустройствами или устройствами УКВ, будет весьма полезно использовать эти результаты в один щелчок.

Первое, что следует выбрать — тип линии, например, *Коаксиальную линию*. Вы измерили *Физические параметры*. Вы нашли *Параметры подложки*. И вас интересует, что вы получите на частоте 10 МГц.

Нажмите кнопку *Анализ*, чтобы получить результат.



Все прекрасно, кроме Z_0 . Вам нужно $Z_0 = 75$ Ом. Введите значение в окошко Z_0 и нажмите кнопку **Синтез**.

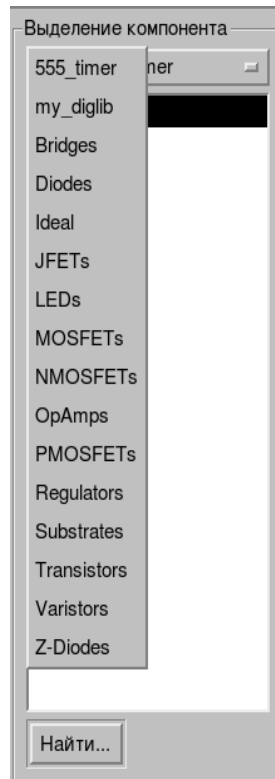


Осталось срезать d_{out} ...

Примечание: Также в **Расчете линии** вы можете экспортировать рассчитанную линию, как электрическую цепь.

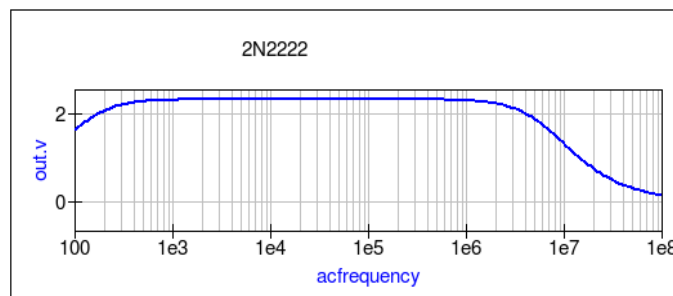
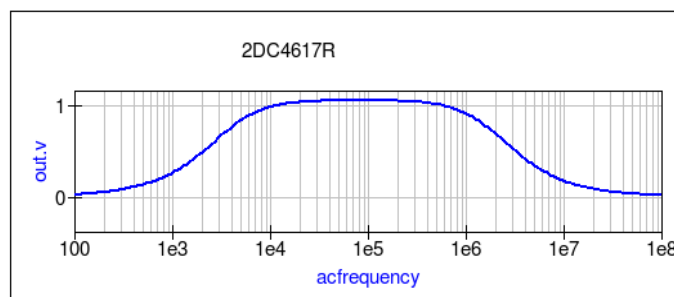
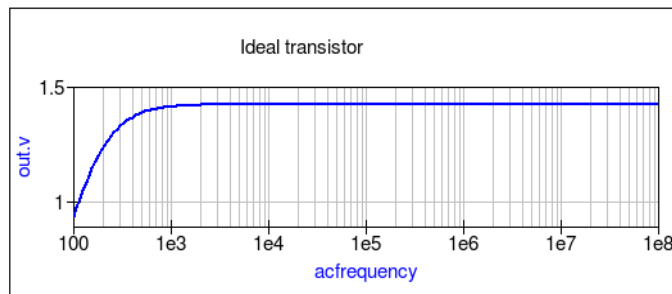
5.4 Библиотека компонентов

Этот инструмент очень важен в вашей практике. Многие ваши схемы предназначены для реального воплощения. Так что, реальные компоненты позволяют протестировать схему много лучше.

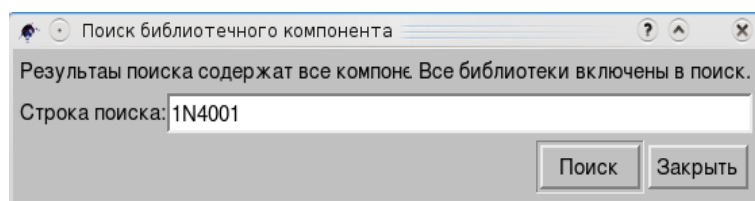


Список типов компонентов довольно длинный, но вам его нужно умножить еще на список моделей.

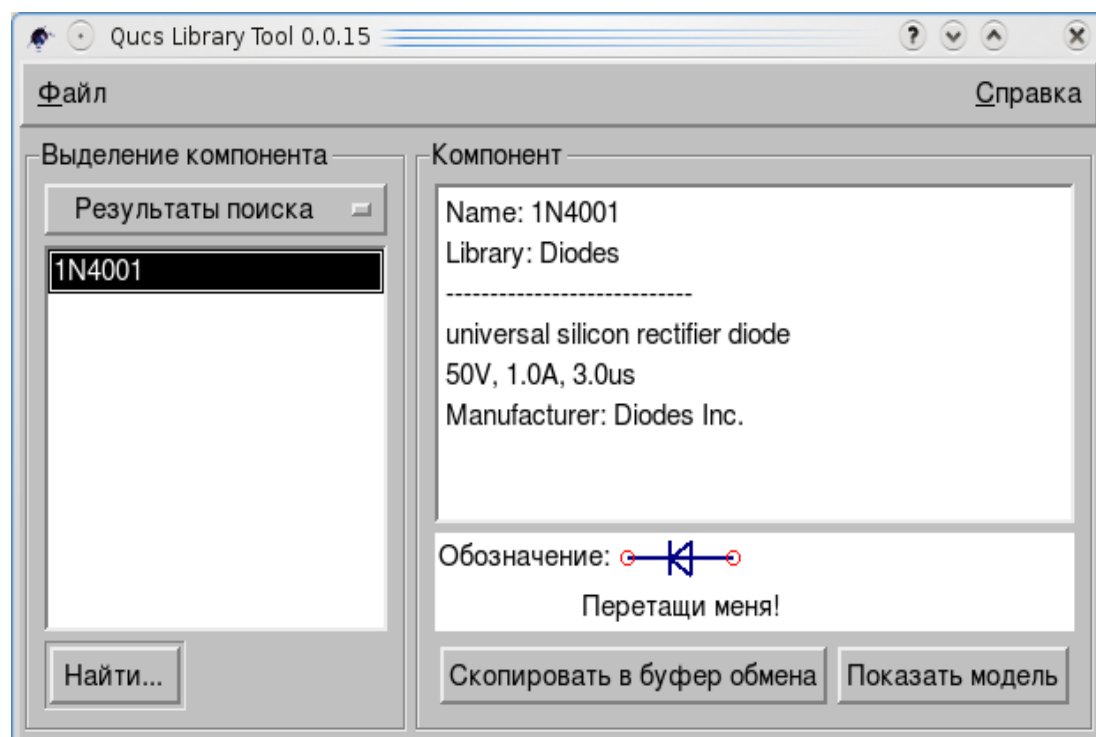
Ниже результаты **Моделирования на переменном токе** при разных моделях транзистора, очень разные результаты...



Диалоговое окно **Библиотеки компонентов** имеет очень полезную кнопку, если вы знаете модель компонента, которая вам нужна. Это кнопка **Найти...**

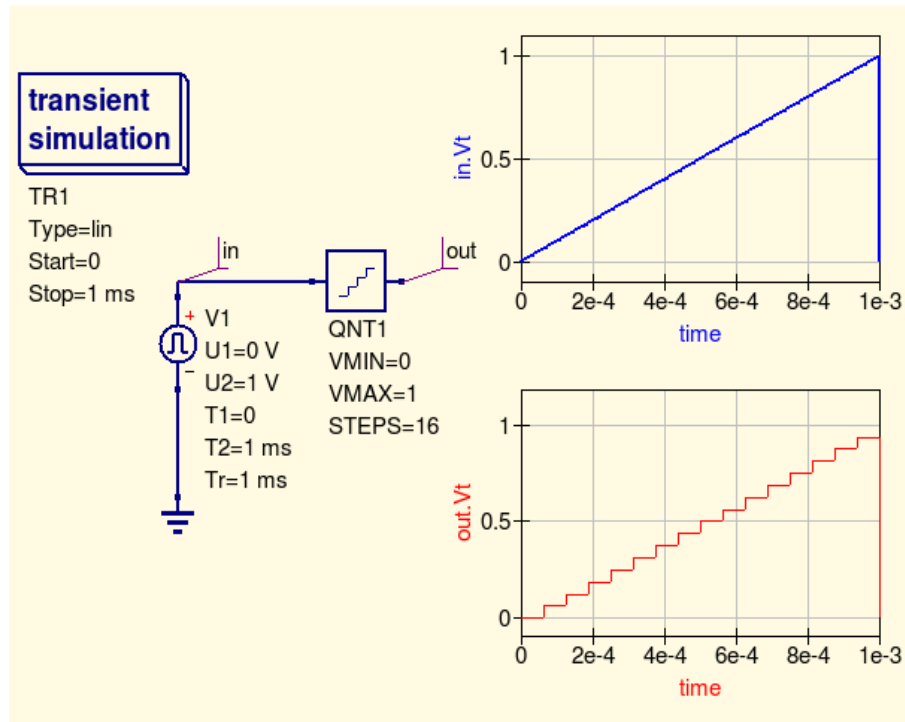


Достаточно ввести имя компонента в текстовое поле и нажать кнопку **Поиск**.

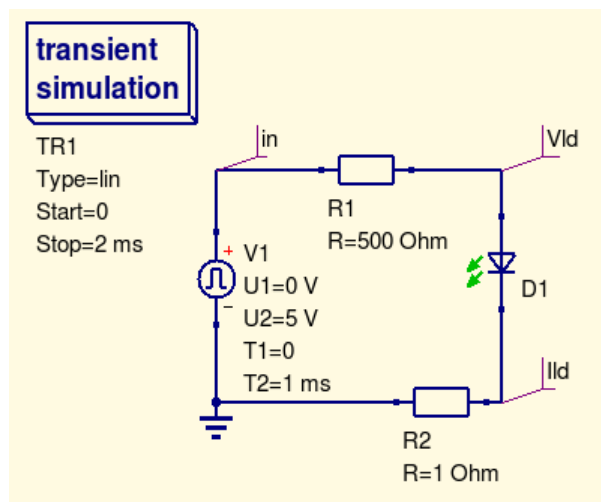


Теперь вы можете «**Перетащить меня!**» или **Скопировать в буфер обмена** и затем вставить компонент в вашу схему, можете посмотреть модель, кнопка **Показать модель**. Этот механизм поиска значительно ускоряет работу.

Qucs v.0.0.15 имеет новый тип компонентов в Библиотеке компонентов, **Ideal**. В списке много интересных компонентов и для реальной работы, и для изучения. Например, Quantizer.

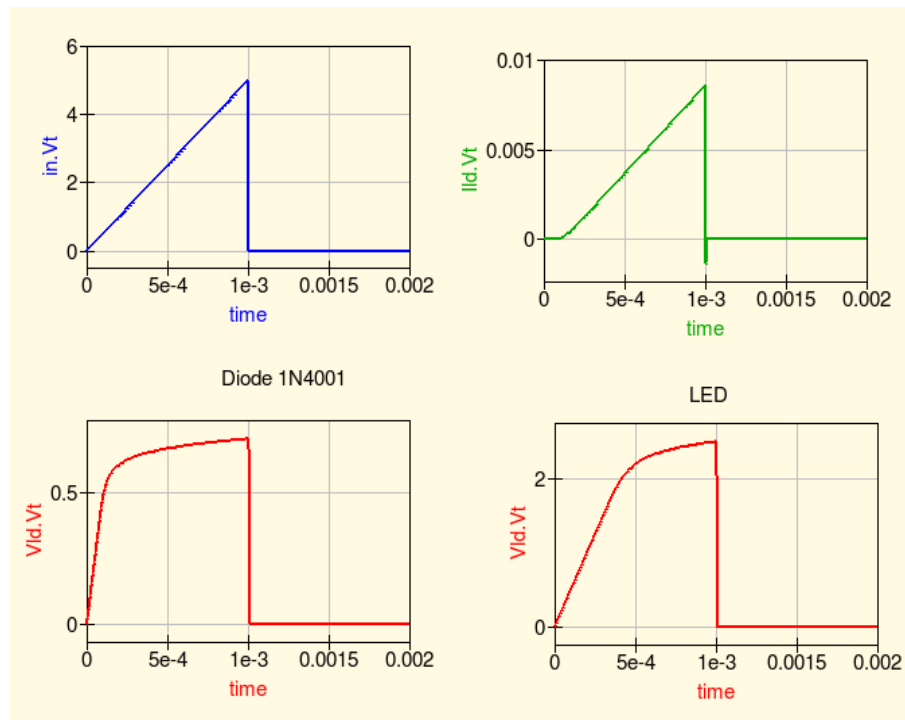


Все знают, что диод и светодиод — близнецы. Диоды часто используют в качестве ограничителей в схемотехнике. В чем разница между этими видами диодов?

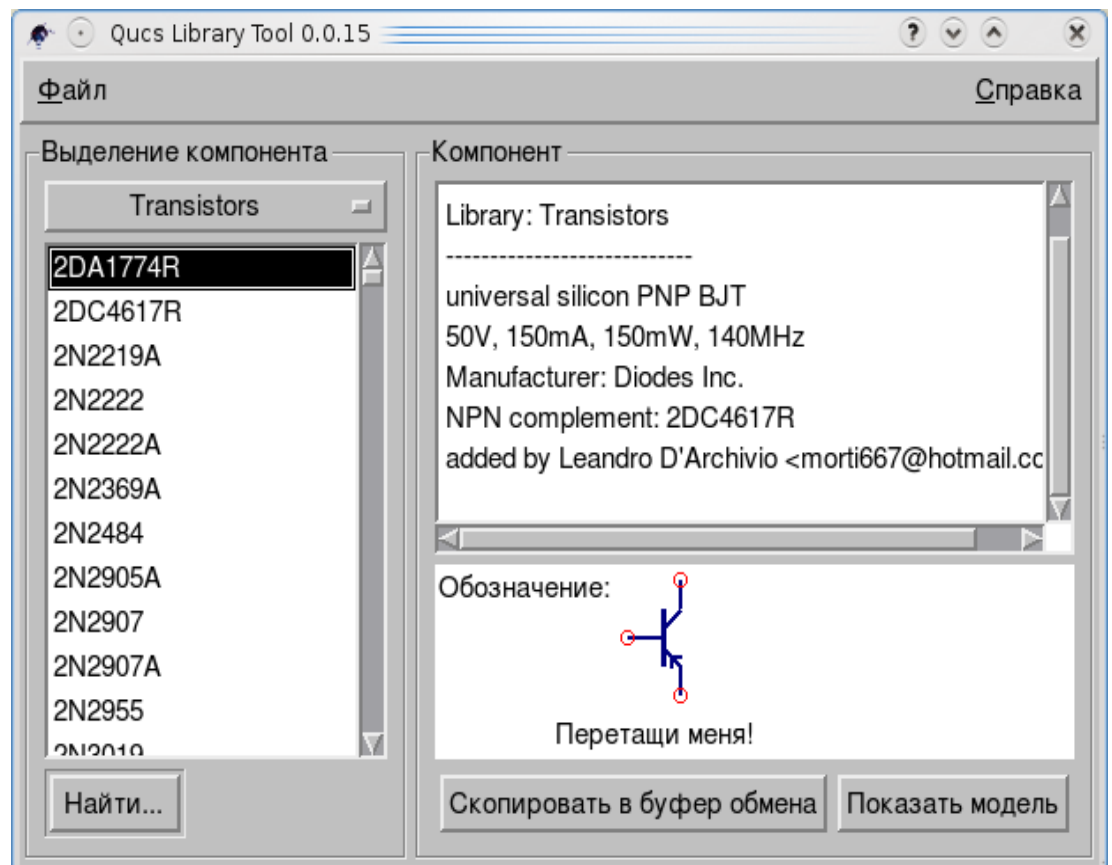


V1 — это сигнал пилообразной формы, Vld — напряжение, Ild — напряжение пропорциональное току через светодиод.

Так что, после симуляции разница становится очевидна.

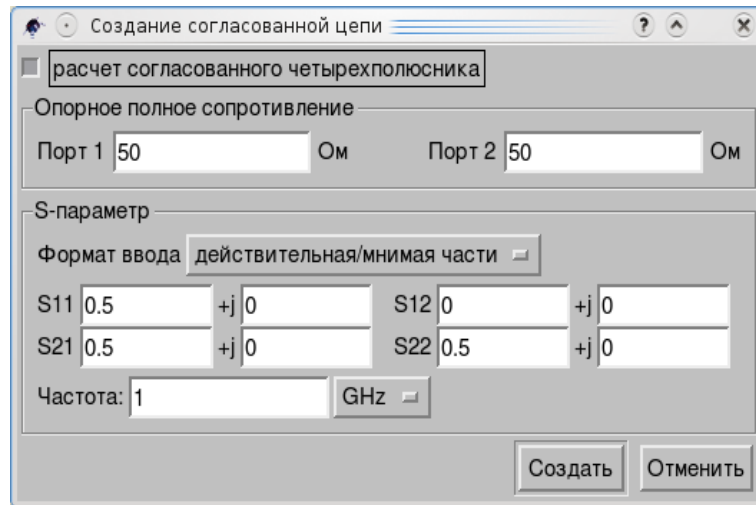


Так же очевидной становится и польза **Библиотеки компонентов**.



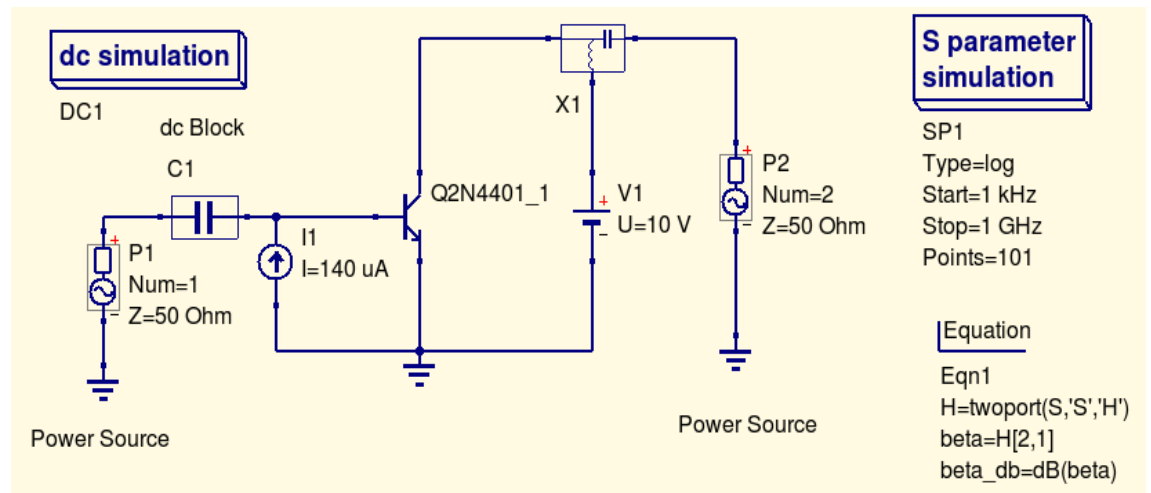
5.5 Согласованная цепь

Создание согласованных цепей очень часто встречающаяся задача в микроволновой технологии. Qucs может делать это автоматически.



Необходимо несколько шагов...

Выполним **Моделирование S-параметров** в плане вычисления коэффициента отражения.



Моделирование S-параметров похоже на **Моделирование на переменном токе** — малосигнальный анализ в частотном диапазоне. Установки используются для определения полосы пропускания биполярного транзистора.

Для моделирования S-параметров двух-портового элемента требуются два источника питания P1 и P2.

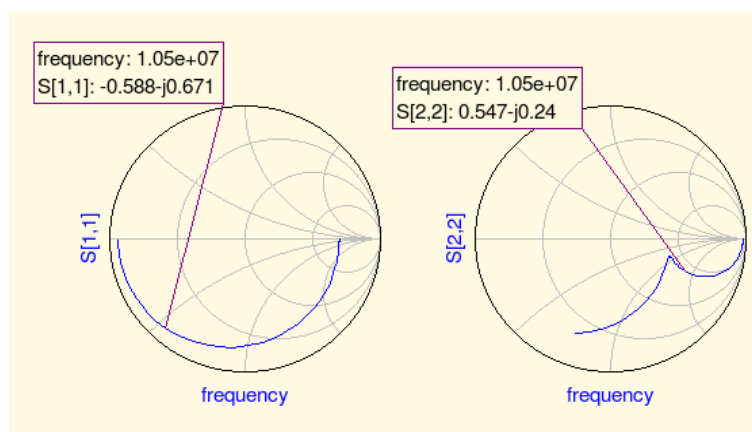
Они могут быть найдены в разделе **источники** закладки **Компоненты**. В зависимости от количества этих источников выполняется симуляция для одно-портовых, двух-портовых и много-портовых элементов. Параметр **Num** источников определяет размещение входов в результирующей матрице S-параметров. Параметр **Z** определяет базовый импеданс (опорное полное сопротивление) S-параметров.

Дополнительная **развязка от постоянного тока** (группа **дискретные компоненты**) C1 в базовой цепи и **Смещение Т** (**дискретные компоненты**) X1 в коллекторной цепи используются для развязки между источниками постоянного тока, задающими смещение, и внутренним импедансом Источников питания. Также компонент **Смещение Т** гарантирует, что сигнал от источника P2 не будет закорочен через **Источник напряжения постоянного тока** V1. Такой же результат достигается для источника постоянного тока I1 в базовой цепи. Это представлено идеальным открытым источником переменного тока.

Само **Моделирование S-параметров** определяется размещением блока SP1 на схеме.

Уравнения содержат функцию двух-портового преобразования, которое преобразует результирующий параметр S в соответствующий H-параметр H. И теперь усиление по переменному току h_{21} вычисляется и преобразуется в dB.

На картинке два комплексных S-параметра отображены на двух диаграммах Смита, которые показывают, что можно ожидать от типичного биполярного транзистора.

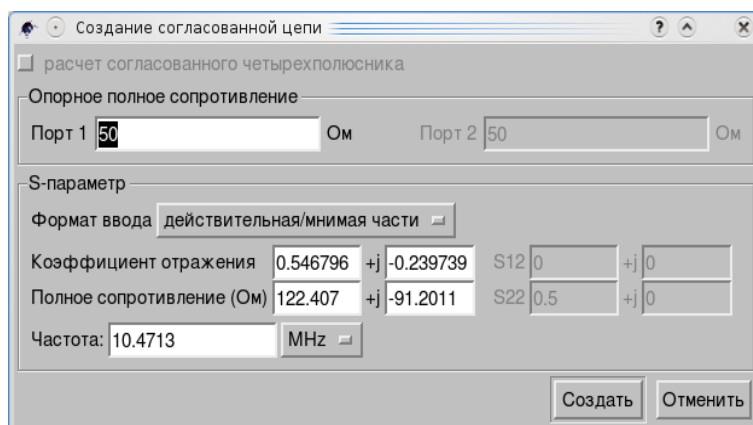


Диаграммы покажут коэффициент отражения (т.е. S[1,1] для port 1, S[2,2] для port 2 и т.д.)

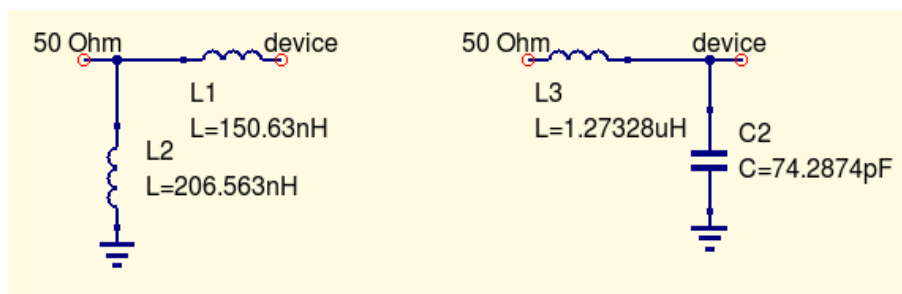
Установите маркер на график и переместите к нужной частоте.

Щелкните правой клавишей мышки по маркеру и выберите **«согласование мощности»** в выпадающем меню.

В появившемся диалоговом окне можно поправить значения, например, для базового импеданса можно выбрать значение отличное от 50 Ом.



После щелчка по «Создать» страница переключится на схему, согласованная цепь, «прикрепленная» к курсору, с помощью мышки может быть вставлена в схему.



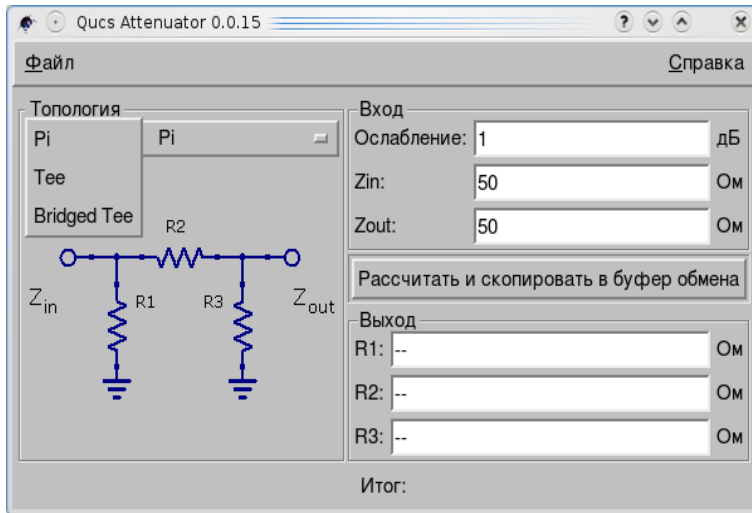
Левая сторона согласованной цепи — это вход, а правая должна соединяться со схемой.

Если маркер указывает на переменную, названную «*Sopt*», меню покажет опцию «согласование по шумам». Единственное отличие от «согласования мощности» в том, что получается сопряженный комплексный коэффициент отражения. Так что, если переменная имеет другое имя, согласование по шумам должно переопределяться значениями в диалоге.

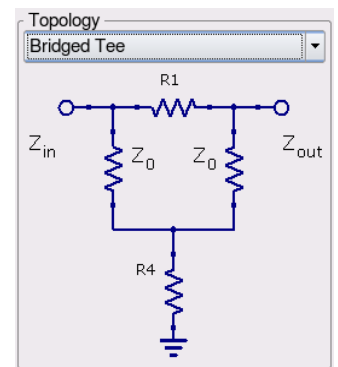
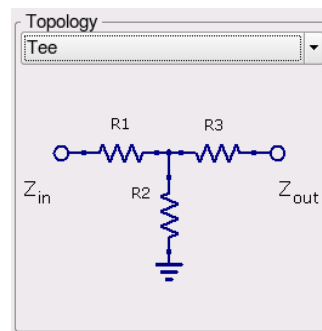
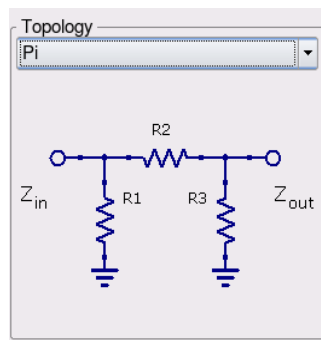
Когда диалоговое окно согласования вызывается из меню Инструменты, пункт Согласованная цепь или горячими клавишами (**Ctrl+5**) все значения должны вводиться вручную.

5.6 Синтез аттенюатора

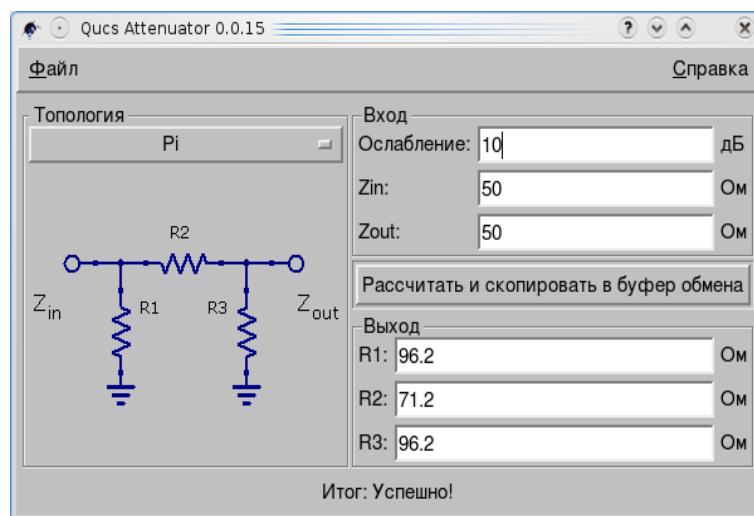
Программа может использоваться для разработки разного типа пассивных аттенюаторов.



Есть три топологии: Pi, Tee, Bridged Tee.

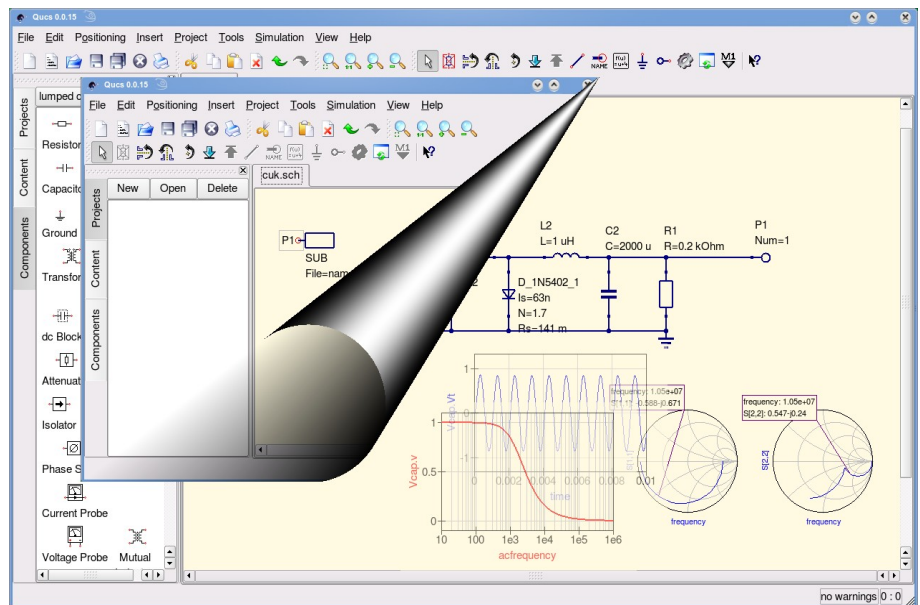


Введите ваши входные данные и щелкните по **Рассчитать и скопировать в буфер обмена**.





6. Ввод схемы и моделирование – расширенные функции





Содержание раздела расширенные функции

6.1	Подсхема.....	101
6.2	Подсхема и VHDL, Verilog.....	106
6.3	Больше симуляций.....	113

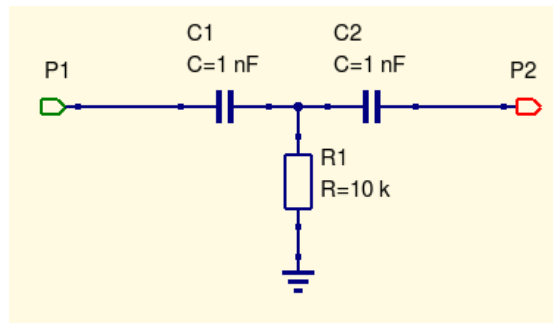


6.1 Подсхема

Каждый раз, когда вы создаете новый проект, его структура уже существует у вас в уме. Хотя Qucs позволяет чертить на листе такого формата как A0, масштабирование вида и панорамирование рабочей области большой схемы затрудняют обзор, понимание и наладку. Для структурирования вашей работы вы можете использовать подсхемы.

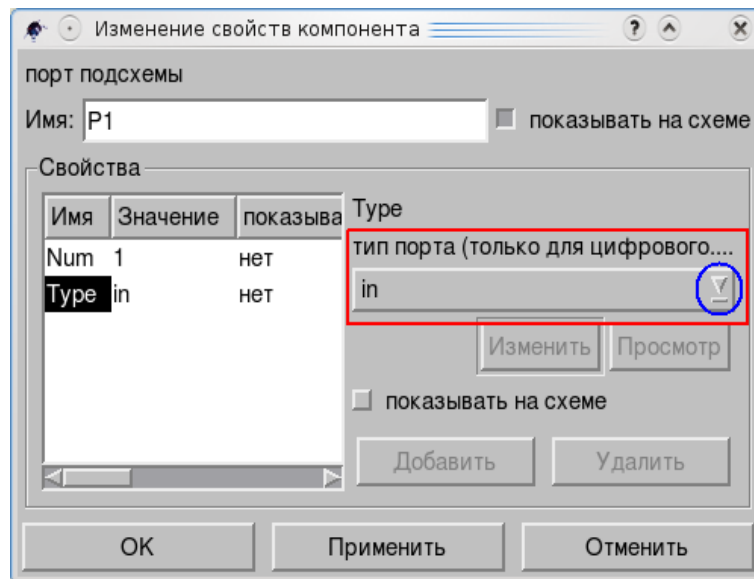
Например, вы планируете разработать активный фильтр...

Создадим новый проект. И нарисуем первую цепь.



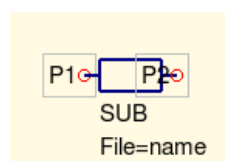
Два порта P1 и P2 между конденсаторами и резистором в последствии станут узлами.

Свойства порта P1 установлены так:

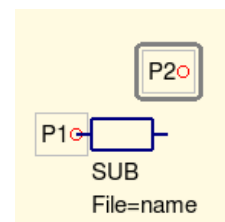
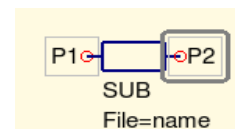


Второй порт P2 будет задан как «out».

Результат на картинке выше. После всего вам нужно щелкнуть по **Изменить обозначение схемы** в **Файл** основного меню (или нажать клавишу **F9**):

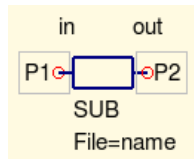


Теперь можно переместить символ P2. И отразить его по Y. Затем вернуть на место.

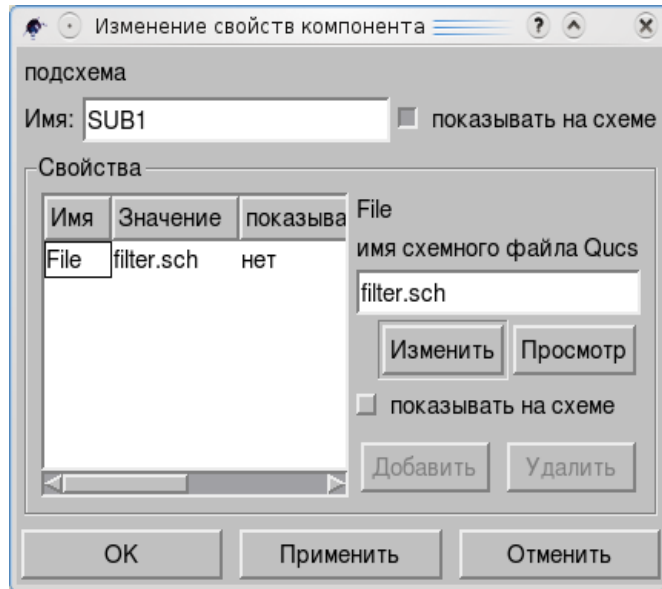




Вы можете дополнить его текстом с помощью компонента **рисунки**. Тест появится, когда вы будете использовать подсхему.



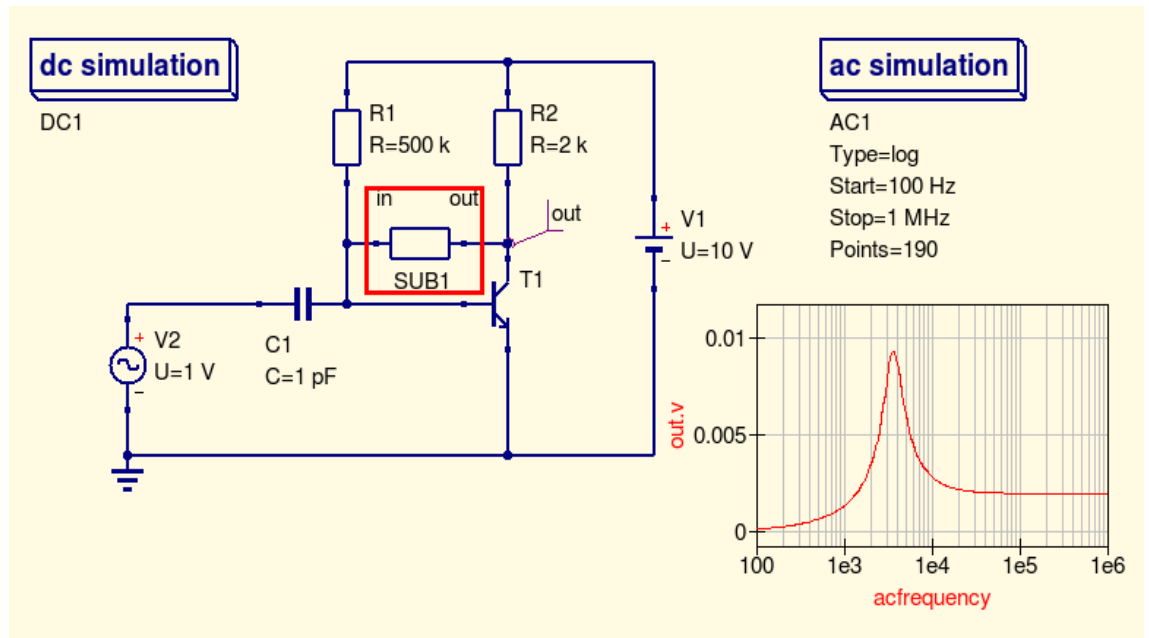
Положим, вы сохранили ваш файл как «filter.sch». После того, как схема усилителя начерчена, вы можете добавить компонент **Подсхема** из **файловых компонентов**. Двойной щелчок по компоненту откроет диалоговое окно.



Кнопка **Просмотр** даст возможность найти и указать файл подсхемы. Щелкните по **ОК**, чтобы закрыть диалог.

Вы можете вставить SUB1 в вашу схему, как обычный компонент.

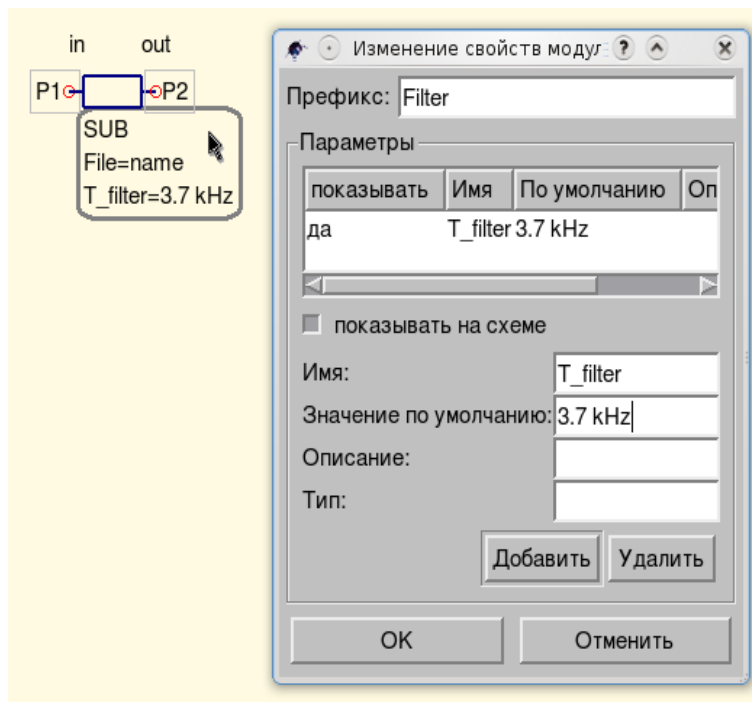
Схему можно проверять, как обычно.



Вы можете переименовать SUB1, например, назвав подсхему «Filter», для чего использовать диалоговое окно свойств.

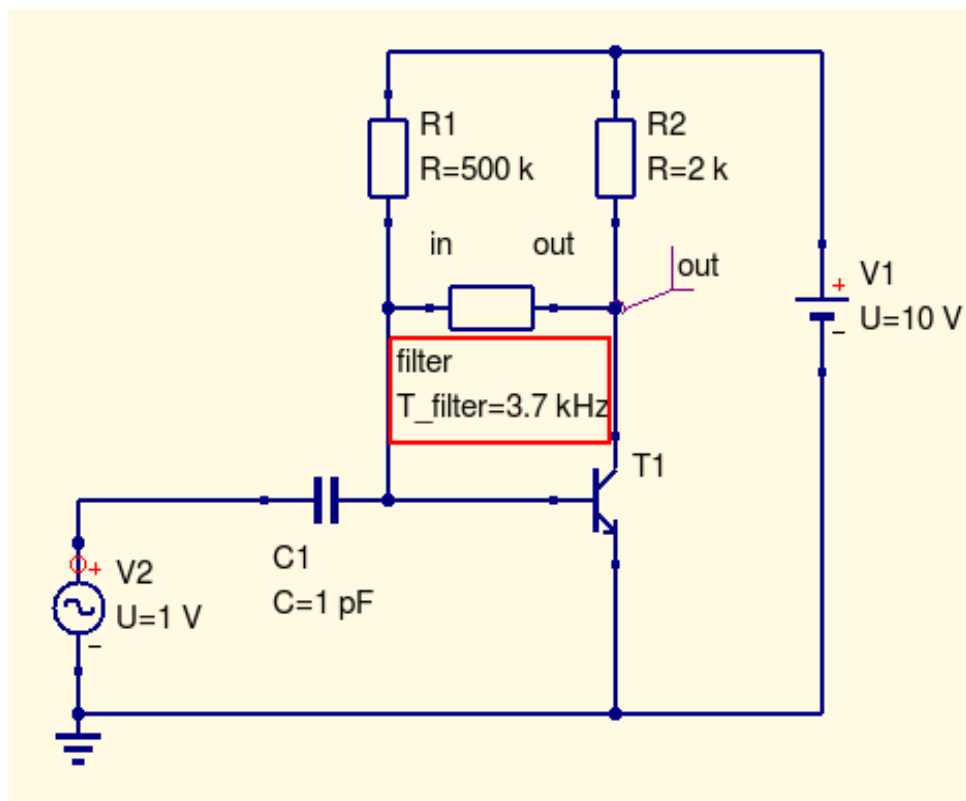


Подобно всем остальным компонентам подсхемы имеют параметры. Для создания дополнительных нужно вернуться к редактору, где создавался символ подсхемы и дважды щелкнуть по тексту параметров подсхемы.



В диалоговом окне, которое появится, вы можете добавить **Имя**, **Значение по умолчанию**, **Описание**, **Тип**. Когда вы готовы, закройте диалог и сохраните подсхему.

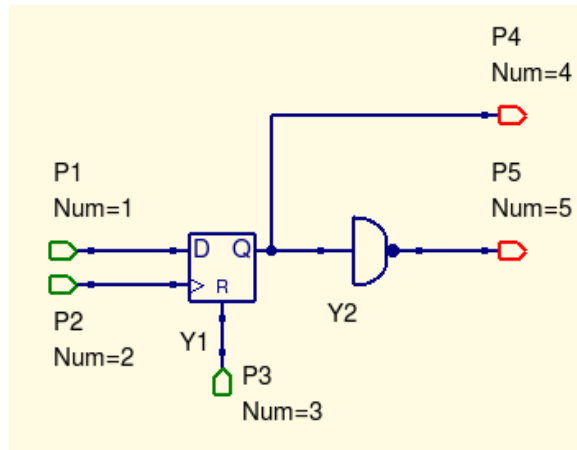
Можно добавить что-то кнопкой **Добавить** или удалить. Когда вы добавите подсхему к схеме, со всеми новыми параметрами можно поступать как с параметрами других компонентов.





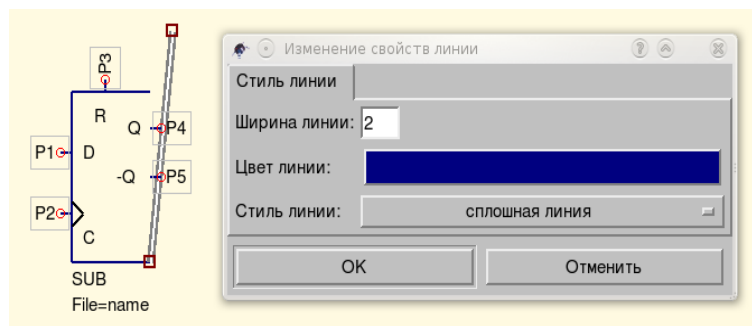
Компонент подсхема очень полезен в цифровых разработках. Например, предыдущие версии Qucs имели D-триггер только с прямым выходом. А простейший делитель на два имеет обратную связь от инверсного выхода. Конечно, можно просто добавить инвертор в цепь. Но можно поступить иначе — использовать подсхему.

Первый шаг — нарисовать схему D-триггера.



Порты P1, P2, P3 установлены в «in»; P4 и P5 в «out».

Когда вы щелкните по **Изменить обозначение схемы** (основное меню, **Файл**), появится символ, как есть, но вы можете изменить его вид, как вам нужно: можете изменить размер, щелкните по линии и растащите ее; вы можете добавить символ вывода с помощью компонентов группы рисунки.



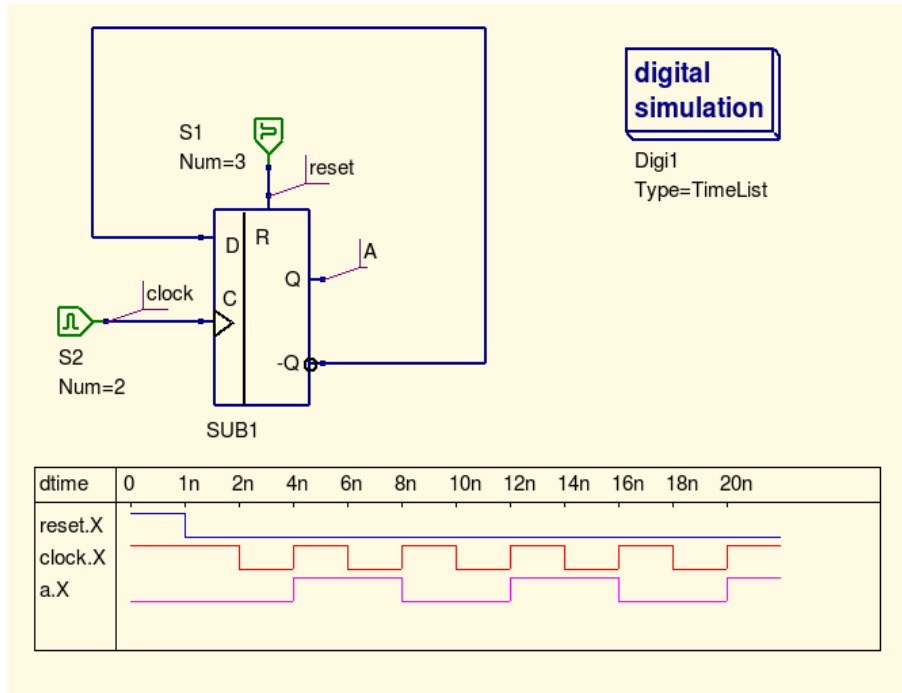
Когда вы рисуете символ, вы можете использовать свойства **Ширина линии**, **Цвет линии**, **Стиль линии**.

Диалоговое окно свойств линии открывается как и у других компонентов, например, двойным щелчком по линии.

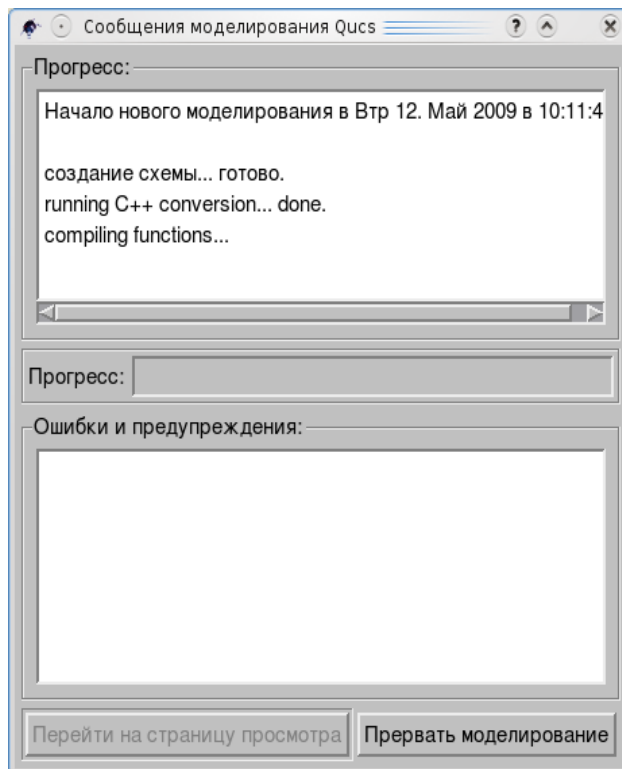
Иногда не получается расположить элемент рисунка в надлежащем месте. Измените свойства **Сетки**: **Файл**, **Настройки документа...**



Когда вы позже будете использовать новый D-триггер в своем проекте, он будет работать, как показано на рисунке ниже.



При запуске цифрового моделирования вы можете заметить:



Что это значит?



6.2 Подсхема и VHDL, Verilog

Щелчком по **Моделировать** в основном меню Qucs (или нажав клавишу **F2**) вы запускаете процесс симуляции.

На первом этапе этого процесса Qucs записывает текстовый файл на жесткий диск, который содержит VHDL код для схемы, подлежащей симуляции. Этот файл можно увидеть, если щелкнуть по пункту **Показать последнюю схему (Моделирование)** основного меню или раздел выпадающего меню) или нажать клавишу **F6**. Код VHDL, созданный Qucs для схемы показан ниже.

```
-- Qucs 0.0.15 /home/vladimir/.../ff.sch
library ieee;
use ieee.std_logic_1164.all;
entity Sub_sub_ff is
  port (net_net0 : in std_logic;
        net_net1 : in std_logic;
        net_net3 : in std_logic;
        net_outnet_net2 : out std_logic;
        net_outnet_net4 : out std_logic);
end entity;
use work.all;
architecture Arch_Sub_sub_ff of Sub_sub_ff is
  signal net_net2 : std_logic;
  signal net_net4 : std_logic;
begin
  Y1 : process (net_net0, net_net1)
  begin
    if (net_net3='1') then net_net2 <= '0';
    elsif (net_net1='1' and net_net1'event) then
      net_net2 <= net_net0;
    end if;
  end process;

  net_net4 <= not net_net2;
  net_outnet_net2 <= net_net2 or '0';
  net_outnet_net4 <= net_net4 or '0';
end architecture;

library ieee;
use ieee.std_logic_1164.all;
entity TestBench is
end entity;
use work.all;

architecture Arch_TestBench of TestBench is
  signal netA : std_logic;
  signal net_net0 : std_logic;
  signal netclock : std_logic;
  signal netreset : std_logic;
begin
  S3:process
  begin
    netreset <= '1'; wait for 1 ns;
    netreset <= '0'; wait for 10 ns;
  end process;

  S2:process
  begin
    netclock <= '1'; wait for 2 ns;
    netclock <= '0'; wait for 2 ns;
```



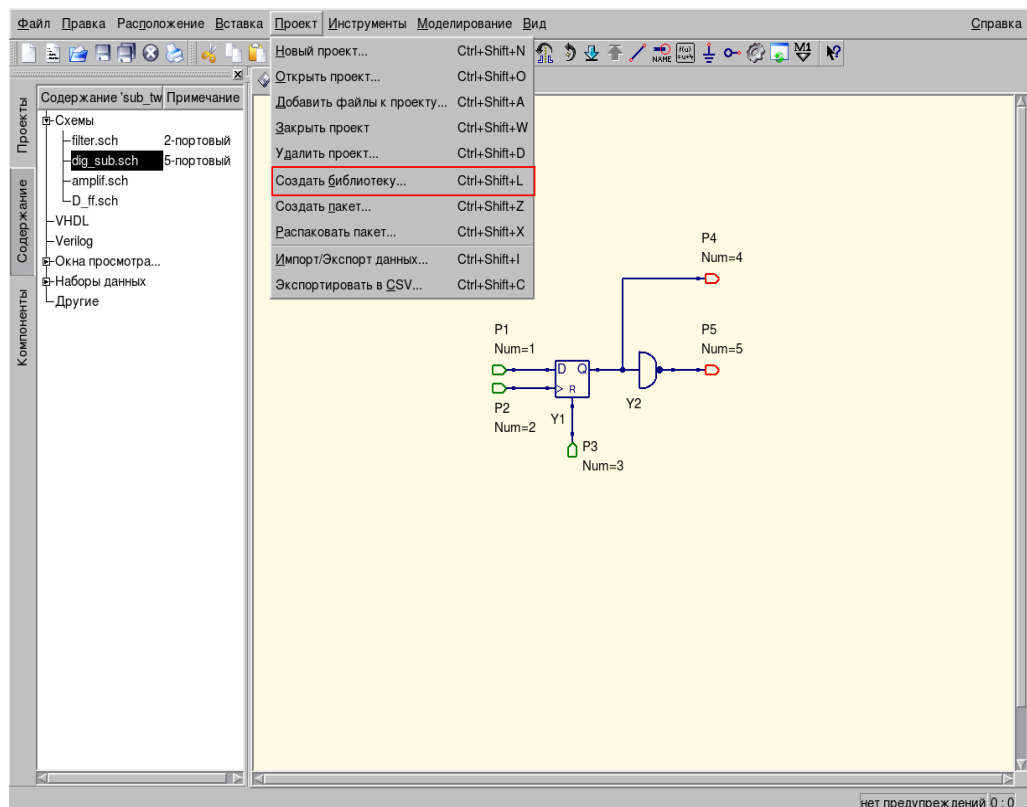
```
netclock <= '1'; wait for 2 ns;  
netclock <= '0'; wait for 2 ns;  
end process;  
SUB1: entity Sub_sub_ff port map (net_net0, netclock, netreset,  
netA, net_net0);  
end architecture;
```

Сигналы, идентифицированные как net_net0 и net_net1, были снабжены этими именами Qucs. Это внутренние сигналы сетей, которые не видны на схеме (в предыдущем разделе). Диаграмма там же показывает типичную осциллограмму для цифровых цепей Qucs. Этот стиль графика показывает события без задержки сигнала при прохождении компонентов. Если требуется задержка, она может задаваться для каждого вентиля и других компонентов в их диалоговом окне свойств. Сгенерированный для компонента VHDL код отобразит эти изменения.

Механизм подсхем и VHDL позволяют вам дополнять цифровую библиотеку компонентов.

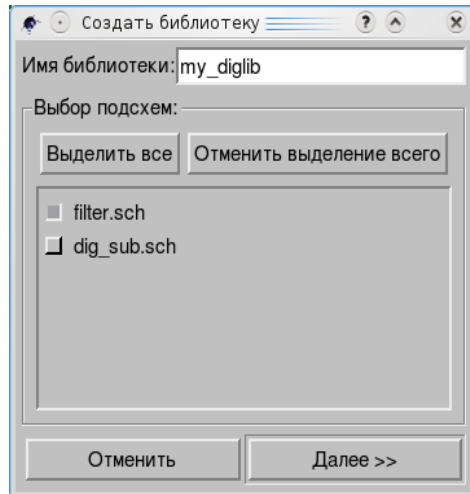
Графический интерфейс пользователя Qucs включает хорошие дополнения поддержки проекта. Комбинация этих дополнений с механизмом подсхем Qucs поддерживается всеми инструментами, необходимыми для развития библиотеки наиболее употребительных цифровых компонентов. Эта библиотека может быть сохранена в основном проекте, а отдельные файлы компонентов могут импортироваться при необходимости в другие проекты. Вот простейший пример, основанный на выше созданном новом компоненте D-триггера.

Откроем подсхему D-триггера с двумя выходами и щелкнем по пункту **Создать библиотеку** раздела **Проект** основного меню.





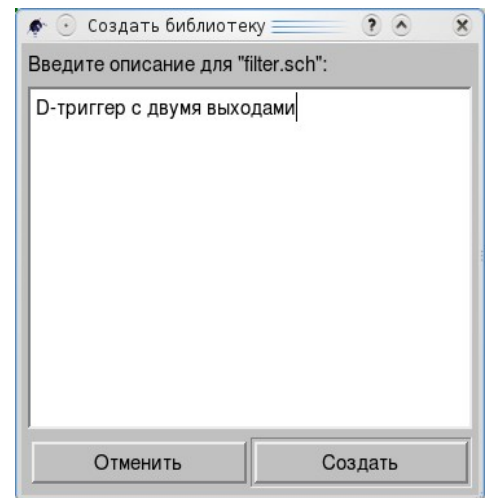
Это открывает диалоговое окно:



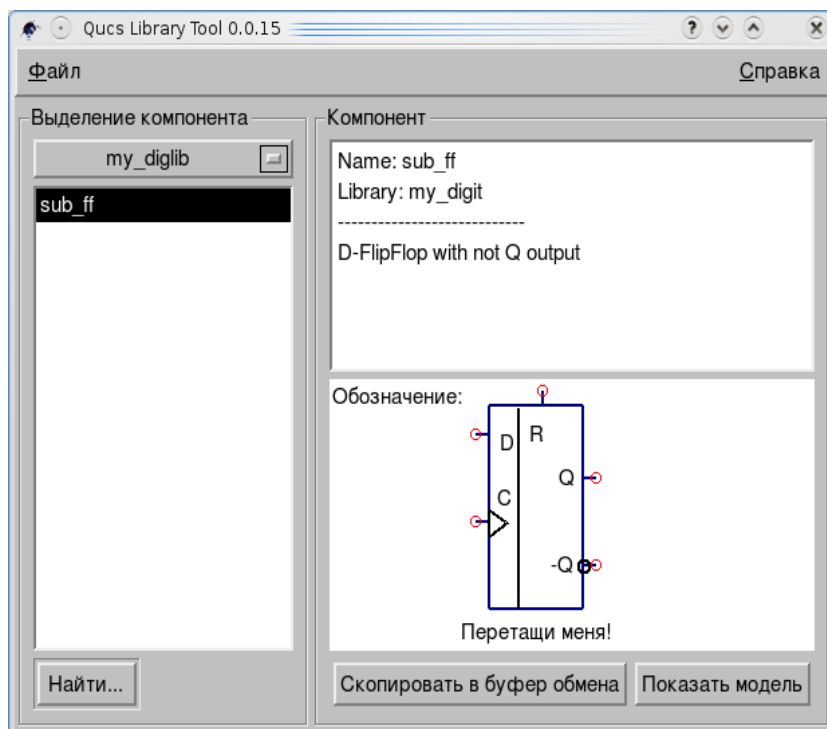
Введите новое **Имя библиотеки:** (my_diglib, например), установите флажок для созданного файла (filter.sch на картинке) и щелкните по кнопке **Далее**.

Следующее — это окно описания для нового компонента.

И последний шаг — клавиша **Создать**.



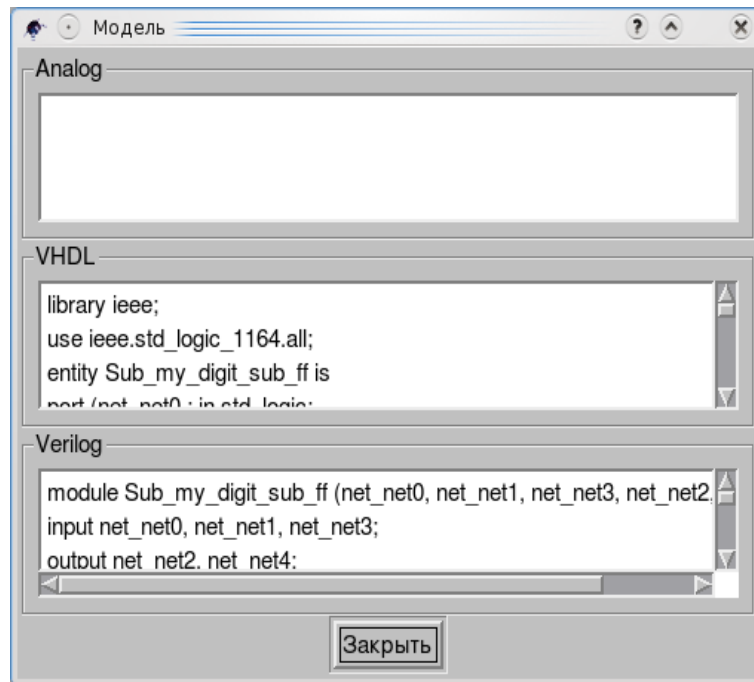
Когда в следующий раз вы создадите новый проект, вы можете найти, что ваша **Библиотека компонентов (Инструменты, основное меню)** пополнилась новым элементом.





Qucs создает новую папку, названную «user_lib» в папке домашней директории «.qucs» с файлом «my_diglib.lib». Это и есть новая библиотека.

Есть другой путь пополнить библиотеку компонентов, используя VHDL. Возьмем новый элемент в качестве примера. Если в предыдущем диалоге нажать кнопку *Показать модель*, вы увидите:

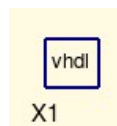


В окне VHDL есть текст, который вы можете копировать в редактор.

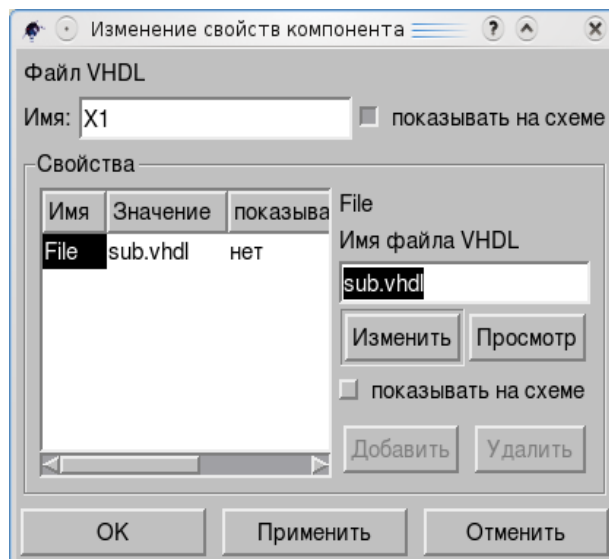
Например, тот, что открывает команда **Новый текст** из меню **Файл**.

Сохраните после этого файл как, скажем, «ff.vhdl». Расширение «vhdl» будет добавлено автоматически.

В **цифровых компонентах** закладки **Компоненты** есть **Файл VHDL**. Вы можете добавить его в новую схему.



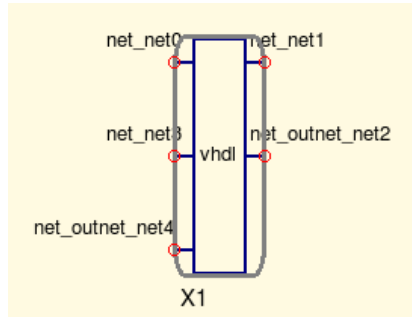
Двойной щелчок по нему откроет диалоговое окно...



...где, используя кнопку *Просмотр*, вы можете задать файл «ff.vhdl».



Нажав кнопки **Применить** и **ОК**, вы закроете диалог и получите результат:



И вы можете использовать компонент, как показано ниже.

The screenshot shows a digital simulation software interface. The main window displays a circuit diagram with a component 'X1' (labeled 'vhdl') connected to various signals. The signals include 'data', 'clock', 'reset', and outputs 'A' and 'B'. The circuit is connected to a 'digital simulation' block with 'Digi1' and 'Type=TimeList'. The timing diagram below shows the signals over time from 0 to 10n. The signals are: 'reset.X' (blue), 'clock.X' (red), 'data.X' (pink), 'a.X' (green), and 'b.X' (cyan).

dtype	0	1n	2n	3n	4n	5n	6n	7n	8n	9n	10n
reset.X	0	1	0	0	0	0	0	0	0	0	0
clock.X	0	1	0	1	0	1	0	1	0	1	0
data.X	0	0	1	0	0	0	0	0	0	0	0
a.X	0	0	0	0	1	1	1	1	1	1	1
b.X	0	0	0	0	0	1	1	1	1	1	1

Если вы знаете VHDL, вы сможете сделать больше для цифровых схем.

Есть и еще один компонент, похожий на **Файл VHDL** в **цифровых компонентах** — это **Файл Verilog**.



Verilog (выдержка)

В полупроводниковой и электронной индустрии Verilog — это язык описания оборудования (HDL), используемый для моделирования электронных систем. *Verilog HDL*, не следует путать с VHDL, наиболее часто используется при разработке, проверке и реализации цифровых логических микросхем на уровне регистровых передач (RTL) абстракции. Он также используется при проверке аналоговых и смешанных цепей.

Verilog-AMS (Verilog Analog Mixed-Signal Simulation) помогает пользователям, позволяя описать и симулировать аналоговые и со смешанными сигналами разработки, с помощью методологии разработки верхнего уровня столь же успешно, что и традиционные нижнего уровня подходы. Verilog-AMS расширяет возможности языка цифрового моделирования (IEEE 1364, Verilog-D) и Verilog-A, предлагая единый унифицированный язык с обеими, аналоговой и цифровой, семантиками и обратной совместимостью. Стандарт Verilog-AMS поддерживает разработку аналоговых и смешанных цепей на трех уровнях: транзистор/вентиль, транзистор/вентиль-rtl/поведение и смешанном транзистор/вентиль-rtl/поведение цепи. Более того, Verilog-AMS предоставляет мощные структурные и поведенческие модельные возможности для систем, в которых есть внешние эффекты и внутренние взаимоотношения, где различные проявления, электрические, механические и температурные, очень важны.

Verilog-AMS — это язык описания оборудования. Он может быть полезен для спецификации поведения аналоговых моделей компактных устройств. Обычно это C или C++ реализации в аналоговых симуляторах. Попытки реализовать современные компактные модели на C/C++ достаточно хорошо сравнимы с описанием на Verilog-AMS.

Программа ADMS (см. <http://mot-adms.sourceforge.net>) позволяет Verilog-AMS описания транслировать на любые другие языки программирования. Она генерирует структурированное XML дерево, представляющее описание модели компактного устройства.

Внутреннее XML дерево используется для генерации готового к компиляции C/C++ кода, который специфицирован для симуляторов API. Генератор кода способен производить:

- вычисления уравнений устройства (ток и заряд), включая их производные;
- связующий код для симуляторов API;
- документацию и
- любые другие данные, описанные в оригинальном Verilog-AMS входном файле.

Языковое преобразование использует язык, названный admst. Это, собственно, XML описание.

В плане создания admst скриптов для симулятора необходимо понимать и специфику симулятора API, и то, как разделы дерева данных ADMS — которые базируются на исходном файле Verilog-AMS при описании модели — соотносятся с API.

Язык admst используется для прохождения по внутреннему дереву. Корень дерева определен в определении модуля Verilog-AMS.



```
module d e v i c e ( node1 , node2 , . . . . )  
// module d e f i n i t i o n s and code  
endmodule
```

Если вы заполните часть «// module d e f i n i t i o n s and code» правильно и сохраните это в файле, то...

Но к компоненту **Файл Verilog** мы вернемся позже, в следующей главе.

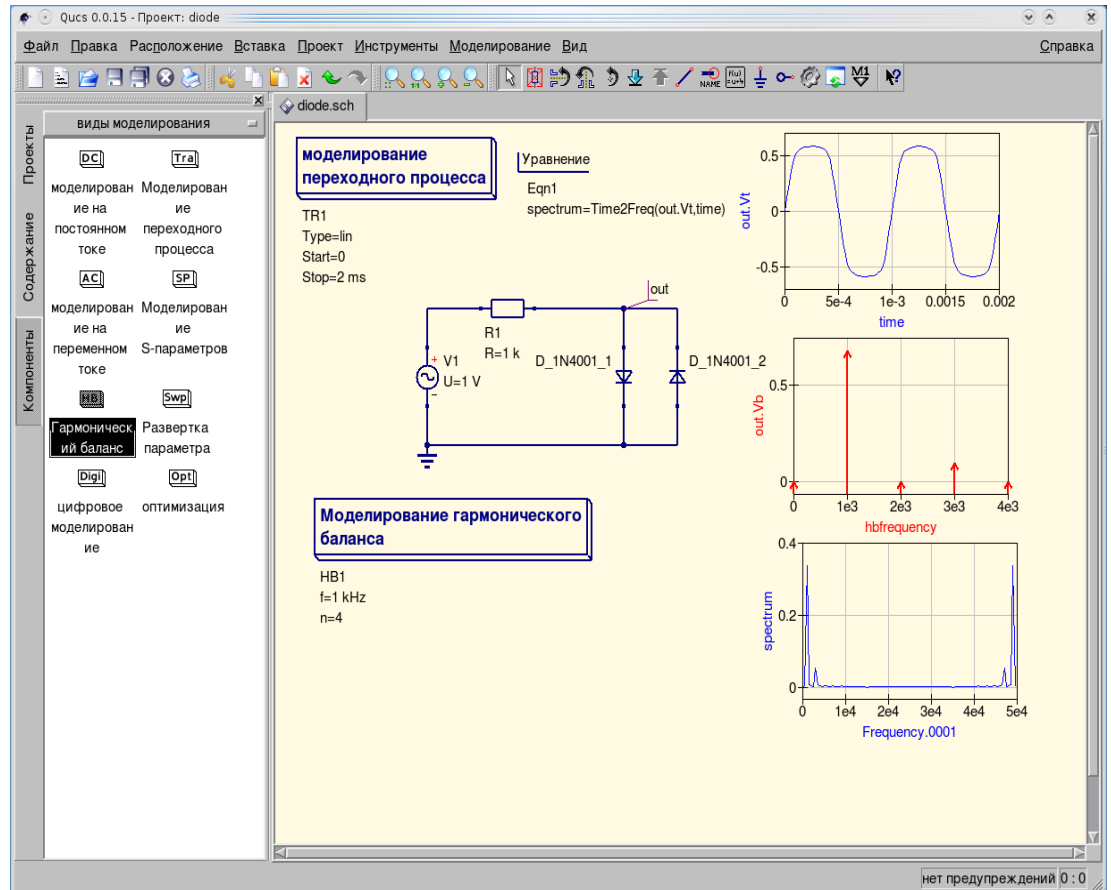


6.3 Больше симуляций

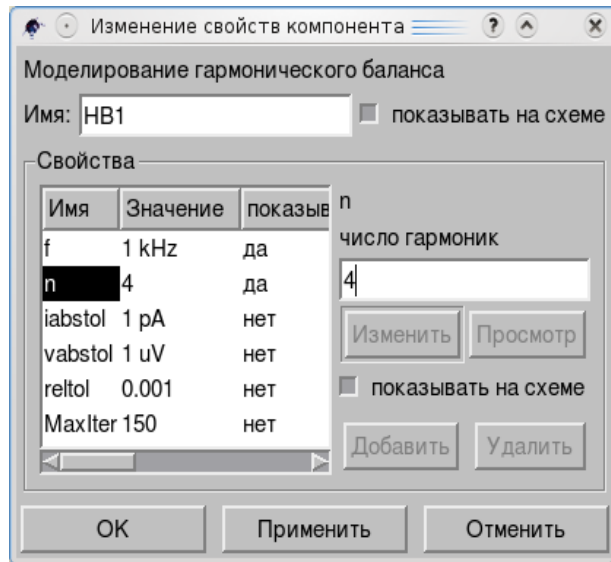
Есть еще несколько видов моделирования, не упомянутых в главе «Симуляция».

Гармонический баланс

Этот вид моделирования еще в работе, но уже позволяет вам увидеть что-то интересное. Каждый из нас знает, что встречно диодный ограничитель из двух встречно включенных диодов используется довольно часто. А как он выглядит с точки зрения гармоник?

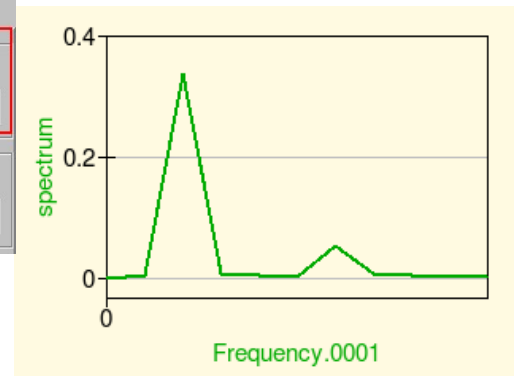
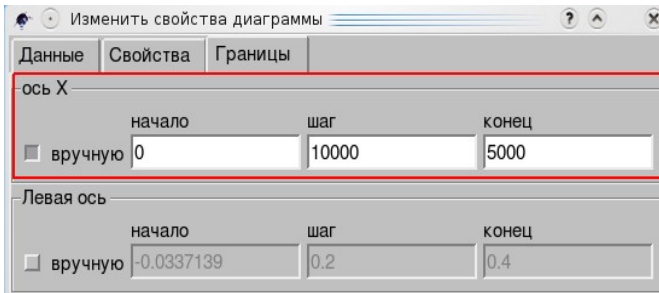


Вы можете увеличить количество наблюдаемых гармоник в диалоговом окне **Гармонического баланса**.



Уравнение: $spectrum = \text{Time2Freq}(\text{out.Vt}, \text{time})$,
означает дискретное преобразование Фурье функции $\text{out}(t)$, интерпретируя ее физически.

Вы можете изменить вид спектральной диаграммы через ее свойства (уменьшив параметр **конец** в 10 раз)



И очень интересные результаты вы можете получить в следующем эксперименте.

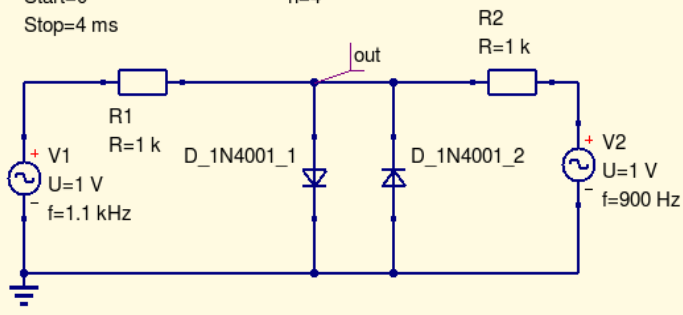


transient simulation

TR1
Type=lin
Start=0
Stop=4 ms

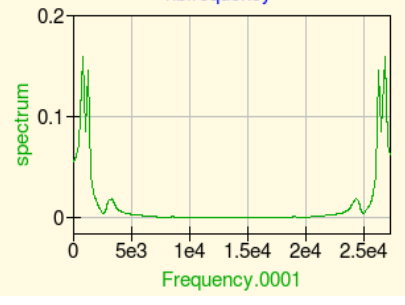
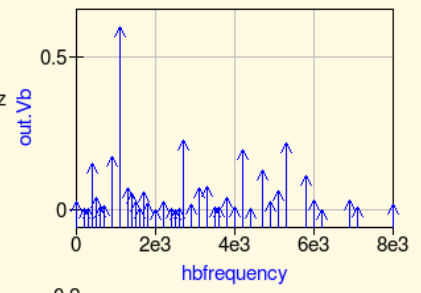
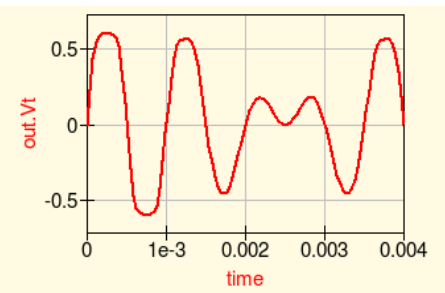
Harmonic balance simulation

HB1
f=1 kHz
n=4



Equation

Eqn1
spectrum=Time2Freq(out.Vt,time)





Моделирование S-параметров

Симуляция S-параметров — это, аналогично **Моделированию на переменном токе**, малосигнальный анализ в частотном диапазоне.

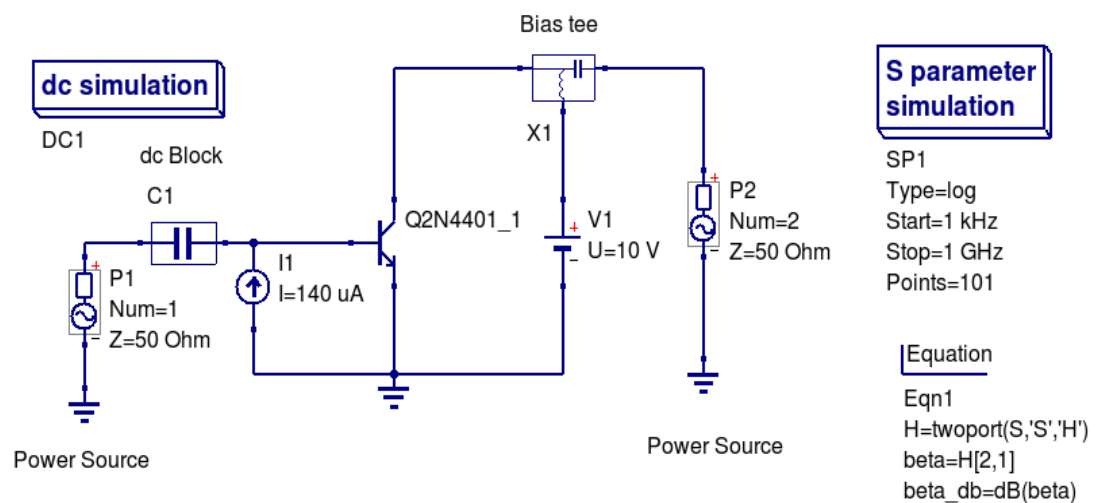
Примечание: *Двух-портовая сеть* (или *четырёхполюсник*) — это электрическая цепь или устройство с двумя *парам* выводов. Два вывода образуют *порт*, если они удовлетворяют основным требованиям, известным как *условия порта*: тот же ток должен входить и выходить из порта. Примеры включают малосигнальные модели транзисторов, фильтры и согласующие схемы. Анализ пассивных четырёхполюсников — следствие обратимости теорем впервые выведенных Лоренцем.

Четырёхполюсник делает возможным выделение либо всей цепи или ее части и замену на характеристические параметры. Когда это сделано, выделенная часть становится «черным ящиком» с набором характерных свойств, позволяющих нам абстрагироваться от физического содержания, что упрощает анализ. Любая линейная цепь с четырьмя выводами может быть преобразована в двух-портовую сеть при условии, что она не содержит независимых источников и удовлетворяет условиям порта.

Параметры, используемые для описания четырёхполюсника: z , y , h , g , и T . Они обычно представлены в матричной нотации и устанавливают отношения между переменными

V1 = Input voltage
V2 = Output voltage
I1 = Input current
I2 = Output current

Эти переменные (токов и напряжений) наиболее полезны на умеренно низких частотах. На высоких частотах (т.е., микроволновых) использование переменных мощности и энергии подходит больше, а двух-портовое ток-напряжение приближение, которое здесь обсуждается, заменяется приближением, базирующимся на параметрах матрицы рассеяния (S-параметрах). [Wikipedia]



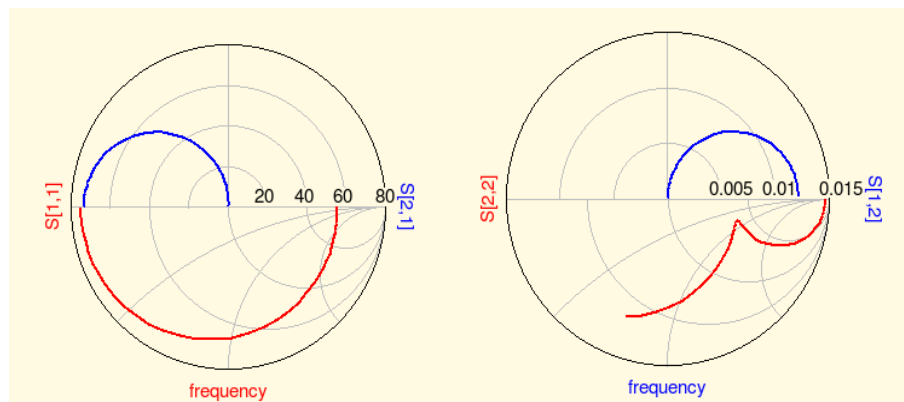


Подобно установкам для моделирования на переменном токе, установки S-параметров на картинке выше используют те же смещения. Установки будут использоваться для определения частоты единичного усиления биполярного транзистора (схема была описана выше, но есть резон повторить еще раз).

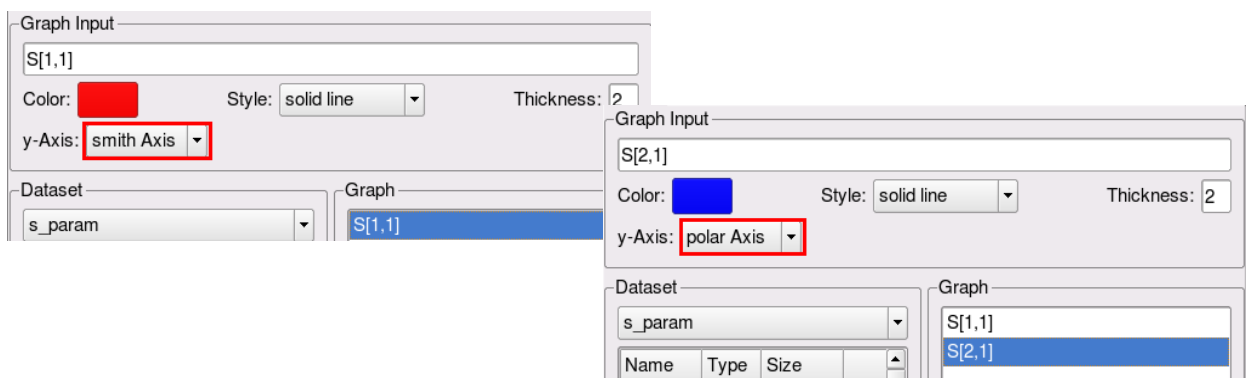
Два **Источника питания** P1 и P2 требуются для двух-портового **Моделирования S-параметров**. Они могут быть найдены на закладке **Компоненты** в группе **источники**. В зависимости от числа этого рода источников выполняется одно-портовое, двух-портовое или много-портовое моделирование. Свойство *Num* источников определяет размещение входов в результирующей матрице S-параметров. Свойство *Z* определяет базовый импеданс (опорное полное сопротивление) S-параметров.

Дополнительная **развязка от постоянного тока** (группа дискретные компоненты) C1 в базовой цепи и **Смещение T** (дискретные компоненты) X1 в коллекторной цепи используются для развязки между источниками постоянного тока, задающими смещение, и внутренним импедансом **Источников питания**. Также компонент **Смещение T** гарантирует, что сигнал от источника P2 не будет закорочен через **Источник напряжения постоянного тока** V1. Такой же результат достигается для источника постоянного тока I1 в базовой цепи. Это представлено идеальным открытым источником переменного тока.

Само **Моделирование S-параметров** определяется размещением блока SP1 на схеме. Уравнения содержат функцию двух-портового преобразования, которое преобразует результирующий параметр S в соответствующий H-параметр H. И теперь усиление по переменному току h_{21} вычисляется и преобразуется в dB.



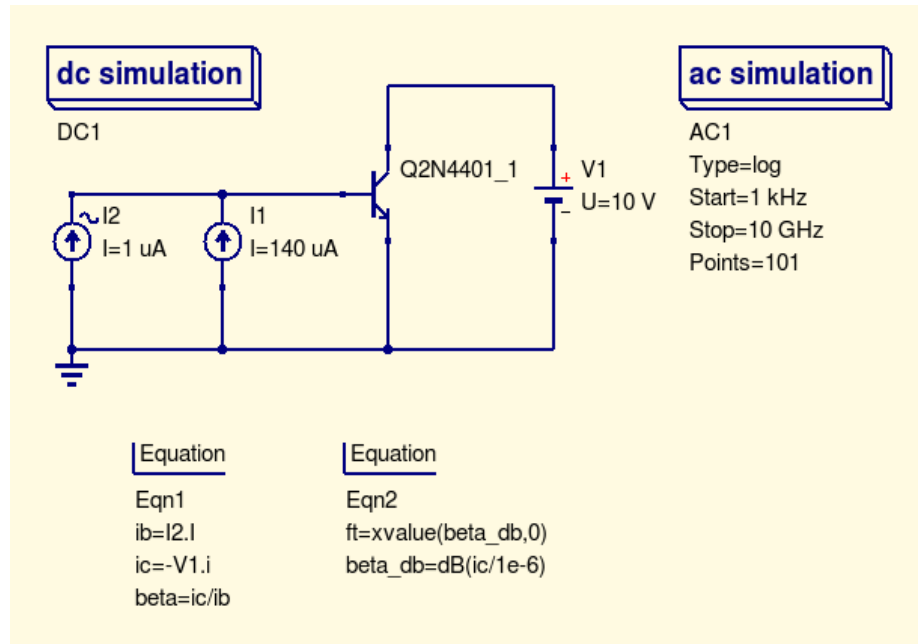
Для получения S-параметров биполярного транзистора в таком виде вы должны использовать свойства диаграмм.



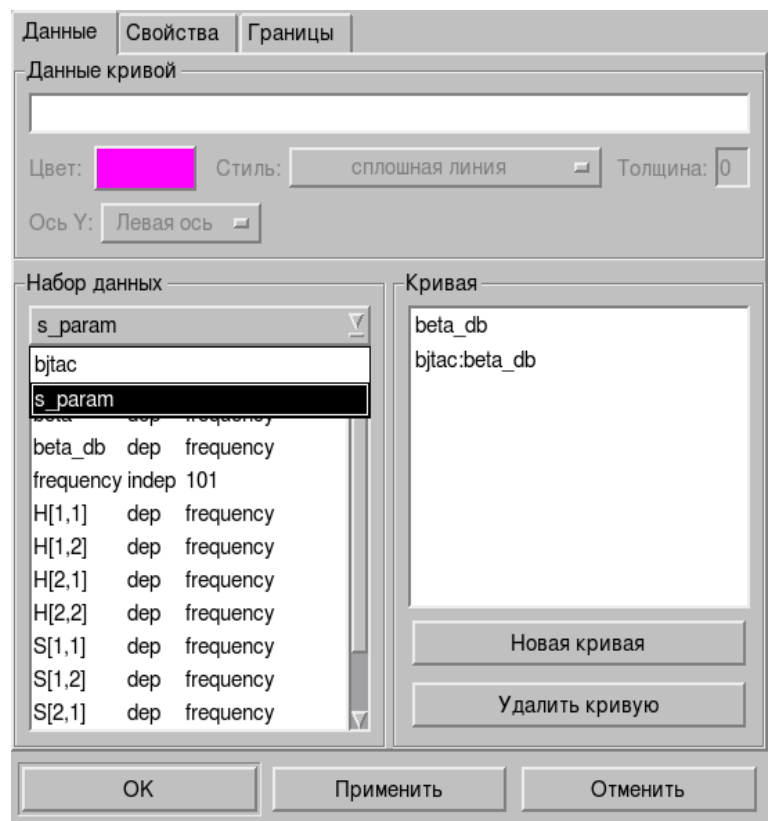


На картинке выше четыре комплексных S-параметра отображены на двух Полярных смешанных диаграммах Смита, которые показывают, что можно ожидать от типичного биполярного транзистора.

Используя вычисленные H-параметры, мы можем сравнить результаты Моделирования S-параметров с теми, что получены в Моделировании на переменном токе.



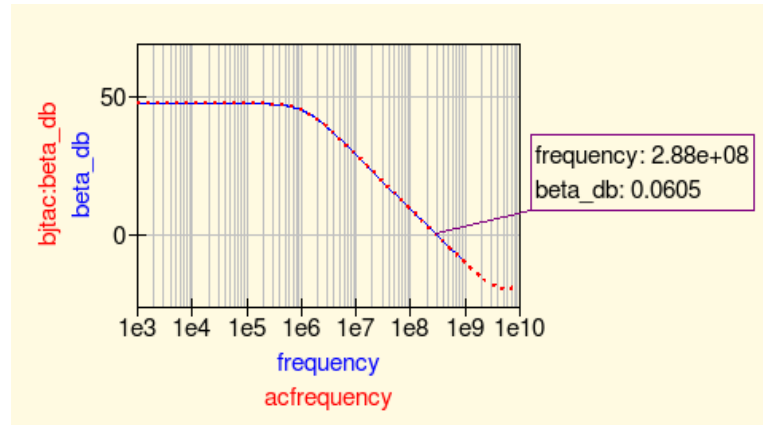
Примечание: оба файла должны быть в одном проекте.



В диалоговом окне диаграммы нажмите кнопку ниже надписи **Набор данных** со стрелкой вниз, чтобы открыть новые данные («bjtac» на картинке). Новый набор данных даст вам кривую **beta_db**.



Следующий рисунок показывает, что кривые **beta dB** обеих установок симуляций прекрасно совпадают. А частота единичного усиления приблизительно 288 МГц.

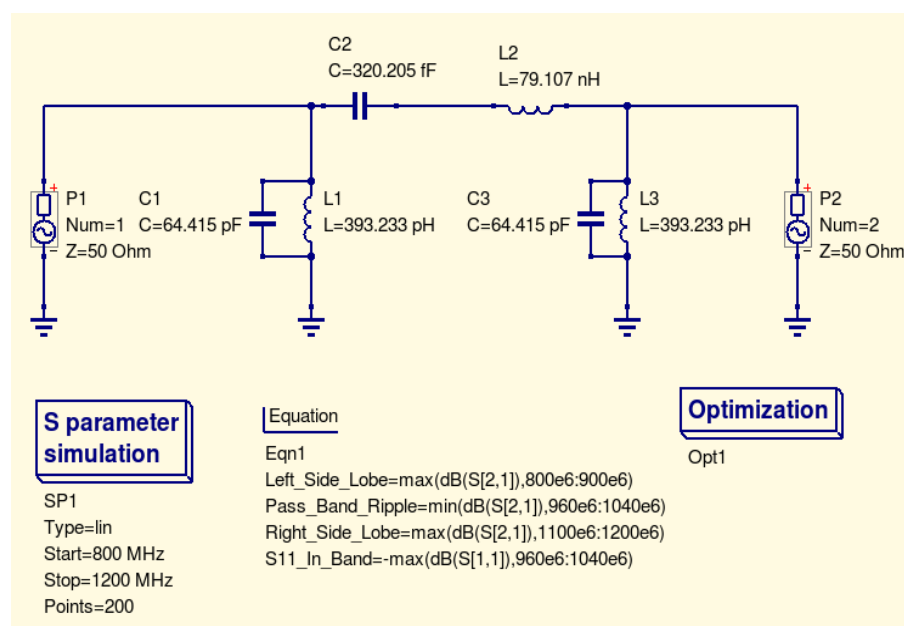


Оптимизация

Для оптимизации цепей Qucs использует программное средство ASCO (<http://asco.sourceforge.net/>). Краткое описание того, как подготовить схему, выполнить и интерпретировать результаты, дано ниже. Перед выполнением этой функции следует установить на компьютер ASCO.

Оптимизация цепи — это ничто иное, как минимизация функции стоимости. Это могут быть либо время задержки или фронта для цифровой схемы, мощность или усиление для аналоговой. Другая возможность — определение проблем оптимизации, как композиции функций, главное в этом случае определение добротности.

Для установок netlist для оптимизации должны быть добавлены две вещи в уже существующий netlist: вставлено уравнение(ия) и компонент — блок оптимизации. Возьмем схему на картинке ниже (вы может найти ее в папке «Examples» пакета ASCO).





Теперь откроем компонент **Оптимизация** и выберем закладку **Алгоритм**. Из существующих параметров особое внимание следует уделить «**Максимальному числу итераций**», «**Постоянной F**» и «**Фактору пересечения**». Чрезмерные или недостаточные значения могут привести к преждевременной сходимости оптимизации на локальном минимуме или к очень большому времени процесса оптимизации.

Параметр	Значение
Метод:	DE/rand-to-best/1/exp
Максимальное число итераций:	50
Цикл обновления выхода:	2
Число источников:	20
Постоянная F:	0.85
Фактор пересечения:	1
Начальное число для генератора псевдослучайных чисел:	3
Минимальный разброс стоимости:	1e-6
Стоимостные цели:	10
Стоимостные ограничения:	100

Закладка (ниже) **Переменные** определяет, какие элементы цепи будут выбраны из допустимого диапазона. Имена переменных относятся к идентификаторам, размещенным в свойствах компонентов, а не к именам компонентов.

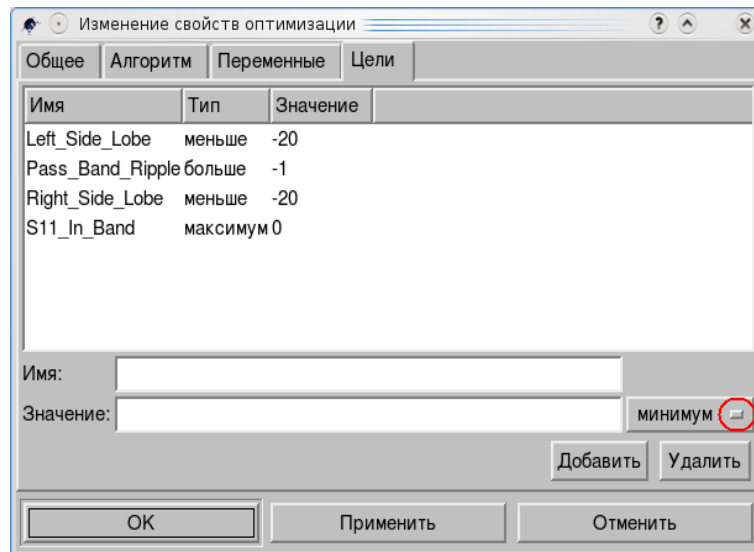
Имя	активно	начальное	мин	макс	Тип
C3	да	64.4e-12	50e-12	80e-12	линейное вещественное
C2	да	320.2e-15	300e-15	340e-15	линейное вещественное
L2	да	79.1e-9	60e-9	100e-9	линейное вещественное
L1	да	393.2e-12	350e-12	450e-12	линейное вещественное
C1	да	64.4e-12	50e-12	80e-12	линейное вещественное

Имя:	L3	<input type="checkbox"/>	активно		
начальное:	393.2e-12	мин:	350e-12	макс:	450e-12
Тип:	линейное вещественное	<input type="button" value="Добавить"/>	<input type="button" value="Удалить"/>		

После того, как имя и параметры в соответствующие поля введены, щелкните по кнопке **Применить**, чтобы переместить их в верхнее окно.

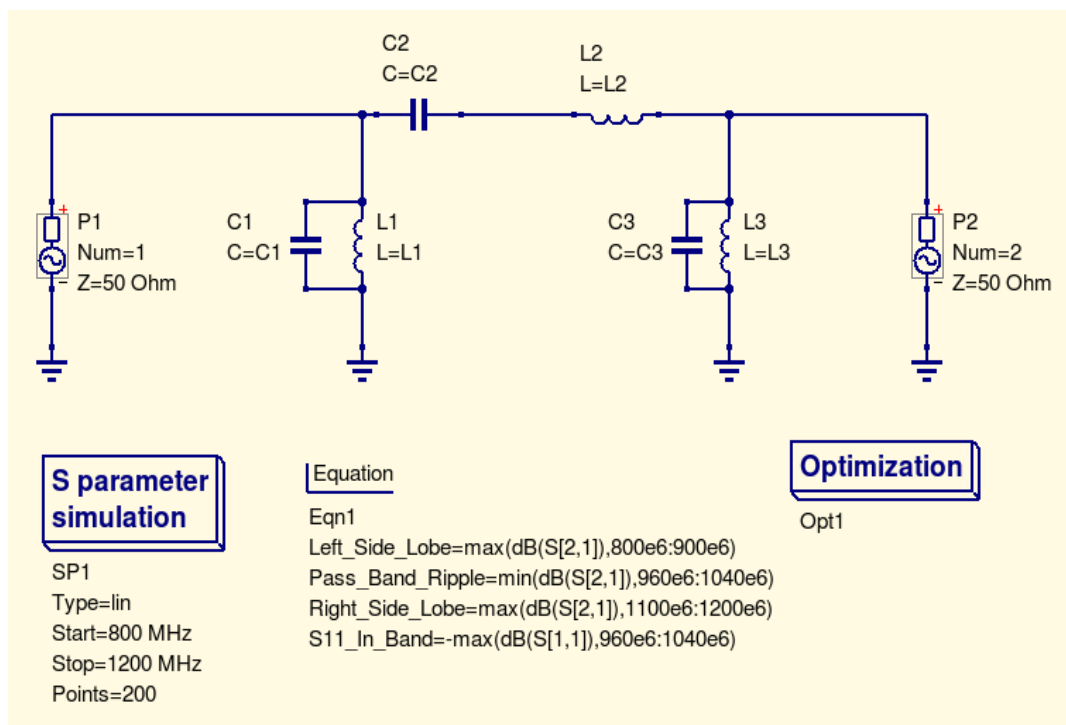


И, наконец, перейдите к закладке Цели, где определяются цели (максимизировать, минимизировать) и ограничения (меньше, больше, равно). Затем ASCO автоматически скомбинирует их в единую функцию стоимости, которая и будет минимизирована.

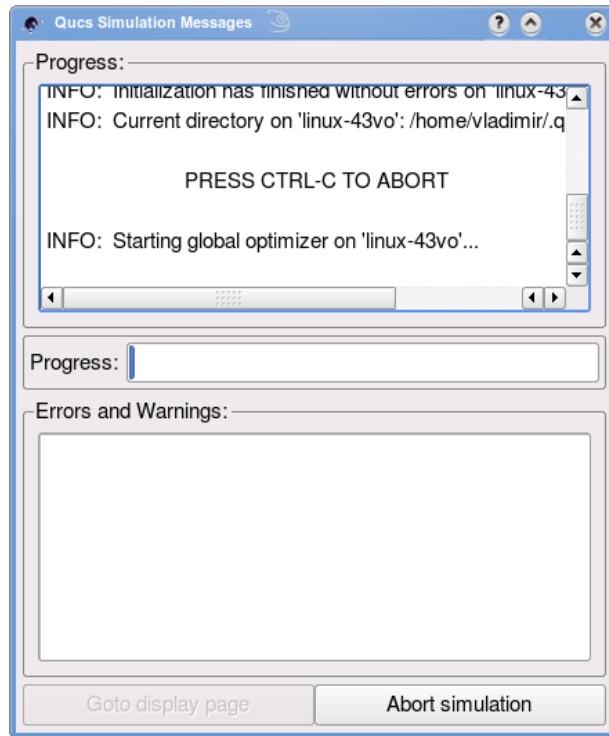


Имя и Значение вы заполняете вручную и выбираете ограничения из выпадающего списка под отмеченной кнопкой.

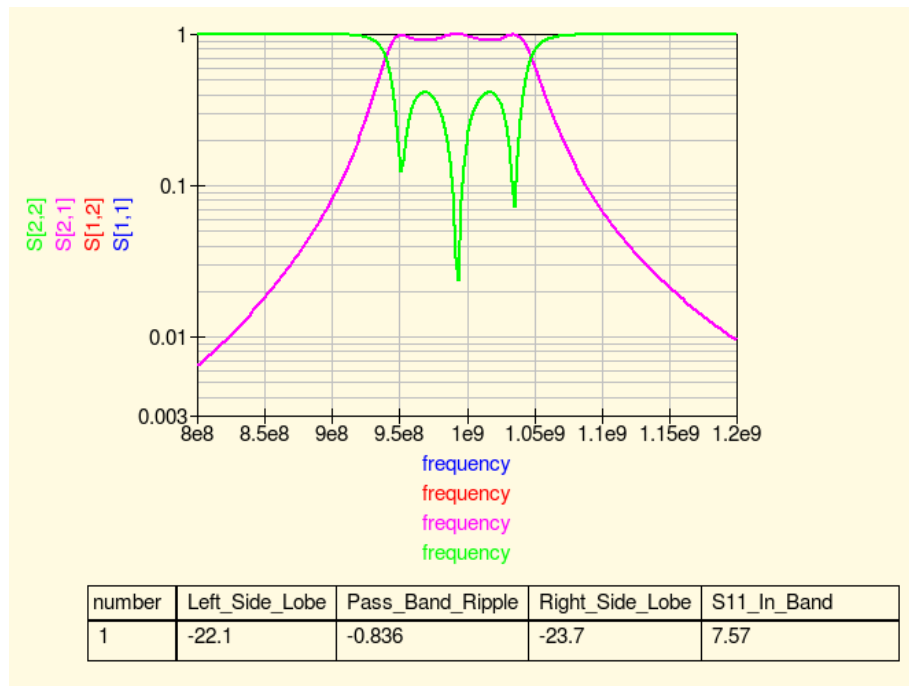
Следующий шаг — изменить схему, как показано ниже, и определить, какие элементы схемы будут оптимизированы.



И последний шаг — выполнить оптимизацию, то есть, моделирование, например, нажав клавишу **F2**.



Когда процесс завершится, что займет несколько секунда на современном компьютере, наилучшие результаты симуляции будут показаны на странице графиков.





Наилучшие параметры цепи можно найти в диалоге **оптимизации** на закладке **Переменные**. Они имеют начальные значения для каждой представленной переменной.

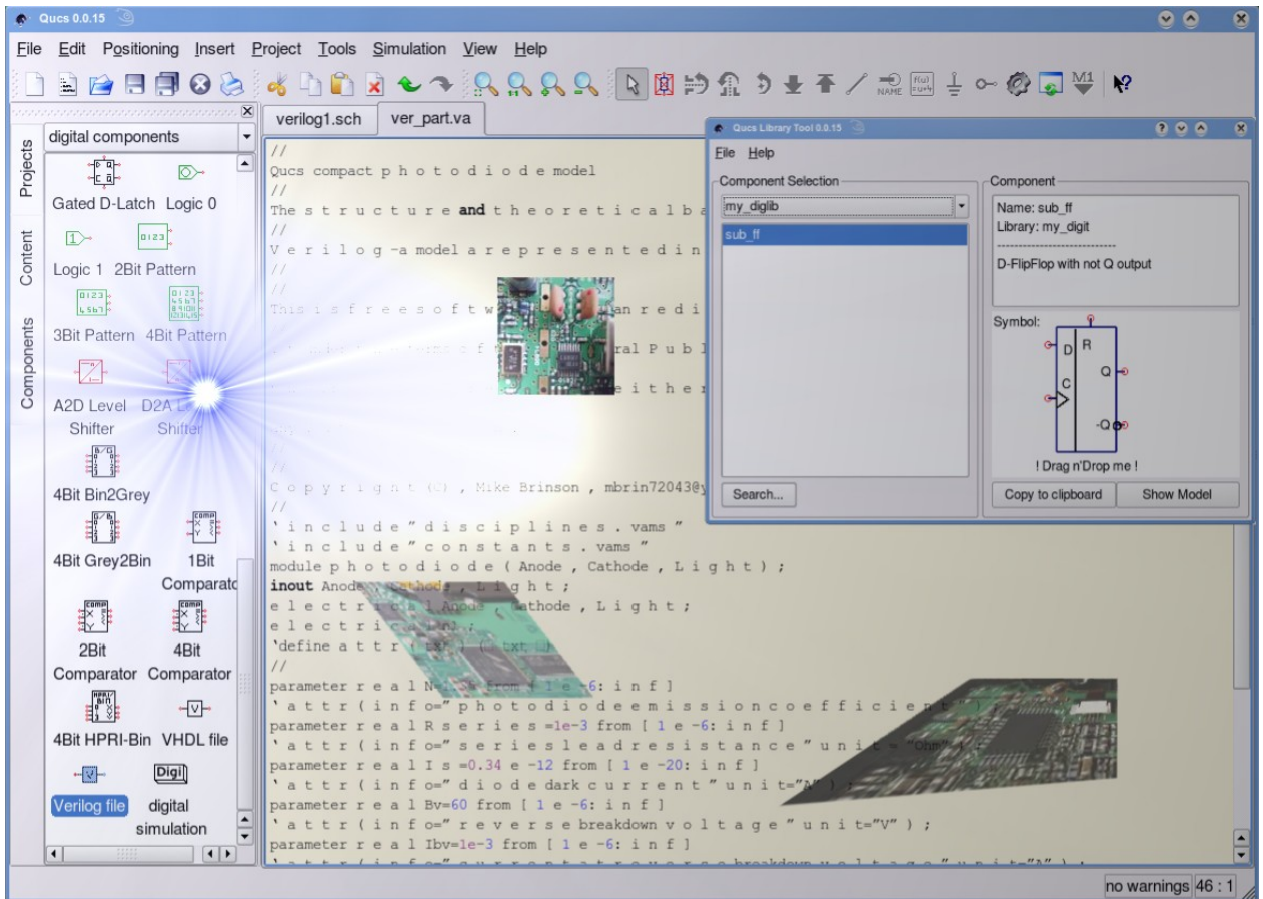
Имя	активно	начальное	мин	макс	Тип
C1	да	<u>5.809397E-11</u>	50e-12	80e-12	линейное вещественное
L1	да	<u>4.436857E-10</u>	350e-12	450e-12	линейное вещественное
L2	да	<u>8.482298E-08</u>	60e-9	100e-9	линейное вещественное
C2	да	<u>3.034064E-13</u>	300e-15	340e-15	линейное вещественное
C3	да	<u>6.610658E-11</u>	50e-12	80e-12	линейное вещественное
L3	да	<u>3.887440E-10</u>	350e-12	450e-12	линейное вещественное

Имя: активно

начальное: мин: макс:

Тип:

7. Добавление компонентов в Qucs





Содержание раздела добавление компонентов

7.1	Spice модели.....	126
7.2	Моделирование 555 таймера.....	132
7.3	Verilog моделирование.....	139
7.4	Макромоделирование.....	143
7.5	Еще немного о компонентах.....	148



7.1 Spice модели

Множество основных компонентов схем и симуляций найденных для SPICE пригодны и в Qucs. За последние три десятилетия язык netlist симулятора цепей SPICE стал стандартом для описания, обмена и публикаций моделей полупроводниковых устройств и данных электрических цепей. Сегодня большинство производителей полупроводников предоставляют SPICE модели или netlists подсхем своих дискретных компонентов или интегрированных схем.

Одна область, где Qucs и SPICE различаются очень существенно, это в их форматах файла netlist электрической цепи. Qucs не может непосредственно симулировать стандартные цепи SPICE netlist, необходимо конвертировать их в Qucs эквивалент до симуляции. Цель этого раздела, во-первых, ввести читателя в технику, позволяющую симулировать SPICE netlist в Qucs, во-вторых, показать те ограничения, что накладывает процесс конвертации, и, наконец, показать, как, вероятно, Qucs будет доработан в будущем для совместимости со SPICE netlist.

Основы формата SPICE netlist

Входные данные симуляции SPICE — это текстовые файлы, которые описывают структуру цепи, данные компонентов и требуемые задачи симуляции для цепи, чьи характеристики подлежат симулированию. Подобные текстовые файлы формируют основные входные данные для механизма SPICE симулятора, и обычно включают:

- Заглавное предписание
- Имена узлов схемы
- Значения элементов схемы
- Описания источников напряжения и тока
- Команды анализа
- Предписания выходных данных
- Описания остальных команд

В SPICE 2 имена узлов цепей (сетей) идентифицированы целыми числами от 0 до 9999. SPICE 3 позволяет смешивать буквы и цифры для имен узлов. Все узлы схемы должны иметь путь протекания тока к земле. Узел земли всегда node 0 и рассматривается глобальным.

Значения элементов схемы выражаются целыми или действительными числами в научной нотации, например, 5, 0.5e1 5.0 или в инженерной нотации, использующей суффиксы. Допустимы в SPICE суффиксы: f = 1e-15 (femto), p = 1e-12 (pico), n = 1e-9 (nano), u = 1e-6 (micro), mil = 25e-6, m = 1e-3 (milli), k = 1e3 (kilo), meg = 1e6 (mega), g = 1e9 (giga) и t = 1e12 (tera). Аббревиатуры единиц компонентов допустимы в описании значений схемы. Однако, она не должна быть отделена от присвоенных им значений пробелами. Аббревиатуры наиболее общих единиц: V = Volt, A = Amps, Hz = Hertz, ohm = Ohm(Ω), H = Henry, F = Farad и deg = Degree. Файлы входных данных SPICE имеют следующий формат:



1. Заголовок, начинающийся со звездочки (*), знака строки комментария
2. Описание схемы
3. Директивы симуляции
4. Директивы выходных данных **.end**

Типичный файл входных данных SPICE для цепи с дискретными компонентами показан ниже:

```
* A two-stage BJT amplifier.  
*  
* Input node 2, output node 9  
* Power supply Vcc connected to node 10  
*  
c1 2 3 10uf  
r1 3 10 200k  
r2 3 0 50k  
r5 10 4 12k  
q1 4 3 5 qmod  
r6 5 0 3.6k  
c2 4 6 10uf  
c4 5 0 15uf  
r3 10 6 120k  
r4 6 0 30k  
r7 10 7 6.8k  
q2 7 6 8 qmod  
r8 8 0 3.6k  
c5 8 0 25uf  
c3 7 9 10uf  
*  
.model qmod npn (is=0.2fa bf=50 br=1 rb=5 rc=1 re=0  
+ cje=0.4pf vje=0.8 me=0.4 cjc=0.5pf vjc=0.8 ccs=1pf va=100)  
*  
.end
```

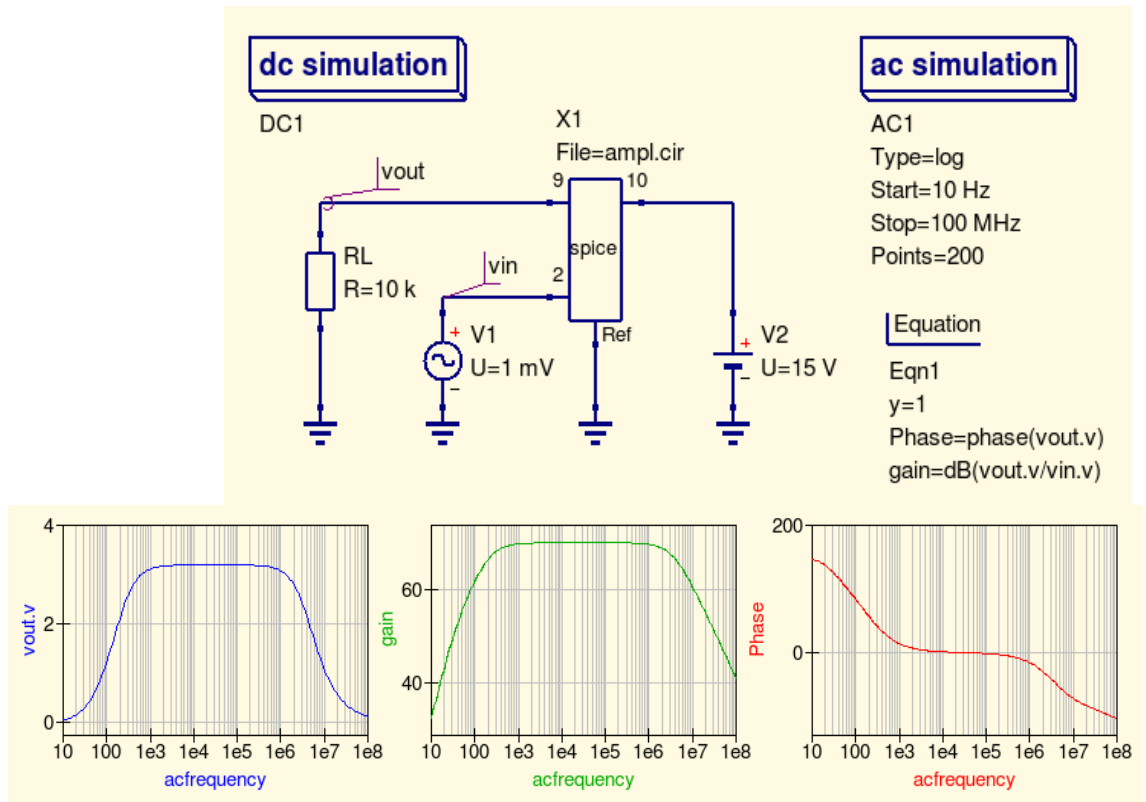
В этом netlist все узлы показаны числами, следуя соглашению об именах узлов в SPICE 2. Также источник питания, генератор сигнала переменного напряжения и выходная нагрузка здесь не включены. По существу, netlist, представленный выше описывает усилитель без внешних компонентов, подключенных к нему. Хотя Qucs не может непосредственно симулировать SPICE netlists, программа имеет часть, названную QUCSCONV, для конвертации из SPICE в Qucs netlist. Эта программа берет в качестве входного файл SPICE netlist и выдает эквивалентный файл формата Qucs netlist. Qucs netlist файл может читаться и симулироваться механизмом Qucs симулятора. Чтобы сделать процесс прозрачным и действительно понятным пользователю, этап конвертирования симулируемого файла SPICE netlist был автоматизирован через Qucs GUI команду моделирования (клавиша **F2**).

Файлы SPICE netlist могут быть привязаны к Qucs SPICE netlist схемному символу. Который, в свой черед, может на схеме быть соединен с любым другим подходящим символом компонента Qucs или с символом, определенным пользователем. Рисунок ниже показывает результирующую схему для двухкаскадной ВЛТ цепи.

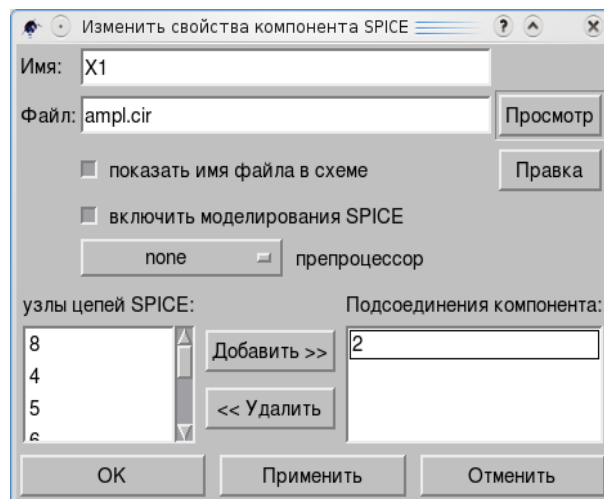
На этой диаграмме внешние источники напряжения и нагрузка усилителя были



добавлены, как обычные иконки Qucs для моделирования цепи и на постоянном, и на переменном токе. В процессе симуляции Qucs интерпретирует компоненты SPICE netlist, как подсхему и генерирует соответствующий Qucs netlist код. Например, netlist, показанный далее, иллюстрирует стиль Qucs netlist кода для двухкаскадного ВТТ усилителя. Симуляция усилителя дает выходные осциллограммы показанные под схемой.



Несколько слов о том, «как». Если вы берете текст spice файла из другого текстового файла, будьте внимательны: «100 k» и «100k» — это разное написание. Файл spice должен иметь расширение «.cir». После добавления компонента схема SPICE из файловых компонентов закладки Компоненты вы должны открыть его диалоговое окно. Если с текстом все в порядке, вы увидите:



В левом окне узлы, и, используя кнопку **Добавить**, вы можете переместить их в правое окно. Эти узлы будут показаны на схеме.



```
.Def:ampl_cir _net9 _net10 _net2 _ref
  C:C3 _net7 _net9 C="10uF"
  C:C5 _net8 _ref C="25uF"
  R:R8 _net8 _ref R="3.6k"
  BJT:Q2 _net6 _net7 _net8 _ref Type="npn" Is="0.2fA" Bf="50" Br="1"
  Rb="5" Rc="1" Re="0" Cje="0.4pF" Vje="0.8" Mje="0.4" Cjc="0.5pF"
  Vjc="0.8" Cjs="1pF" Vaf="100" Nf="1" Nr="1" Ikf="0" Ikr="0" Var="0"
  Ise="0" Ne="1.5" Isc="0" Nc="2" Rbm="0" Irb="0" Mjc="0.33" Xcjc="1"
  Vjs="0.75" Mjs="0" Fc="0.5" Vtf="0" Tf="0" Xtf="0" Itf="0" Tr="0"
  R:R7 _net10 _net7 R="6.8k"
  R:R4 _net6 _ref R="30k"
  R:R3 _net10 _net6 R="120k"
  C:C4 _net5 _ref C="15uF"
  C:C2 _net4 _net6 C="10uF"
  R:R6 _net5 _ref R="3.6k"
  BJT:Q1 _net3 _net4 _net5 _ref Type="npn" Is="0.2fA" Bf="50" Br="1"
  Rb="5" Rc="1" Re="0" Cje="0.4pF" Vje="0.8" Mje="0.4" Cjc="0.5pF"
  Vjc="0.8" Cjs="1pF" Vaf="100" Nf="1" Nr="1" Ikf="0" Ikr="0" Var="0"
  Ise="0" Ne="1.5" Isc="0" Nc="2" Rbm="0" Irb="0" Mjc="0.33" Xcjc="1"
  Vjs="0.75" Mjs="0" Fc="0.5" Vtf="0" Tf="0" Xtf="0" Itf="0" Tr="0"
  R:R5 _net10 _net4 R="12k"
  R:R2 _net3 _ref R="50k"
  R:R1 _net3 _net10 R="200k"
  C:C1 _net2 _net3 C="10uF"
.Def:End

Sub:X1 vout _net0 vin gnd Type="ampl_cir"
Vac:V1 vin gnd U="1 mV" f="1 kHz" Phase="0" Theta="0"
.DC:DC1 Temp="26.85" reltol="0.001" abstol="1 pA" vntol="1 uV"
saveOPs="no" MaxIter="150" saveAll="no" convHelper="none"
Solver="CroutLU"
.AC:AC1 Type="log" Start="10 Hz" Stop="100 MHz" Points="200"
Noise="no"
Eqn:Eqn1 y="1" Phase="phase(vout.v)" gain="dB(vout.v/vin.v)"
Export="yes"
Vdc:V2 _net0 gnd U="15 V"
R:RL gnd vout R="10 k" Temp="26.85" Tc1="0.0" Tc2="0.0" Tnom="26.85"
```

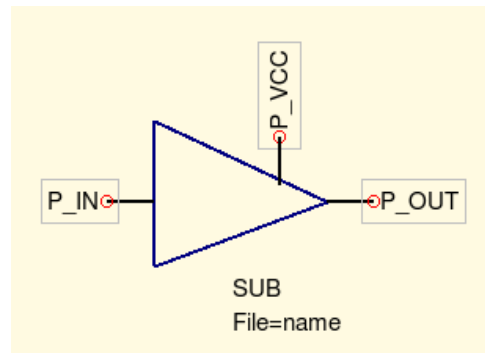
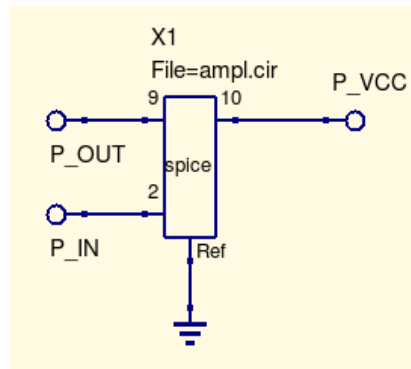
Формат Qucs netlist для двухкаскадного ВТТ усилителя.

Примечание: В этом листинге текст для Q1 и Q2 был отредактирован так, чтобы он уместился на странице.



Определение символов для компонентов Qucs схема SPICE

Qucs автоматически генерирует символ для компонента **схема SPICE** и не позволяет пользователю редактировать полученный символ. Одно из неудобств такого положения дел — появление выводов входов и выходов в местах противоположных нормальному прохождению сигнала. Чтобы преодолеть это ограничение, пользователь может создать свой символ, с которым компонент схема SPICE будет встроен в схему. Рисунок ниже иллюстрирует такой символ для двухкаскадного BJT усилителя и полученного Qucs netlist для нового символа. Из этого можно заключить, что добавление **схемы SPICE** с определенным пользователем символом представляет собой дополнительную подсхему, вызываемую результирующим Qucs netlist, что, вероятно, не слишком высокая плата за те удобства, которые определенный пользователем символ привносит в остальной процесс моделирования.



Формат Qucs netlist для двухкаскадного BJT усилителя, представленного символом, определенным пользователем:

```
.Def:ampl_cir _net9 _net10 _net2 _ref
  C:C3 _net7 _net9 C="10uF"
  C:C5 _net8 _ref C="25uF"
  R:R8 _net8 _ref R="3.6k"
  BJT:Q2 _net6 _net7 _net8 _ref Type="npn" Is="0.2fA" Bf="50" Br="1"
  Rb="5" Rc="1" Re="0" Cje="0.4pF" Vje="0.8" Mje="0.4" Cjc="0.5pF"
  Vjc="0.8" Cjs="1pF" Vaf="100" Nf="1" Nr="1" Ikf="0" Ikr="0" Var="0"
  Ise="0" Ne="1.5" Isc="0" Nc="2" Rbm="0" Irb="0" Mjc="0.33" Xcjc="1"
  Vjs="0.75" Mjs="0" Fc="0.5" Vtf="0" Tf="0" Xtf="0" Itf="0" Tr="0"
  R:R7 _net10 _net7 R="6.8k"
  R:R4 _net6 _ref R="30k"
  R:R3 _net10 _net6 R="120k"
  C:C4 _net5 _ref C="15uF"
  C:C2 _net4 _net6 C="10uF"
  R:R6 _net5 _ref R="3.6k"
  BJT:Q1 _net3 _net4 _net5 _ref Type="npn" Is="0.2fA" Bf="50" Br="1"
  Rb="5" Rc="1" Re="0" Cje="0.4pF" Vje="0.8" Mje="0.4" Cjc="0.5pF"
  Vjc="0.8" Cjs="1pF" Vaf="100" Nf="1" Nr="1" Ikf="0" Ikr="0" Var="0"
  Ise="0" Ne="1.5" Isc="0" Nc="2" Rbm="0" Irb="0" Mjc="0.33" Xcjc="1"
  Vjs="0.75" Mjs="0" Fc="0.5" Vtf="0" Tf="0" Xtf="0" Itf="0" Tr="0"
  R:R5 _net10 _net4 R="12k"
  R:R2 _net3 _ref R="50k"
  R:R1 _net3 _net10 R="200k"
  C:C1 _net2 _net3 C="10uF"
```



```
.Def:End

Sub:X1 vout _net0 vin gnd Type="ampl_cir"
Vac:V1 vin gnd U="1 mV" f="1 kHz" Phase="0" Theta="0"
.DC:DC1 Temp="26.85" reltol="0.001" abstol="1 pA" vntol="1 uV"
saveOPs="no" MaxIter="150" saveAll="no" convHelper="none"
Solver="CrouthLU"
.AC:AC1 Type="log" Start="10 Hz" Stop="100 MHz" Points="200"
Noise="no"
Eqn:Eqn1 y="1" Phase="phase(vout.v)" gain="dB(vout.v/vin.v)"
Export="yes"
Vdc:V2 _net0 gnd U="15 V"
R:RL gnd vout R="10 k" Temp="26.85" Tc1="0.0" Tc2="0.0" Tnom="26.85"
```

Примечание: В этом листинге текст для Q1 и Q2 был отредактирован так, чтобы он уместился на странице.

Поддержка SPICE подсем

Хотя Qucs интерпретирует SPICE netlist компоненты как подсхемы, процесс конвертации SPICE в Qucs netlist все еще позволяет SPICE подсхемам быть определенными в файле SPICE при конвертации. Такие подсхемы впоследствии становятся локальными подсхемами для компонента **схемы SPICE**, к которому они прикреплены. Что, в свою очередь, позволяет сложные схемы, состоящие из взаимосвязанных, но часто различных, блоков представлять единственным символом в схемах Qucs. В таких случаях конечный символ представляет подсекцию полной схемы иначе, чем простая функция подсхемы единственной цепи.

Ограничения при конвертации SPICE netlists

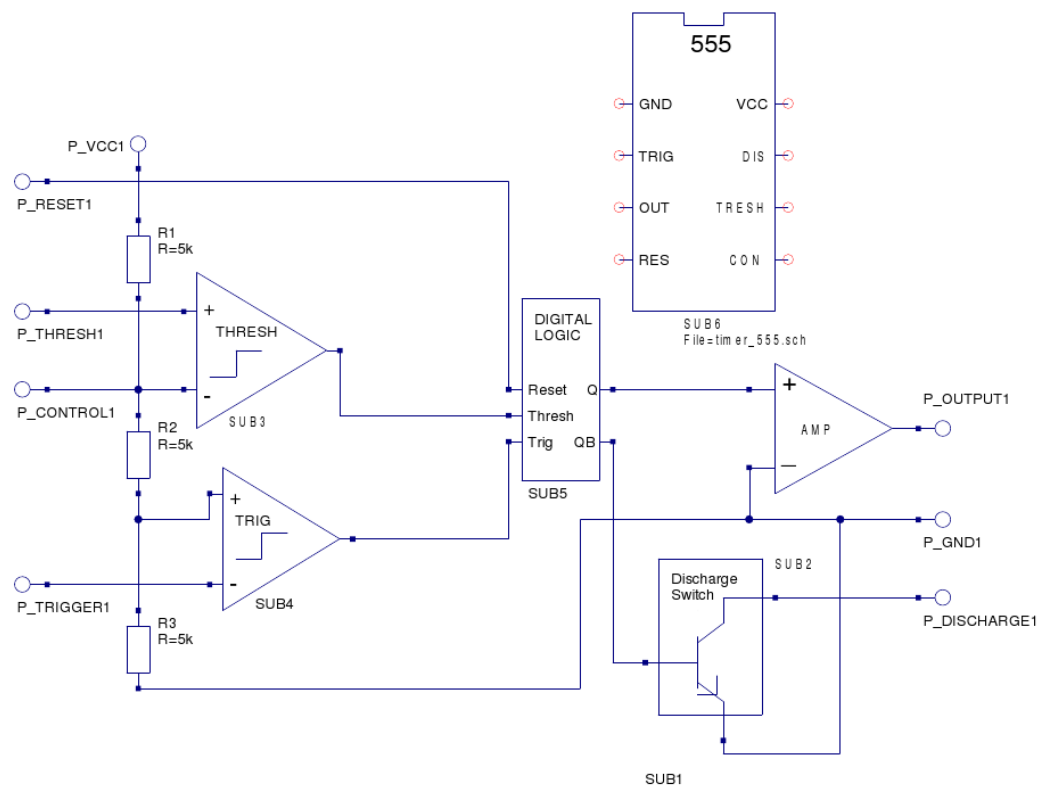
Не все SPICE netlists могут быть конвертированы в Qucs netlist формат и моделироваться Qucs. Для этого есть ряд причин. Первая и очевидная обязана тому факту, что некоторые SPICE компоненты совсем не были реализованы в Qucs. В качестве примера можно указать на нелинейные источники напряжения и тока. Есть также и некоторые различия в деталях между реализацией компонентов SPICE и Qucs общих для обоих симуляторов, одно из них отсутствие PWL в независимых источниках тока и напряжения Qucs. Второе, что представляет серьезное ограничение, для тех, кто регулярно пишет SPICE netlists как часть работы по симуляции, ясно — Qucs содержит много больше предопределенных примитивов компонентов, которые недоступны ни в SPICE 2, ни в SPICE 3 симуляторах. Но есть надежда, что дальнейшее развитие Qucs приведет к тому, что все компоненты SPICE будут представлены соответствующими в Qucs.



7.2 Моделирование 555 таймера

Таймер 555 один из первых примеров микросхемы смешанного типа, которая включает и аналоговые, и цифровые компоненты. Основное назначение 555 таймера — генерация единичных импульсов или сигналов с хорошей временной точностью. С добавленными одним или двумя внешними резисторами и одним конденсатором устройство может функционировать как моностабильный или астабильный импульсный осциллятор.

Таймер 555 трудно симулировать. В процессе операций он быстро переключается между двумя разными состояниями по постоянному току. Такие быстрые изменения становятся причиной ошибок сходимости симуляции на постоянном токе и симуляции переходных процессов. Большинство популярных симуляторов включают модель 555 таймера в некоторой форме, либо встроенной, либо в виде подсхемы, которые до некоторой степени функционируют. Эти модели обычно включают некоторое количество р-п переходов и нелинейных управляемых источников, удлиняющих время симуляции по сравнению с простейшими моделями. В основе 555 таймера два компаратора и RS-триггер. Блок-диаграмма основных функциональных элементов, составляющих 555 таймер показана ниже.



При разработке модели 555 в Qucs особое внимание было уделено сведению к минимуму количества р-п переходов, упрощению модели и сокращению времени симуляции. Выбор остановился на устоявшейся технике макро моделирования, где сигналы на выводах таймера хорошо моделируют сигналы реального устройства, но внутренние сигналы макро модели часто не раскрывают связи с «живыми» аналогами. Макромодель просто обрабатывает информацию о входных сигналах и выдает сигналы в правильном формате на выходе.



Модель Qucs 555 таймера

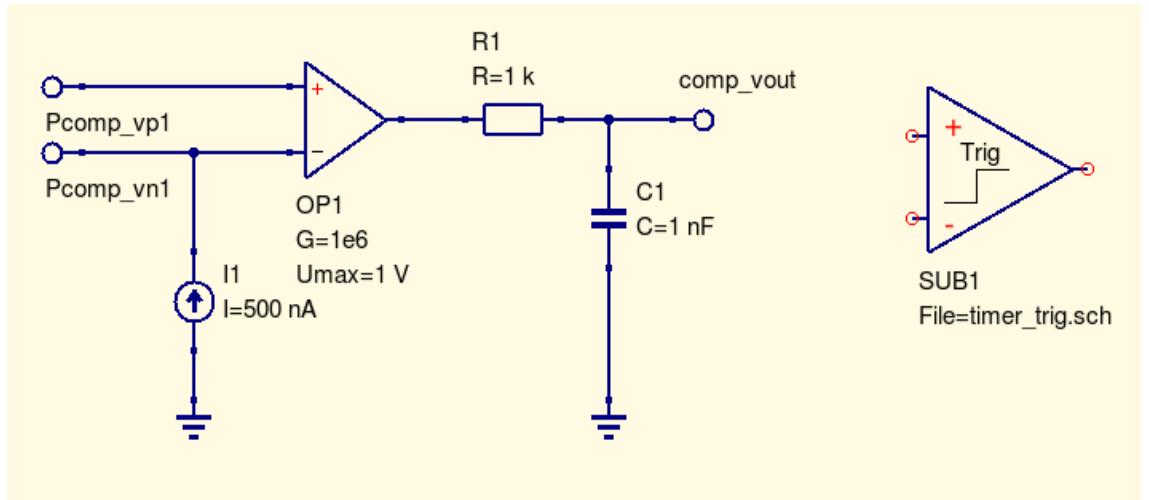
Рисунок выше иллюстрирует Qucs модель 555 таймера. В модели каждый из основных функциональных блоков был выделен в макромодельную подсхему, группирующую схожие типы компонентов вместе. По существу, модель включает только стандартные компоненты Qucs, совместная работа которых производит правильные выходные сигналы, что достигнуто за счет тщательного подбора пороговых параметров, логических уровней и времен фронтов, ограничениям напряжения.

Таймер 555 — это устройство с 8 выводами:

- Вывод 1 земля [GND] — минус питания, но обычно общий (0V).
- Вывод 2 триггер [TRIG] — входной вывод для нижнего компаратора. Используется для установки RS-триггера.
- Вывод 3 выход [OUT] — выход сигнала 555 таймера.
- Вывод 4 сброс [RES] — используется для сброса RS-триггера.
- Вывод 5 управление [CON] — прямой доступ к точке делителя $(2/3)V_{CC}$. Используется для опорного напряжения верхнего компаратора.
- Вывод 6 порог [THRESH] — вход для верхнего компаратора. Используется для сброса RS-триггера.
- Вывод 7 разряд [DIS] — коллекторный выход п-р-п ВТ переключателя. Используется для разряда внешнего время-задающего конденсатора.
- Вывод 8 VCC [VCC] — положительный вывод питания, обычно 5V, 10V или 15V.

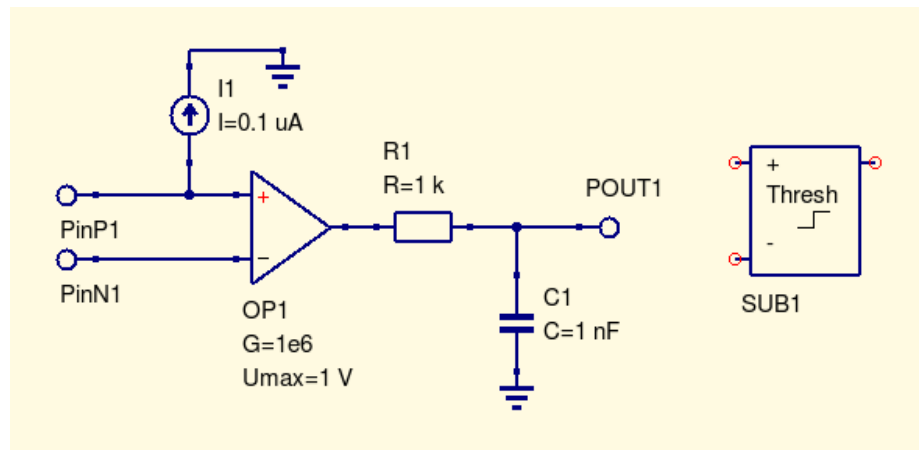
Макромодель триггерного компаратора

Входные выводы триггерного компаратора подключены к делителю $(1/3)V_{CC}$ и выводу 2 (TRIG) таймера. При входном сигнале компаратора ниже $(1/3)V_{CC}$ выход триггера переключается, устанавливая RS-триггер цифровой логической подсхемы. Это приводит к тому, что выходной сигнал 555 таймера переходит в высокое состояние. Вход триггера чувствителен к уровню сигнала. Переключение триггера произойдет, если импульс триггера останется в низком состоянии дольше времени ширины выходного импульса таймера. Схема триггерного компаратора также сохраняет состояние в пределах нескольких микросекунд, ограничивая минимум моностабильного выходного импульса значением около 10 мкс. Постоянный ток, его называют еще током триггера, проходит от вывода 2 (TRIG) во внешнюю цепь. Типичное значение этого тока 500нА устанавливает верхнюю границу для сопротивления, которое может быть включено между выводом 2 и землей. Схема макромодели триггерного компаратора показана ниже. Дифференциальный входной сигнал принимает операционный усилитель OP1. Он имеет усиление порядка $1e6$ (10^6), что дает разрешение входного дифференциального сигнала около 1мкВ. Выходное напряжение OP1 ограничено $\pm 1V$. Заметьте, верхний уровень сигнала +1V соответствует уровню сигнала логической «1». И, наконец, времена фронта и среза выходного напряжения триггерного компаратора устанавливаются постоянной времени $R1C1$. Эта цепь также добавляет время задержки для макромодели компаратора.



Макромодель порогового компаратора

Макромодель порогового компаратора показана на рисунке ниже. Она очень похожа на макромодель триггерного компаратора. Одна заметная разница в величине и направлении «порогового тока» вывода 6 (THRES), типовое значение 100нА и он входит в вывод 6 из внешней цепи. Пороговый компаратор используется для сброса RS-триггера в цифровом логическом блоке 555 таймера, приводя к тому, что выход таймера переходит в низкое состояние. Сброс происходит тогда, когда сигнал, приходящий на внешний вывод 6 (THRES) переходит выше напряжения $(2/3)V_{CC}$. И опять выход порогового компаратора чувствителен к уровню.



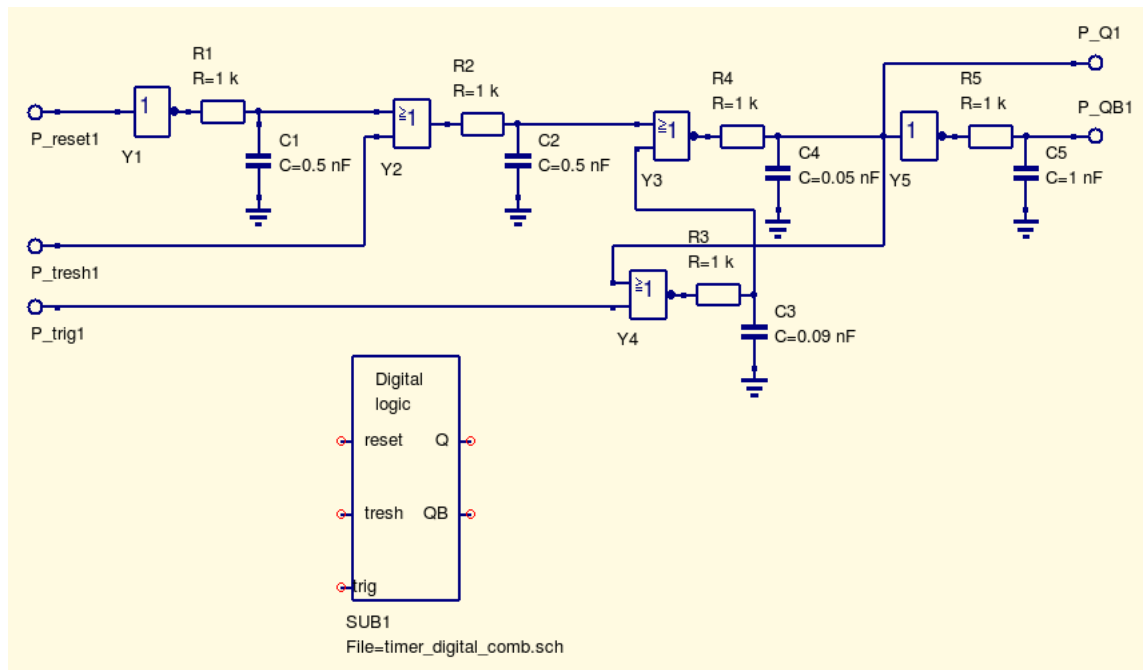
Макромодель цифровой логики

Таблица истинности RS-триггера получена с использованием вентилях NOR:

Set (S)	Reset (R)	Q (P-Q1)	QB (P-QB1)	Примечания
1	0	1	0	Состояние установлен
0	0	1	0	
0	1	0	1	Состояние сброшен
0	0	0	1	
1	1	0	0	Не определено

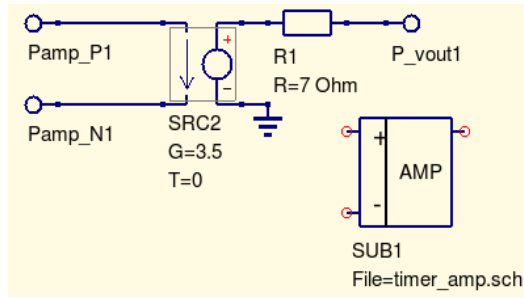


Макромодель цифровой логики состоит из RS-триггера, дополненного входной комбинацией вентилях, см. рисунок ниже. Таблица истинности для RS-триггера показана выше. Все вентили в макромодели имеют уровень логической «1», установленный в 1V и логического «0», установленный в 0V. Цепи задержки RC были добавлены к выходам каждого вентиля, чтобы вентили имели конечное время нарастания и спада импульсов, а не нулевое, заданное в Qucs по умолчанию. Входные сигналы вентилях со значением меньше, чем напряжение переключения (0.5V) рассматриваются как сигнал логического «0». Сигнал логического «0» на выводе 4 (RES) таймера также сбрасывает RS-триггер, заставляя выходной сигнал, вывод 3 (OUT) принимать низкое состояние. Сигнал сброса преобладает над другими, устанавливая выход таймера в низкое состояние, не зависимо от состояния сигналов на других входах. Сброс имеет задержку примерно 0.5мкс, делая минимальный импульс сброса длительностью около 0.5мкс. Инвертированный сигнал сброса затем проходит через вентиль ИЛИ, обрабатываясь с выходным сигналом порогового компаратора.



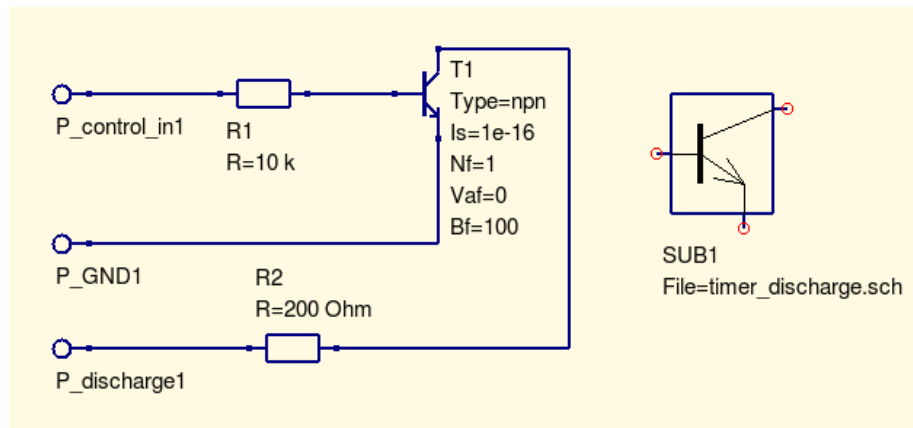
Макромодель выходного усилителя 555 таймера

Показанная на картинке ниже макромодель — это выходной усилитель таймера. Это простая модель, построенная из усилительного блока с добавленным резистором, представляющим выходное сопротивление таймера. Усиление по напряжению на картинке задано равным 3.5. Это значение необходимо для масштабирования сигнала логической «1» до требуемого выходного напряжения на выводе 3 (OUT). Это значение правильно только для напряжения питания VCC равного 5V и должно быть изменено при другом напряжении питания.



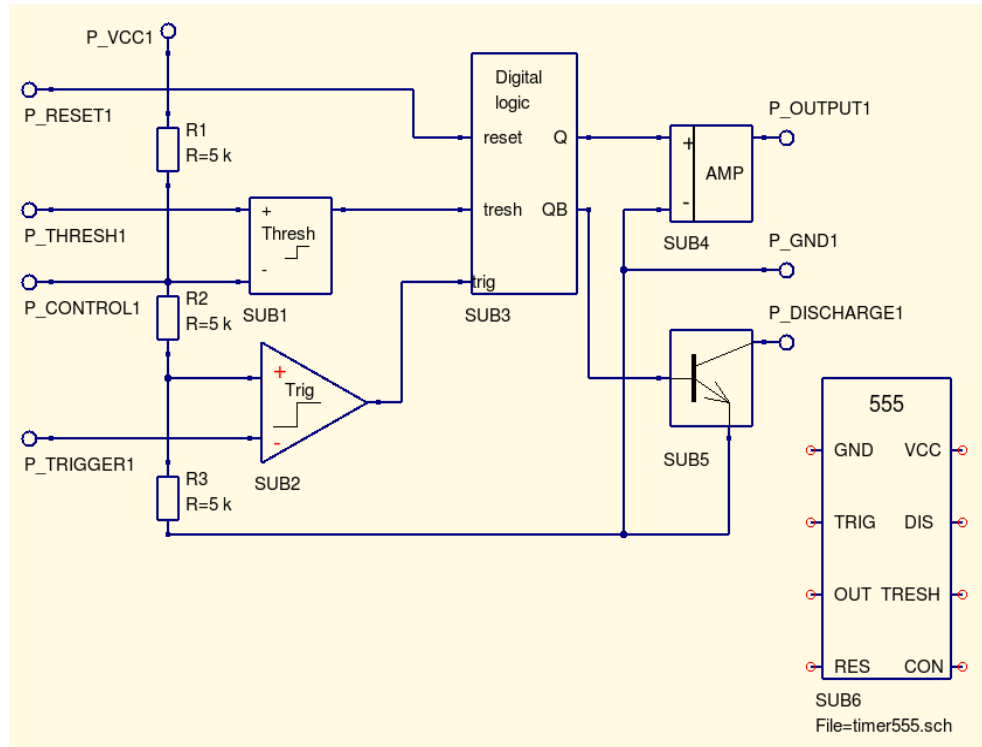
Макромодель переключателя разряда

Макромодель переключателя разряда показана ниже. Подобно тому, как это устроено в реальном таймере, она базируется на p-p-n транзисторе. Сигнал логической «1» прикладывается к выводу **pin_control_in1**, открывая транзистор, когда сопротивление между коллектором (555 таймер, вывод DIS) и землей становится маленьким. В этом случае внешний конденсатор разряжается через эту цепь. Обратная характеристика цепи получается, когда входное управляющее напряжение становится равно логическому «0». В этом случае сопротивление ветви коллектор-земля становится очень большим. Резистор R1 добавлен в макромодель для ограничения базового тока транзистора, когда управляющее напряжение его открывает. Аналогично резистор R2 добавлен для ограничения тока разряда внешнего конденсатора.

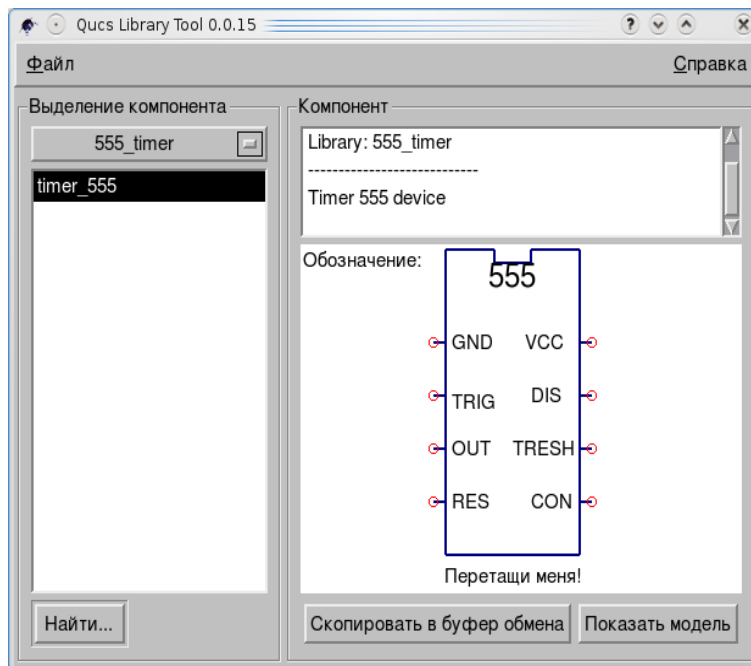




Результирующая модель таймера 555

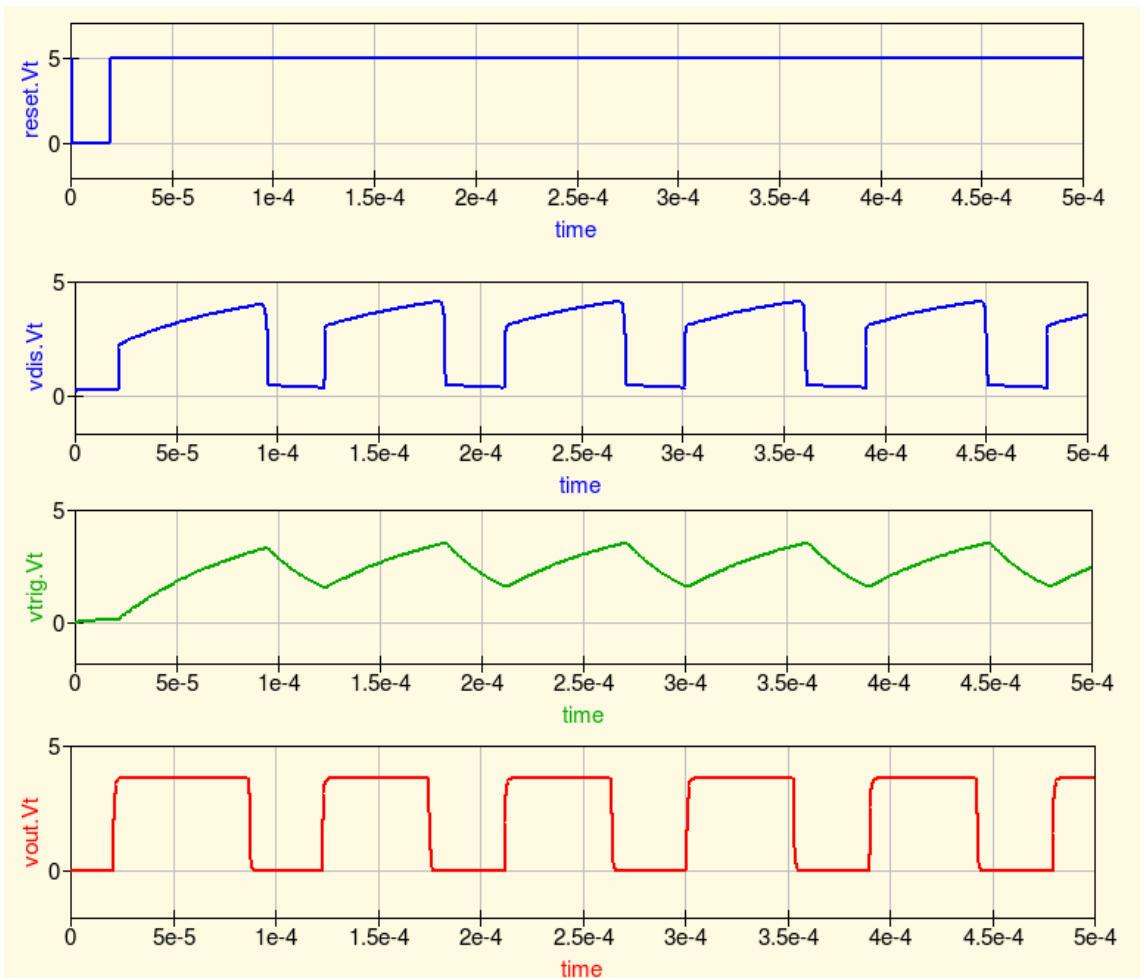
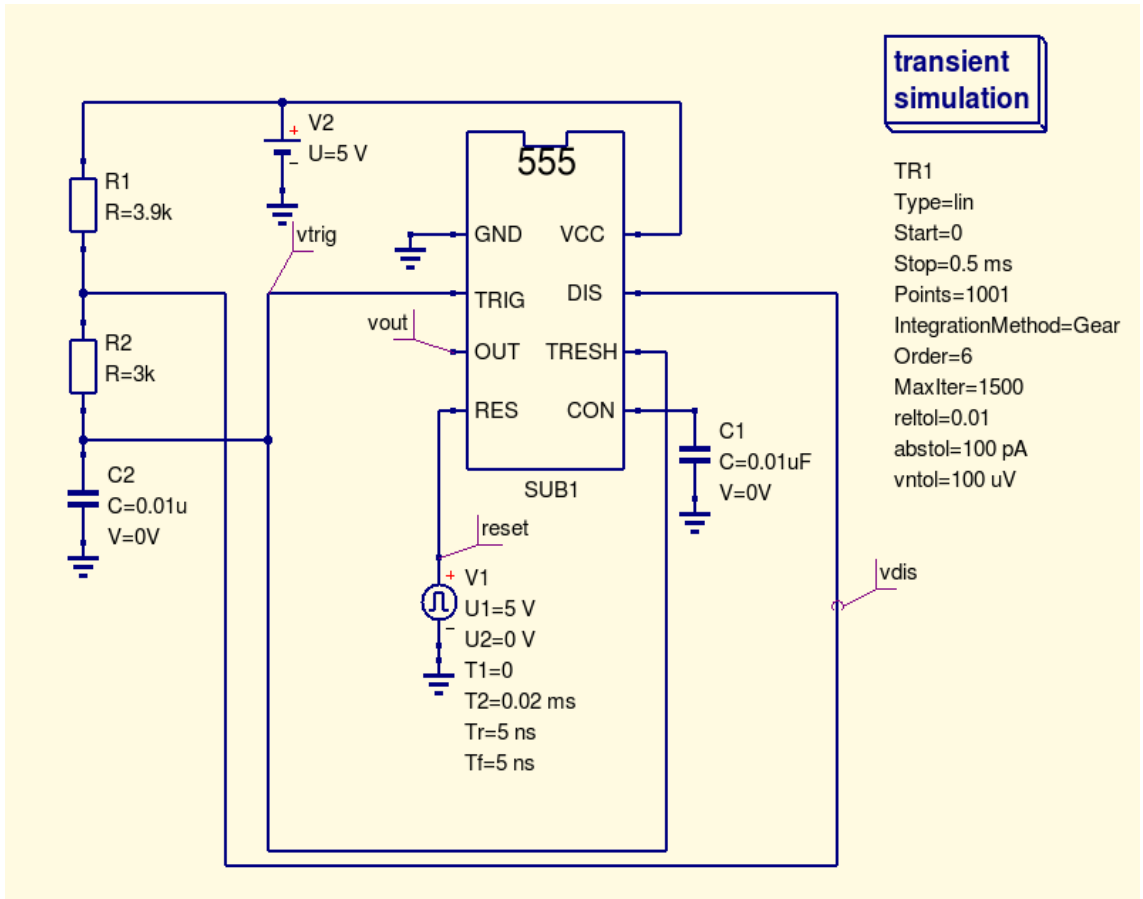


После добавления нового компонента в Библиотеку компонентов вы можете использовать его как и остальные.



Есть много схем, использующих 555 таймер.

Давайте, например, рассмотрим работу осциллятора.





7.3 Verilog моделирование

Еще раз...

Verilog — это язык описания оборудования (HDL), используемый для моделирования электронных систем.

Verilog-AMS (Verilog Analog Mixed-Signal Simulation) полезен пользователям тем, что позволяет им описывать и симулировать устройства с аналоговыми и смешанными сигналами, используя методику разработки верхнего уровня наравне с традиционными низкоуровневыми подходами. Verilog-AMS расширяет возможности языка цифрового моделирования (IEEE 1364, Verilog-D) и Verilog-A предоставляя единый унифицированный язык с обеими, аналоговой и цифровой, семантиками и обратной совместимостью.

Программа ADMS (see <http://mot-adms.sourceforge.net>) позволяет Verilog-AMS описание транслировать на другие языки программирования. Она генерирует структурированное XML дерево, представляющее описание компактной модели устройства.

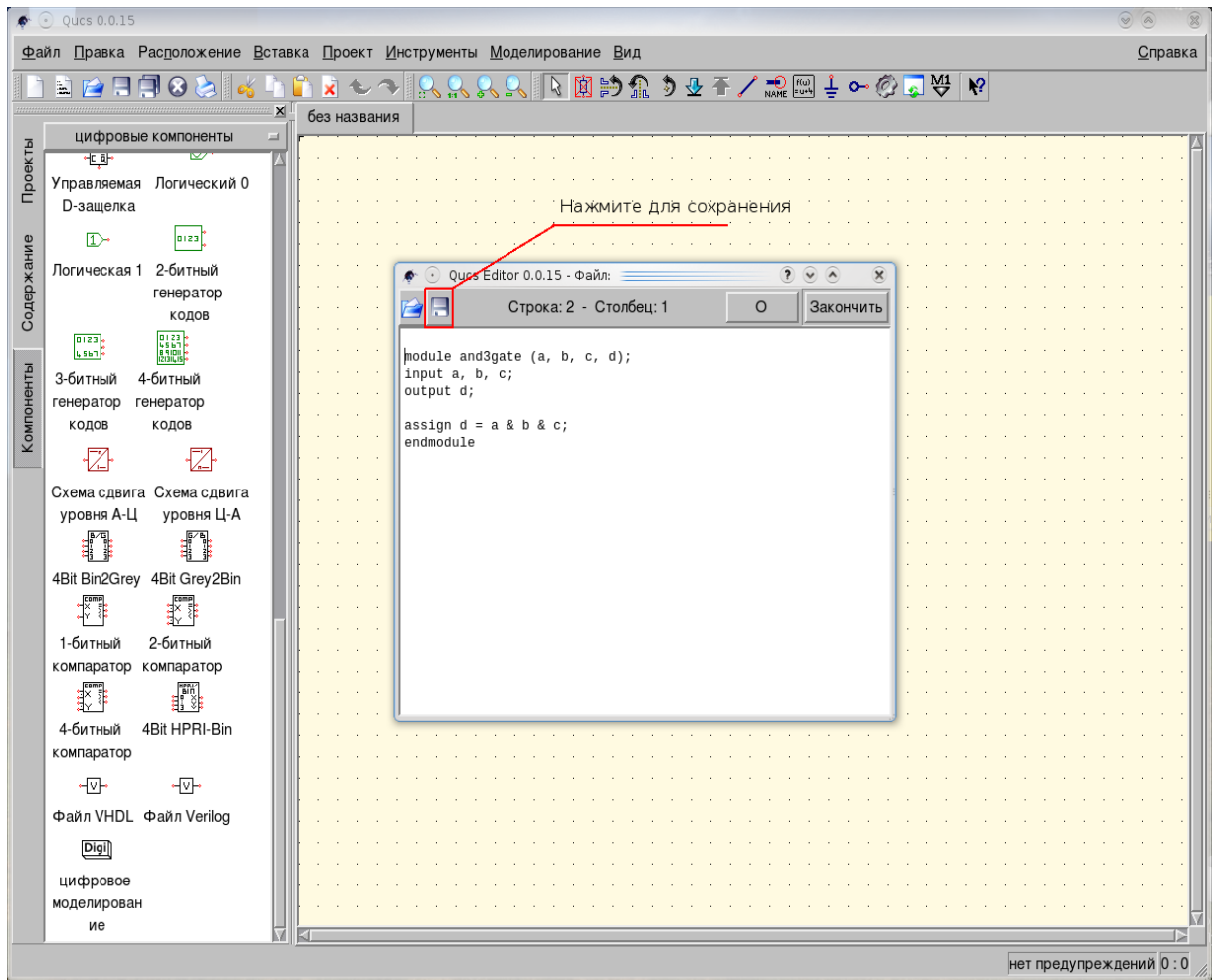
Файл Verilog в группе **цифровые компоненты** Qucs позволяет вам добавлять компоненты, написанные на Verilog, как подсхемы.

Вот код Verilog для вентиля AND3:

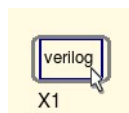
```
module and3gate (a, b, c, d);
input a, b, c;
output d;

assign d = a & b & c;
endmodule
```

Вы можете написать его, как текстовый файл, в вашем блокноте, или, используя **Тестовый редактор** Qucs, сохранить его с расширением «.v»; например, *and3gate.v*.

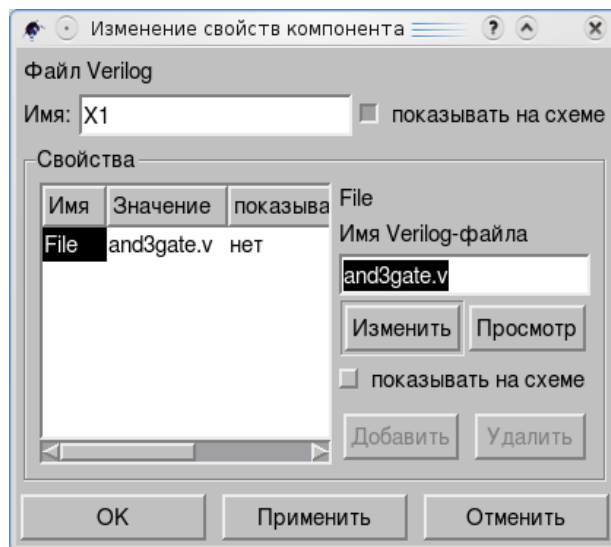


Поместив файл в папку вашего проекта, вы можете добавить его как **файл Verilog file** группы **цифровые компоненты**.

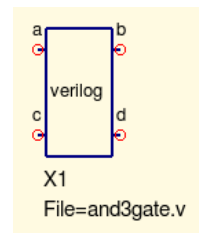


Все выглядит, как добавление компонента **файл VHDL**.

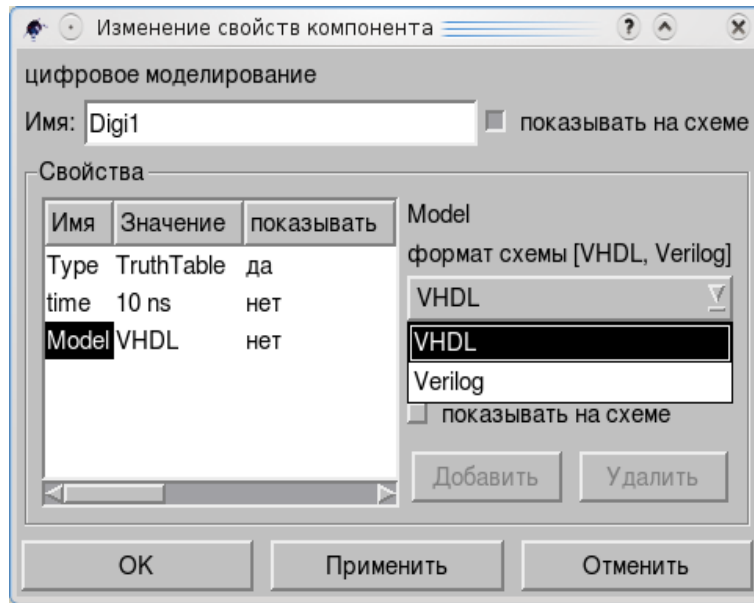
Дважды щелкните по нему...



С помощью кнопки **Просмотр** укажите файл verilog и



Положим, вы добавите цифровой источник, добавьте цифровое моделирование. Что еще?



Да, в диалоговом окне цифрового моделирования вы должны изменить **Model** с **VHDL** по умолчанию на **Verilog**.

Примечание: Вы должны предварительно установить *Icarus Verilog* для работы с компонентом **файл Verilog file**.

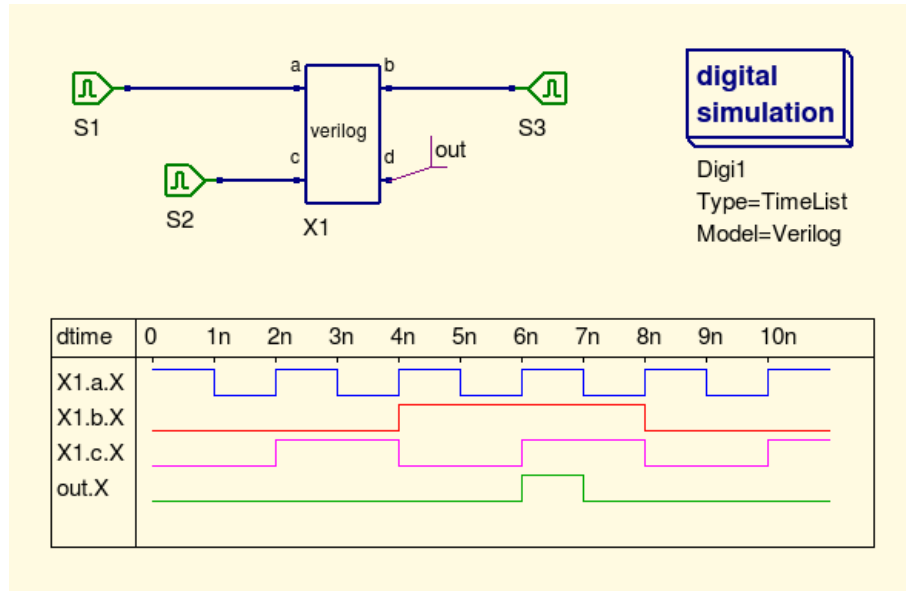
	out.X
0000	0
0001	0
0010	0
0011	0
0100	0
0101	0
0110	0
0111	1

digital simulation

Digi1
Type=TruthTable
Model=Verilog

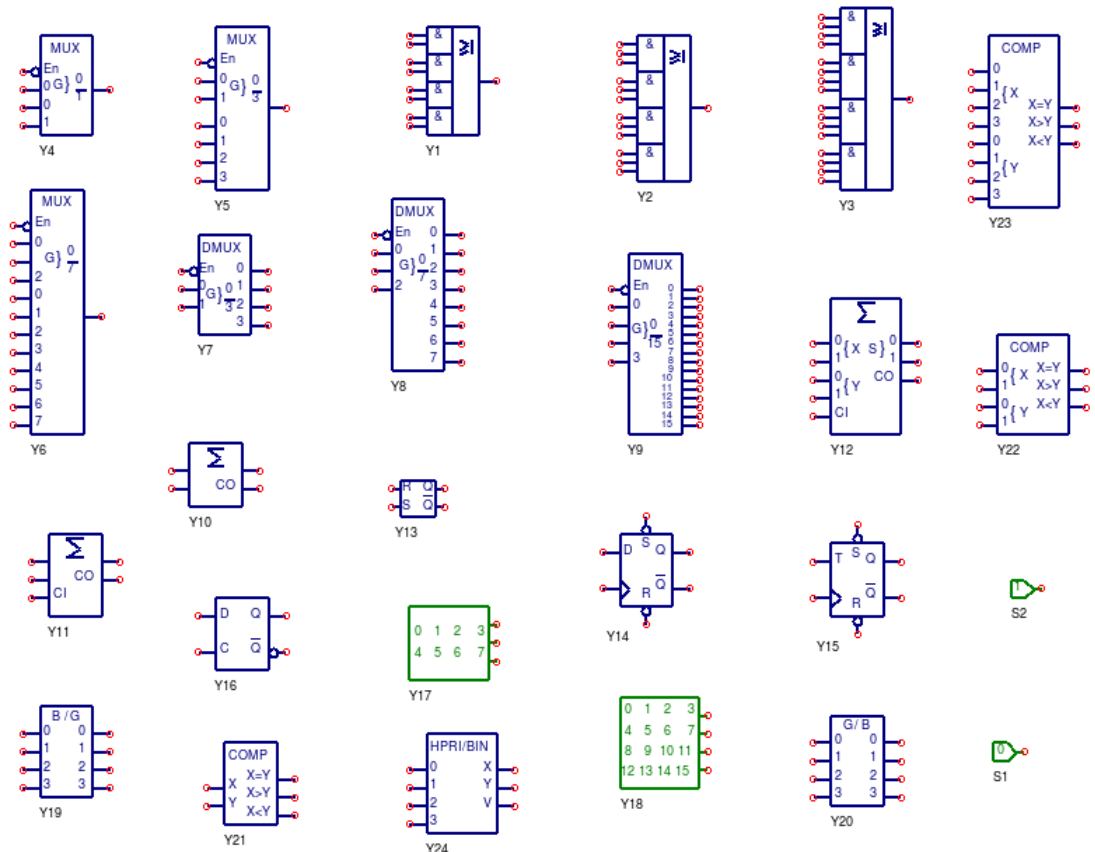
Вы можете сравнить эту таблицу истинности с той, что получите для вентиля 3AND.

Если вы для симуляции выберете **Time List** вы получите следующий результат.



Знание Verilog и VHDL позволит вам существенно пополнить ряды ваших цифровых компонентов.

Последняя версия Qucs имеет много новых цифровых компонентов:



Но вы действительно уверены, что этого хватит?



7.4 Макромоделирование

Макромоделирование — это термин, который дали процессу моделирования электронных устройств, как «черных ящиков», где индивидуальные характеристики устройства заданы в терминах сигналов и других свойств, рассматриваемых на входных и выходных клеммах черного ящика. С такими моделями оперируют на функциональном уровне, а не на более детальном уровне транзисторных схем, требующем больших вычислительных мощностей. Макромодели обычно получают непосредственно из справочных данных производителей. Для основной массы операционных усилителей модели транзисторного уровня не поддерживаются производителями. Единственное исключение представляет операционный усилитель UA741.

Для модульной макромодели, функционирующей как усилитель, требуется минимальное количество блоков: входной каскад, каскад усиления и выходной каскад. Это справедливо для основных модулей всех макромоделей.

Входной каскад

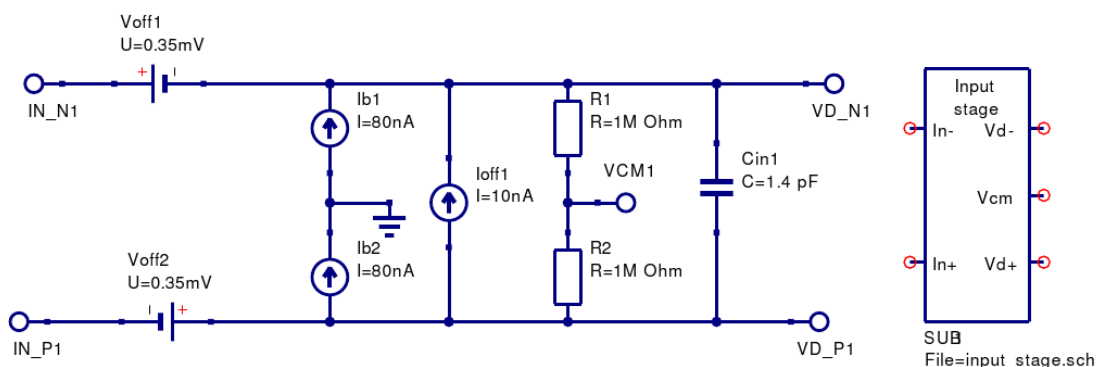
Входной каскад включает напряжение смещения, рабочей точки и токи смещения, а также компоненты дифференциального входного импеданса. Схема входного каскада показана ниже, где

1. $R1 = R2 =$ половина дифференциального входного сопротивления усилителя (R_D).
2. $C_{in} =$ дифференциальная входная емкость усилителя (C_D).
3. $I_{b1} = I_{b2} =$ входной ток смещения усилителя (I_B).
4. $I_{off} =$ половина входного тока смещения ОУ (I_{OFF}).
5. $V_{off1} = V_{off2} =$ половина входного напряжения смещения (V_{OFF}).

Типичные значения для ОУ UA741:

1. $R_D = 2\text{ M}\Omega$ and $R1 = R2 = 1\text{ M}\Omega$
2. $C_D = C_{in1} = 1.4\text{ pF}$.
3. $I_B = I_{b1} = I_{b2} = 80\text{ nA}$.
4. $I_{OFF} = 20\text{ nA}$ and $I_{off1} = 10\text{ nA}$.
5. $V_{OFF} = 0.7\text{ mV}$ and $V_{off1} = V_{off2} = 0.35\text{ mV}$.

Дифференциальный выходной сигнал (V_D) представлен через $V_D-P1 - V_D-N1$, а выход синфазного напряжения (V_{CM}) через $(V_D-P1 + V_D-N1)/2$.





Каскад усиления по напряжению 1

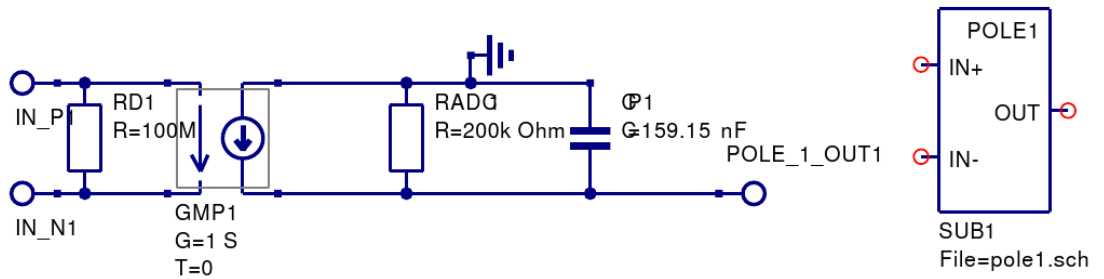


Схема каскада усиления по напряжению 1 показана выше, где

1. $RD1 = 100 \text{ M}\Omega$ = фальшивый входной резистор, добавленный, чтобы соединить узлы $IN-P1$ и $IN-N1$ по постоянному току.
2. $GMP1 = 1 \text{ S}$ = управляемый напряжением генератор тока с единичным усилением.
3. $RADO$ = дифференциальный усилитель ($AOL(DC)$) операционного усилителя с разомкнутой по постоянному току ОС.
4. $CP1 = 1/(2*\pi*GBP)$, где GBP = дает полосу частот пропускания ОУ.

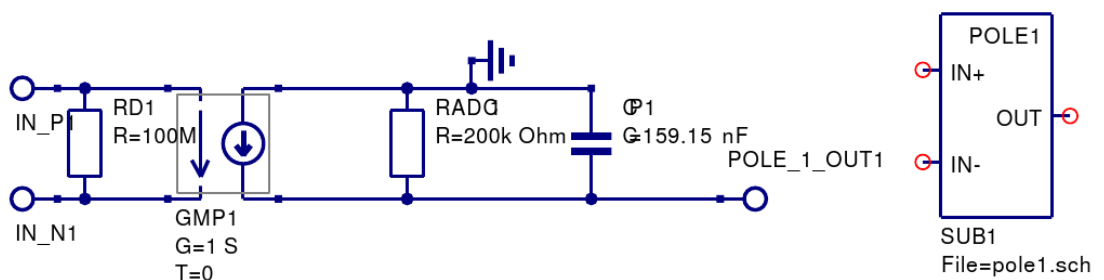
Типичные значения для ОУ UA741:

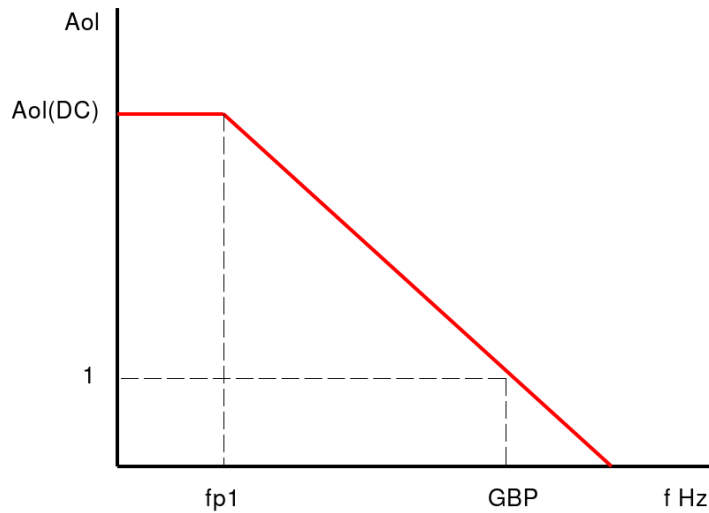
1. $RADO = 200\text{k}\Omega$. ($AOL(DC) = 106 \text{ dB}$)
2. $CP1 = 159.15 \text{ nF}$ (The typical value for UA741 GBP is 1 Mhz).

Передаточная функция каскада усиления по напряжению 1

Большинство операционных усилителей общего назначения имеют очень большое значение усиления по напряжению с разомкнутой ОС, низкую частоту среза ($fp1$), обычно ниже 100 Гц, и АЧХ спадающую 20 dB на декаду до частоты единичного усиления, которая часто находится в районе МГц. Эта форма АЧХ дает постоянную производную полосы пропускания (GBP) в диапазоне частот от $fp1$ до GBP . Типичная дифференциальная характеристика ОУ с разомкнутой ОС показана ниже. Передаточная функция усиления по напряжению для этой характеристики может быть смоделирована электрической схемой, представленной далее, где передаточная функция по переменному напряжению

$$v_{out}(POLE_1_OUT1) = \frac{GMP1 * (V(IN_P1) - V(IN_N1)) * RADO}{1 + j(\omega * RADO * CP1)}$$





Дифференциальное усиление по напряжению ОУ с разомкнутой ОС, как функция частоты.

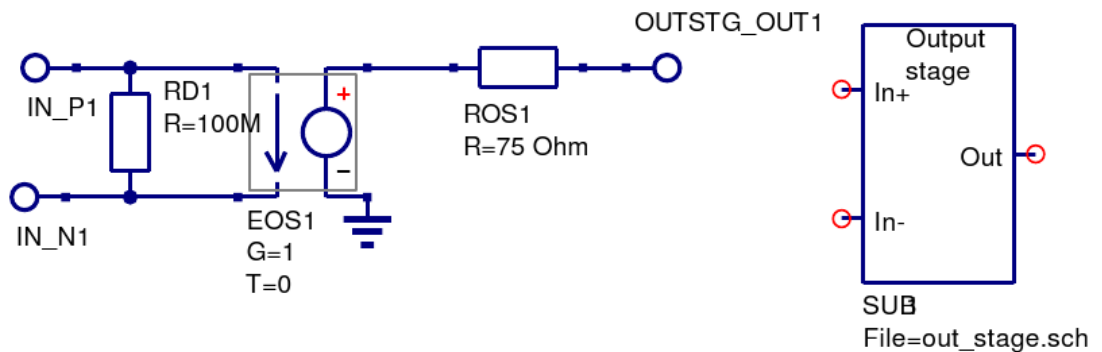
Where

$$f_{P1} = \frac{1}{2\pi * R_{ADO} * C_{P1}}$$

Let $R_{ADC} = A_{ol}(DC)$ and $G_{MP1} = 1$ S. Then, because $f_{p1} * A_{OL}(DC) = GBP$,

$$C_{P1} = \frac{1}{2\pi * GBP}$$

Выходной каскад



Электрическая схема, представляющая базовый выходной каскад, дана выше, где

1. $RD1 = 100$ МΩ = фальшивое входное сопротивление, добавленное для соединения узлов $IN-P1$ и $IN-N1$ по постоянному току.
2. $EOS1$ $G = 1$ = единичного усиления управляемый напряжением генератор напряжения.
3. $ROS1$ = выходное сопротивление ОУ.

Типовое значение для UA741 выходного сопротивления $ROS1 = 75\Omega$.



Модель базовой макромодели ОУ как подсхема

Модель для базовой макромодели ОУ на переменном токе показана ниже. Напряжение синфазного сигнала входного усилителя (V_{cm}) не используется в этой макромодели и выход остается свободен. Чтобы проверить исполнение макромодели переменного тока, ее функционирование было сравнено с моделью UA741 транзисторного уровня.

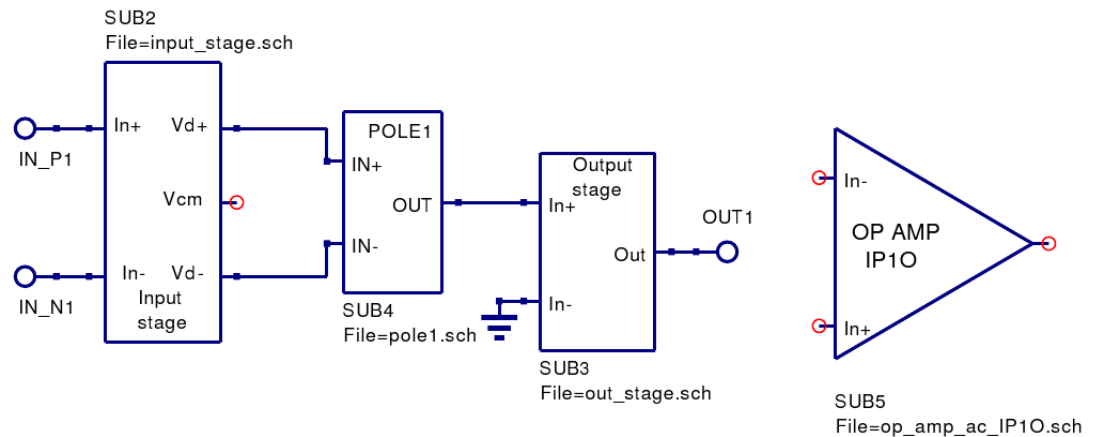
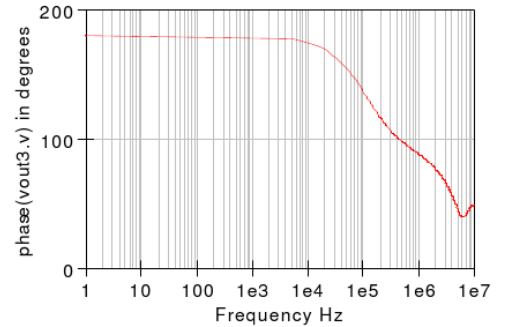
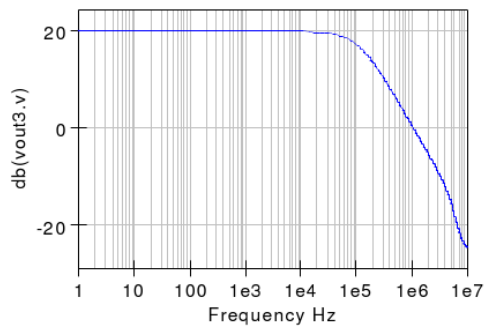
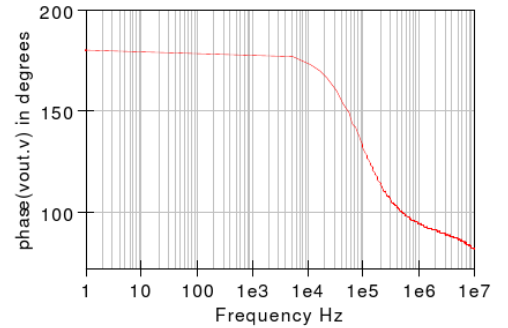
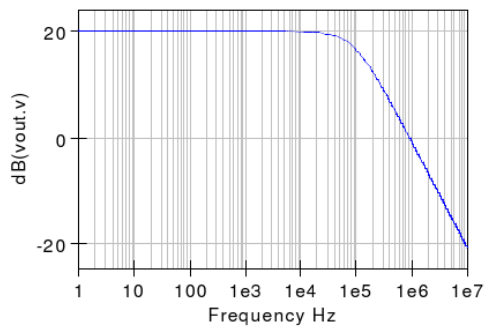
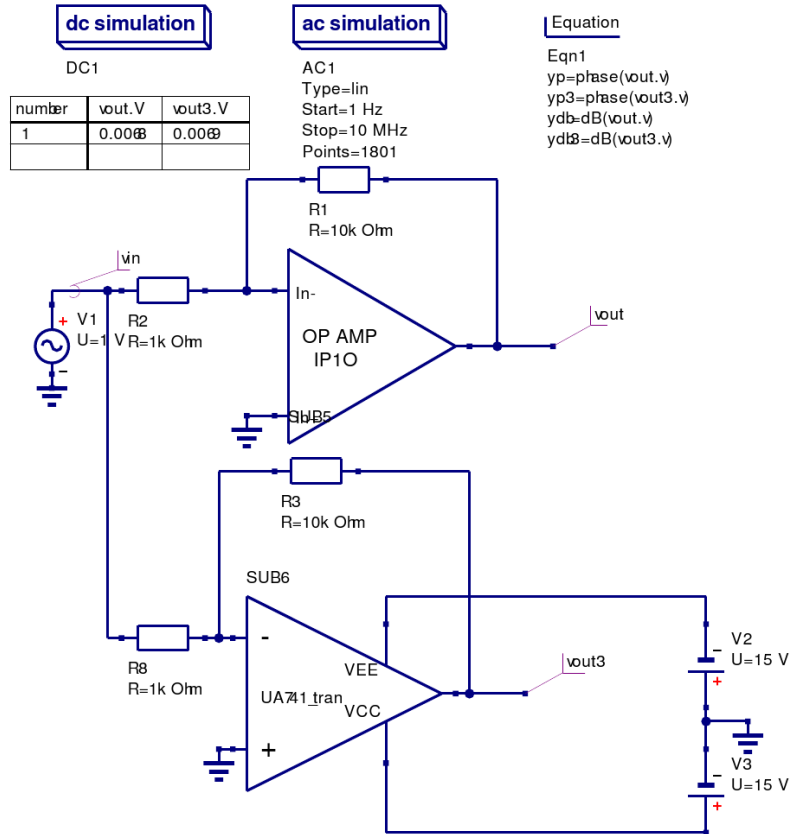


Рисунок ниже показывает схемы двух инвертирующих усилителей, каждый из них с усилением десять, подключенных к общему источнику переменного напряжения. Один из усилителей использует простую макромодель, а второй модель UA741 транзисторного уровня. Следующий рисунок иллюстрирует АЧХ и ФЧХ для обоих усилителей. В основном кривые очень похожи. Однако на частоте выше GBP базовая макромодель работает не вполне корректно. Но этого и следовало ожидать — макромодель не содержит каких-либо высокочастотных моделирующих компонентов.

Заметьте также, что выходное постоянное напряжение для vout и vout3 очень похоже, таблица в верхней части рисунка.



В дополнение к вышесказанному вы можете прочитать о более аккуратной макромоделли операционного усилителя в «Qucs workbook».



7.5 Еще немного о компонентах

Дискретные компоненты



Циркулятор

Циркулятор — это пассивный электронный компонент с тремя или более портами, в котором порты могут достигаться следующим образом: когда сигнал подается в любой порт, он передается только в следующий; первый порт считается следующим за последним. Когда один порт трехпортового гиратора подключен к согласованной нагрузке, он может использоваться как **изолятор**, поскольку сигнал может переходить только в одном направлении между оставшимися портами.



Гиратор

Гиратор или инвертор пассивного импеданса — электрическая цепь, которая инвертирует полное сопротивление. Другими словами, она может сделать емкостную цепь индуктивной, полосовой фильтр станет режекторным, и т.д. Часто используется при разработке активных фильтров и миниатюризации.



Фазосдвигатель

Фазосдвигатель — это микроволновая цепь, которая поддерживает управляемый фазовый сдвиг RF сигнала. Фазосдвигатели используются в фазированных решетках.



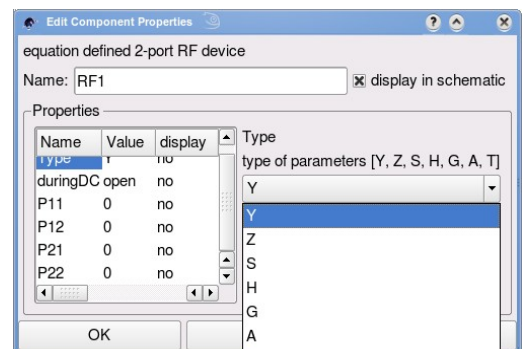
Устройство связи

Устройство связи — это небольшое устройство, позволяющее вам соединить два или больше сетевых кабеля вместе. Обычно используются для расширения сети.



Заданное уравнением 2-портовое ВЧ устройство

Вы можете добавить свое устройство, если знаете, как описать его уравнениями.



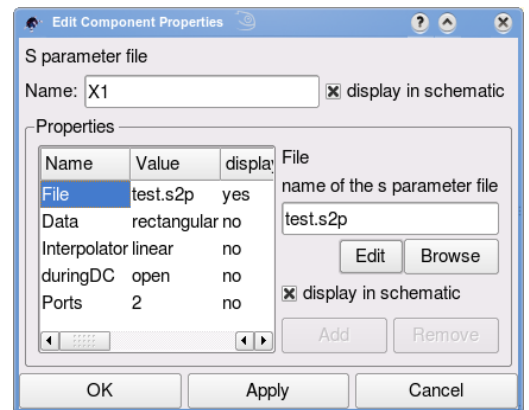


Файловые компоненты



Файл
S-параметров
четырёх-
полюсника

Если у вас есть файл с S-параметрами для четырёх-полюсника, вы можете добавить его.



Вы можете найти больше на сайте Qucs:

<http://qucs.sourceforge.net/>

документацию, статьи, примеры...

Добро пожаловать!